

Universidad Nacional de Río Negro

Sede Andina



Proyecto Final Integrador Ingeniería Electrónica

## **Implementación de un radar de onda continua para medición de velocidad**

Silvina Gabriela Gutierrez

*Directores*    Dr. Ing. Javier Alberto Areta  
                      Ing. Daniel Neuman

Febrero 2020

---

**Silvina Gabriela Gutierrez**

*Implementación de un radar de onda continua para medición de velocidad*

Proyecto Final Integrador Ingeniería Electrónica, Febrero 2020

Director: Dr. Ing. Javier Alberto Areta

Co Director: Ing. Daniel Neuman

**Universidad Nacional de Río Negro**

Sede Andina

San Carlos de Bariloche

# Resumen

Este proyecto, en principio realiza la construcción de un RADAR de onda continua modulado en frecuencia, basado en el diseño de Dr. Gregory L. Charvat [KH11]. Tomando como punto de partida este esquema se busca innovar y realizar un rediseño propio del RADAR FMCW. Este rediseño se basó en mejorar las etapas de: potencia, filtrado de la señal, plataforma de procesamiento y el hardware del RADAR, permitiendo la implementación de un equipo electrónico que brinde el valor de velocidad de un objeto móvil al usuario.

En este Proyecto Final Integrador se pusieron en práctica todos los conocimientos aprendidos en la carrera de Ingeniería Electrónica, como ser: diseño de antenas, radiofrecuencia, electrónica digital, electrónica analógica, sistemas embebidos y procesamiento de señales.



# Índice general

|          |   |           |
|----------|---|-----------|
| <b>1</b> | <b>Introducción</b>                             | <b>1</b>  |
| 1.1      | Objetivos del proyecto . . . . .                | 3         |
| 1.2      | Trabajo desarrollado . . . . .                  | 3         |
| 1.3      | Estructura del documento . . . . .              | 4         |
| <b>2</b> | <b>Implementación de un RADAR FMCW</b>          | <b>7</b>  |
| 2.1      | Desarrollo del Prototipo de RADAR . . . . .     | 7         |
| 2.1.1    | Cadena de RF . . . . .                          | 8         |
| 2.1.2    | Antenas . . . . .                               | 20        |
| 2.1.3    | Modulador, LPF y Potencia . . . . .             | 27        |
| 2.1.4    | Adquisición y Procesamiento de Datos . . . . .  | 31        |
| 2.1.5    | Antenas Patch . . . . .                         | 37        |
| <b>3</b> | <b>Re diseño de RADAR FMCW</b>                  | <b>41</b> |
| 3.1      | Diseño del RADAR Doppler . . . . .              | 41        |
| 3.1.1    | Requerimientos . . . . .                        | 41        |
| 3.1.2    | Diagrama en Bloques RADAR Doppler . . . . .     | 42        |
| 3.1.3    | Módulo de Procesamiento . . . . .               | 46        |
| 3.1.4    | Módulo de Interfaz con el Usuario . . . . .     | 47        |
| 3.1.5    | Módulo de Cadena de RF . . . . .                | 47        |
| 3.2      | Elección de componentes . . . . .               | 49        |
| 3.2.1    | Módulo de Potencia . . . . .                    | 49        |
| 3.2.2    | Módulo de Procesamiento . . . . .               | 58        |
| 3.2.3    | Cadena de RF . . . . .                          | 62        |
| 3.2.4    | Módulo de interface con el usuario . . . . .    | 66        |
| <b>4</b> | <b>Implementación RADAR Doppler</b>             | <b>69</b> |
| 4.1      | Utilización de herramientas de Diseño . . . . . | 69        |
| 4.2      | Diseño de PCB . . . . .                         | 70        |
| 4.2.1    | Capacidades el fabricante PCB . . . . .         | 71        |
| 4.2.2    | Cantidad de layers . . . . .                    | 72        |
| 4.2.3    | Stackup . . . . .                               | 72        |
| 4.2.4    | Distribución de la placa y tamaño . . . . .     | 73        |
| 4.3      | Consideraciones de diseño de PCB . . . . .      | 73        |
| 4.3.1    | Módulo de potencia . . . . .                    | 73        |
| 4.3.2    | Módulo de Procesamiento . . . . .               | 77        |
| 4.3.3    | Módulo de aplicación de RF . . . . .            | 80        |
| 4.3.4    | Módulo de Interfase con el usuario . . . . .    | 82        |

|          |   |            |
|----------|---|------------|
| 4.4      | Control de footprints y Fabricación . . . . .                     | 86         |
| 4.5      | Soldado y Puesta en Marcha del PCB Radar Doppler . . . . .        | 87         |
| 4.5.1    | Soldado del PCB . . . . .   | 87         |
| 4.5.2    | Procedimiento de Puesta en Marcha del PCB Radar Doppler . . . . . | 88         |
| 4.5.3    | Conexión con la cadena de RF . . . . .                            | 91         |
| 4.5.4    | Prueba de programación . . . . .                                  | 93         |
| <b>5</b> | <b>Implementación de Software RADAR Doppler</b>                   | <b>95</b>  |
| 5.1      | Diagrama de flujo del algoritmo utilizado . . . . .               | 95         |
| 5.2      | Comunicación por SPI y configuración del DAC . . . . .            | 97         |
| 5.3      | Toma de muestras y tiempos del ADC . . . . .                      | 98         |
| 5.4      | Módulo de procesamiento de la FFT . . . . .                       | 100        |
| 5.4.1    | TwidFactorInit() . . . . .  | 101        |
| 5.4.2    | FFTComplexIP() . . . . .  | 102        |
| 5.4.3    | BitReverseComplex() . . . . .                                     | 103        |
| 5.4.4    | SquareMagnitudeCplx() . . . . .                                   | 103        |
| 5.5      | Módulo de cálculo de la Frecuencia Doppler . . . . .              | 103        |
| 5.6      | Procesamiento de RADAR . . . . .                                  | 104        |
| 5.7      | Imprimir en LCD . . . . .   | 104        |
| <b>6</b> | <b>Resultados</b>   | <b>107</b> |
| 6.1      | Resultados de la Puesta en Marcha . . . . .                       | 107        |
| 6.1.1    | Transferencia del filtro . . . . .                                | 108        |
| 6.1.2    | Cadena de RF . . . . .  | 110        |
| 6.1.3    | Pack de Baterías . . . . .  | 111        |
| 6.1.4    | Prueba de programación . . . . .                                  | 112        |
| 6.2      | Contraste del RADAR Doppler . . . . .                             | 113        |
| <b>7</b> | <b>Conclusiones</b>   | <b>115</b> |
| 7.1      | Conclusiones . . . . .  | 115        |
| 7.1.1    | Desarrollo alcanzado . . . . .                                    | 115        |
| 7.1.2    | Lecciones aprendidas . . . . .                                    | 115        |
| 7.1.3    | Objetivos a Futuro . . . . .                                      | 117        |
| <b>A</b> | <b>Esquemático del Prototipo de RADAR FMCW</b>                    | <b>119</b> |
| <b>B</b> | <b>Esquemático de RADAR Doppler</b>                               | <b>121</b> |
| <b>C</b> | <b>Lista de Materiales del RADAR Doppler</b>                      | <b>127</b> |
| <b>D</b> | <b>Isométrica y planos del Gabinete de RADAR Doppler</b>          | <b>133</b> |
|          | <b>Bibliografía y Referencias</b>                                 | <b>135</b> |

# Índice de figuras

|      |   |    |
|------|---|----|
| 1.1  | Principio básico de funcionamiento de RADAR . . . . .   | 1  |
| 1.2  | Relación frecuencia - tiempo en un radar FMCW. . . . .  | 2  |
| 1.3  | Esquema de un multiplicador de frecuencia para obtener suma y resta de señales                      | 3  |
| 2.1  | Diagrama en bloques del prototipo de RADAR FMCW. . . . .  | 8  |
| 2.2  | Diagrama de la cadena de RF de RADAR. . . . .   | 8  |
| 2.3  | Relación frecuencia - tensión de VTune . . . . .  | 9  |
| 2.4  | Relación de atenuación y frecuencia . . . . .   | 10 |
| 2.5  | Relación de frecuencia y VSWR . . . . .   | 10 |
| 2.6  | Ganancia en función de la frecuencia . . . . .  | 11 |
| 2.7  | Punto de compresión de 1dB . . . . .  | 11 |
| 2.8  | La frecuencia en función de Insertion Loss . . . . .  | 12 |
| 2.9  | Relación de frecuencia y VSWR . . . . .   | 12 |
| 2.10 | Aislación del plano de campo E . . . . .  | 13 |
| 2.11 | Aislación del plano de campo E . . . . .  | 14 |
| 2.12 | Pérdida de conversión . . . . .   | 15 |
| 2.13 | VSWR en función de la frecuencia . . . . .  | 15 |
| 2.14 | Análisis de señal de la Cadena de RF . . . . .  | 16 |
| 2.15 | Paso 1 . . . . .  | 17 |
| 2.16 | Paso 2 . . . . .  | 17 |
| 2.17 | Paso 3 . . . . .  | 18 |
| 2.18 | Paso 4 . . . . .  | 18 |
| 2.19 | Paso 5 . . . . .  | 18 |
| 2.20 | Paso 6 . . . . .  | 18 |
| 2.21 | Paso 7 y paso 8 . . . . .   | 18 |
| 2.22 | Paso 9 . . . . .  | 19 |
| 2.23 | Paso 10 . . . . .   | 19 |
| 2.24 | Paso 11 . . . . .   | 19 |
| 2.25 | Sistema de transmisión . . . . .  | 20 |
| 2.26 | Sistema de Recepción . . . . .  | 20 |
| 2.27 | Representación de antena CAN . . . . .  | 20 |
| 2.28 | Potencia Transmitida, Recibida y r . . . . .  | 21 |
| 2.29 | Antena en espacio libre . . . . .   | 22 |
| 2.30 | Antena $\frac{\lambda}{4}$ pared metálica . . . . .   | 22 |
| 2.31 | Ejemplo: Guía de onda circular (latas de durazno), diámetro: 9.9cm , frecuencia = 2,4 GHz . . . . . | 23 |
| 2.32 | Dipolo en la antena tipo CAN . . . . .  | 24 |
| 2.33 | Medición del punto 5 . . . . .  | 25 |
| 2.34 | Modelo final de la antena CAN de duraznos . . . . .   | 25 |

|      |   |    |
|------|---|----|
| 2.35 | Ubicación del vector de campo E, para polarización vertical y horizontal, respectivamente . . . . . | 25 |
| 2.36 | Medición de los parámetros S de las antenas CAN, polarización horizontal, alineada . . . . .        | 26 |
| 2.37 | Medición de parámetros S de las antenas CAN, polarización vertical, cruzada                         | 26 |
| 2.38 | Diagrama en bloques Potencia, LPF y demás . . . . .   | 27 |
| 2.39 | PCB con lámina fotosensible . . . . .   | 30 |
| 2.40 | PCB prototipo final . . . . .   | 30 |
| 2.41 | Prototipo de Radar FMCW . . . . .   | 30 |
| 2.42 | Prototipo de Radar FMCW . . . . .   | 31 |
| 2.43 | Medición 1 y Medición 2 del experimento Doppler . . . . .   | 32 |
| 2.44 | Esquematización de la velocidad radial, es la componente de color verde . . .                       | 33 |
| 2.45 | Datos crudos Doppler . . . . .  | 34 |
| 2.46 | Velocidad de objetivos en función del tiempo . . . . .  | 35 |
| 2.47 | Datos Crudos RTI . . . . .  | 35 |
| 2.48 | Datos en rango con clutter . . . . .  | 36 |
| 2.49 | Procesamiento RTI completo . . . . .  | 36 |
| 2.50 | Diseño de la antena Patch en el programa CST . . . . .  | 37 |
| 2.51 | Simulación de campo cercano de Antena Patch diseñada . . . . .                                      | 37 |
| 2.52 | Pareja de antenas Patch . . . . .   | 38 |
| 2.53 | Antenas Patch con prototipo RADAR . . . . .   | 38 |
| 2.54 | Resultado medición RTI con Antenas Patch . . . . .  | 39 |
|      |   |    |
| 3.1  | Propuesta de Radar Doppler . . . . .  | 41 |
| 3.2  | Diagrama en bloques del sistema . . . . .   | 43 |
| 3.3  | Diagrama en bloques de Módulo de Potencia . . . . .   | 44 |
| 3.4  | Diagrama en bloques módulo de Procesamiento . . . . .   | 46 |
| 3.5  | Diagrama en bloques módulo de Interfase de Usuario . . . . .  | 47 |
| 3.6  | Diagrama en bloques módulo de la Cadena de RF . . . . .   | 47 |
| 3.7  | Rango de trabajo de NFE31PT222Z1E9L . . . . .   | 50 |
| 3.8  | Circuito recomendado a implementar por el fabricante Linear . . . . .                               | 50 |
| 3.9  | Circuito recomendado a implementar por el fabricante . . . . .                                      | 52 |
| 3.10 | Circuito implementado para la simulación TPS54335ADDAR . . . . .                                    | 53 |
| 3.11 | Eficiencia . . . . .  | 54 |
| 3.12 | Resistencia de carga . . . . .  | 55 |
| 3.13 | Carga Transitoria . . . . .   | 55 |
| 3.14 | Transitorio de entrada . . . . .  | 55 |
| 3.15 | Estado estable . . . . .  | 56 |
| 3.16 | Gráfico de Bode . . . . .   | 56 |
| 3.17 | Circuito de aplicación típica para valores de tensión de salida fijos . . . . .                     | 57 |
| 3.18 | Circuito de aplicación típica para valores de tensión de salida variables . . . .                   | 57 |
| 3.19 | Conexiones mínimas a tener en cuenta para utilizar el dsPIC33EP512MU810-I/PT                        | 59 |
| 3.20 | Características de Memoria SRAM . . . . .   | 60 |
| 3.21 | Conexión básica de memoria SRAM . . . . .   | 60 |
| 3.22 | Diseño con componentes mínimos de DAC8830IBDR . . . . .   | 61 |
| 3.23 | Curvas típicas de trabajo OPA345 . . . . .  | 63 |
| 3.24 | Circuito simulado del LPF fc @ 15 kHz . . . . .   | 63 |

|      |   |     |
|------|---|-----|
| 3.25 | Simulación de ganancia del filtro pasa bajos . . . . .  | 64  |
| 3.26 | Simulación de la fase del filtro pasa bajos . . . . .   | 64  |
| 3.27 | Simulación del retardo de grupo del filtro pasa bajos . . . . .                                 | 65  |
| 3.28 | Conexión básica de LCM-S01602DTR/A-3 . . . . .  | 66  |
|      |   |     |
| 4.1  | Diagrama de la hoja principal del diseño esquemático . . . . .                                  | 69  |
| 4.2  | Lista de características estipulada para cada componente . . . . .                              | 71  |
| 4.3  | Ejemplificación de ancho de pista y separación entre pistas en el diseño PCB . . . . .          | 72  |
| 4.4  | Ejemplificación de diseño de tamaño de vías . . . . .   | 72  |
| 4.5  | Stack-up cuatro Layers . . . . .  | 73  |
| 4.6  | Conexión crítica LTC4006, colocar en un sólo layer . . . . .                                    | 75  |
| 4.7  | Conexión crítica LTC4006, colocar en un sólo layer . . . . .                                    | 75  |
| 4.8  | Ejemplo de diseño de TPS54335ADDAR . . . . .  | 76  |
| 4.9  | Ejemplo de diseño de TPS73733QDRBRQ1 . . . . .  | 77  |
| 4.10 | Recomendación para conexión del MCLR . . . . .  | 79  |
| 4.11 | Recomendación para conexión MCLR / ICSP . . . . .   | 79  |
| 4.12 | Blindaje para los pines de oscilación del microprocesador . . . . .                             | 80  |
| 4.13 | Guías de diseño para REF2025 . . . . .  | 81  |
| 4.14 | Diseño PCB del Prototipo LPF, pistas . . . . .  | 81  |
| 4.15 | Diseño PCB del Prototipo LPF, componentes . . . . .   | 81  |
| 4.16 | Prototipo Radar Doppler, con Explorer 16 . . . . .  | 81  |
| 4.17 | Esquematación y métricas de líneas diferenciales . . . . .                                      | 82  |
| 4.18 | Resultados para la impedancia de 90 Ohm +/- 10 % requerida por el controlador USB 2.0 . . . . . | 83  |
| 4.19 | Configuración de las reglas de ruteo para líneas diferenciales en Altium Designer . . . . .     | 84  |
| 4.20 | Diseño de las líneas diferenciales en Altium Designer . . . . .                                 | 84  |
| 4.21 | Diseño PCB final del RADAR Doppler . . . . .  | 85  |
| 4.22 | Modelo 3D de PCB de RADAR Doppler . . . . .   | 85  |
| 4.23 | Ejemplo de tabla de control de componentes . . . . .  | 86  |
| 4.24 | PCB fabricado . . . . .   | 87  |
| 4.25 | Horno infrarrojo de reflujo T962 . . . . .  | 87  |
| 4.26 | PCB con todos los componentes soldados. . . . .   | 88  |
| 4.27 | Componente 0201 soldado, visto con lupa . . . . .   | 88  |
| 4.28 | Puntos de medición de la Puesta en Marcha . . . . .   | 89  |
| 4.29 | Puesta en marcha de placa RADAR Doppler y cadena de RF . . . . .                                | 91  |
| 4.30 | Prueba de pack de baterías . . . . .  | 92  |
| 4.31 | Conectores de programación . . . . .  | 93  |
|      |   |     |
| 5.1  | Diagrama de flujo algoritmo RADAR Doppler . . . . .   | 96  |
| 5.2  | Tiempo que tarda el módulo ADC en tener lista una muestra . . . . .                             | 99  |
| 5.3  | Como es el diagrama de tiempos y cuando la muestra está lista en el buffer del ADC . . . . .    | 99  |
| 5.4  | Funciones para obtener la FFT . . . . .   | 100 |
| 5.5  | TwidFactorInit() . . . . .  | 101 |
| 5.6  | FFTComplexIP() . . . . .  | 102 |
| 5.7  | Estructura fractcomplex . . . . .   | 102 |
| 5.8  | SquareMagnitudeCplx() . . . . .   | 103 |

|      |   |     |
|------|---|-----|
| 6.1  | Señal ingresada para medir la transferencia del filtro . . . . .  | 108 |
| 6.2  | Set up utilizado para medir la transferencia del filtro . . . . . | 108 |
| 6.3  | Subsistema armado para medición de Cadena de RF . . . . .         | 110 |
| 6.4  | Señal obtenida en punto de medición 9 (señal Doppler) . . . . .   | 110 |
| 6.5  | Prenden D4,D5,D6 . . . . .  | 111 |
| 6.6  | Se prenden D5 y D6 . . . . .                                      | 111 |
| 6.7  | Sólo prende D7 . . . . .  | 111 |
| 6.8  | Prueba de programación LED D11 encendido . . . . .                | 112 |
| 6.9  | Calibración en campo . . . . .                                    | 113 |
| 6.10 | Captura de video desde automóvil con GPS . . . . .                | 114 |
| 6.11 | Captura de display Radar Doppler. . . . .                         | 114 |
| D.1  | Isométrica Gabinete . . . . .                                     | 133 |
| D.2  | Apertura Gabinete . . . . .                                       | 133 |
| D.3  | Vista interna del Gabinete. . . . .                               | 133 |

## Índice de tablas

|      |  |    |
|------|--|----|
| 2.1  | Potencia y consumo cadena de Transmisión de RF, hasta OSC1 . . . . .                   | 9  |
| 2.2  | Potencia y consumo cadena de Transmisión de RF, hasta ATT1 . . . . .                   | 9  |
| 2.3  | Potencia y consumo cadena de Transmisión de RF, hasta PA1 . . . . .                    | 11 |
| 2.4  | Potencia y consumo cadena de Transmisión de RF, hasta SPLTR1 . . . . .                 | 12 |
| 2.5  | Potencia y consumo cadena de Transmisión de RF, hasta Antena TX . . . . .              | 13 |
| 2.6  | Potencia y consumo cadena de Recepción de RF, hasta Antena RX . . . . .                | 14 |
| 2.7  | Potencia y consumo cadena de Recepción de RF, hasta LNA1 . . . . .                     | 14 |
| 2.8  | Potencia y consumo cadena de Recepción de RF, hasta MXR1 . . . . .                     | 15 |
| 2.9  | Lista de Materiales de la cadena de RF . . . . .                                       | 17 |
| 2.10 | Lista de materiales de antenas . . . . .   | 23 |
| 2.11 | Lista de Materiales Prototipo Radar . . . . .  | 29 |
| 3.1  | Características 1206SFP100F/63-2 . . . . .   | 49 |
| 3.2  | Características ESD237B1W0201E6327XTSA1 . . . . .                                      | 49 |
| 3.3  | Características NFE31PT222Z1E9L . . . . .  | 50 |
| 3.4  | Parámetros de diseño para el integrado LTC4006 . . . . .                               | 51 |
| 3.5  | Parámetros de diseño de TPS54335ADDAR . . . . .  | 52 |
| 3.6  | Valores estándar de resistencias, salida variable de tensión TPS73733QDRBRQ1 . . . . . | 57 |
| 3.7  | Características de dsPIC33EP512MU810-I/PT . . . . .                                    | 58 |
| 3.8  | Características de la memoria SRAM 23LC1024-I/SN . . . . .                             | 60 |
| 3.9  | Características del DAC DAC8830IBDR . . . . .  | 61 |
| 3.10 | Características del OPA345 . . . . .   | 62 |
| 4.1  | Tabla de mediciones de tensión de la placa RADAR Doppler . . . . .                     | 90 |

|     |  |     |
|-----|--|-----|
| 5.1 | Funciones a implementar para inicializar el DAC . . . . .                      | 97  |
| 5.2 | Funciones a implementar para configurar el módulo ADC . . . . .                | 100 |
| 5.3 | Descripción de parámetros de FFTComplexIP() . . . . .                          | 101 |
| 5.4 | Descripción de parámetros de FFTComplexIP() . . . . .                          | 102 |
| 5.5 | Descripción de parámetros de FFTComplexIP() . . . . .                          | 103 |
| 5.6 | Las funciones para inicializar el LCD. . . . .                                 | 105 |
| 5.7 | Funciones para operar el LCD . . . . .   | 106 |
| 6.1 | Resultados de la Puesta en Marcha de la placa RADAR Doppler-Tensiones . .      | 107 |
| 6.2 | Resultados de la Puesta en Marcha de la placa RADAR Doppler-Pack de Baterías11 |     |



# Acrónimos

**ADC** Analog to Digital Converter.

**CIN** Consejo Interuniversitario Nacional.

**CW** Continuous Wave.

**DAC** Digital to Analog Converter.

**DMA** Direct Memory Access.

**DSP** Digital Signal Processing.

**EM** ElectroMagnético.

**EMI** ElectroMagnetic Interference.

**EVC** Estímulo a las Vocaciones Científicas.

**FET** Field-Effect Transistor.

**FFT** Fast Fourier Transform.

**FMCW** Frequency Modulated Continuous Wave.

**GND** GrouND.

**I2C** Inter-Integrated Circuit.

**IL** Insertion Loss.

**ISM** Industrial Scientific and Medical.

**LCD** Liquid Cristal Display.

**LPF** Low Pass Filter.

**MIPS** Millones de Instrucciones Por Segundo.

**MOSFET** Metal-Oxide Semiconductor Field-Effect Transistor.

**OPAM** Operational AMplifier.

**PC** Personal Computer.

**PCB** Printed Circuit Board.

**RADAR** RAdio Detection And Ranging.

**RF** Radio Frecuencia.

**SAR** Synthetic Aperture RADAR.

**SPI** Serial Peripheral Interface.

**SRAM** Static Random Access Memory.

**UART** Universal Asynchronous Receiver-Transmitter.

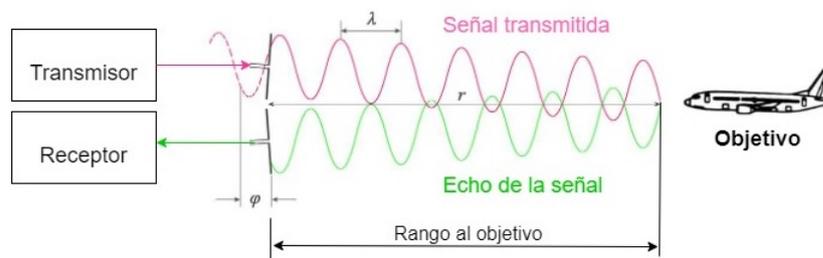
**USB** Universal Serial Bus.

**VCO** Voltage Controlled Oscillator.

**VSWR** Voltage Standing Wave Ratio.

# Introducción

Un RADAR (RADio Detection And Ranging) es un sistema electromagnético para detección y localización de objetos reflectivos, como ser: aviones, barcos, vehículos, personas y eventos naturales. Opera radiando energía en el espacio y detectando el eco de la señal reflejada de un objeto/objetivo. La energía reflejada, retorna al RADAR e indica la presencia de un objetivo. Al comparar la señal recibida con la señal transmitida se puede determinar dónde se encuentra el objetivo, así como también otro tipo de información relacionada con el mismo. El esquema básico de operación se muestra en la figura 1.1. Un transmisor, genera una señal electromagnética (como ser un pulso corto de una onda senoidal) que es radiada al espacio por la antena. Una porción de la energía transmitida es interceptada por el objetivo y radiada en varias direcciones. La radiación dirigida de vuelta hacia el RADAR es tomada por la antena receptora del mismo. En el RADAR se realiza un procesamiento para detectar la presencia y determinar la ubicación del objetivo. Para medir la distancia, se mide el tiempo que tarda la onda en impactar en el objetivo y retornar al RADAR. Si existe un movimiento relativo entre el RADAR y el objetivo, se produce un corrimiento en frecuencia en la señal del eco debido al efecto Doppler. Este corrimiento en frecuencia es proporcional a la componente radial de la velocidad del objetivo relativa al radar.



**Figura 1.1.:** Principio básico de funcionamiento de RADAR

## CW Radar - FMCW Radar

Los radares de onda continua (CW), al contrario de los radares pulsados, transmiten y reciben una señal sin interrupciones. Los radares CW típicos transmiten una señal senoidal, por ende pueden medir solo el corrimiento de frecuencia doppler de la señal del eco causado por un objetivo en movimiento, obteniendo en forma indirecta la velocidad radial del mismo. Un radar de este tipo no puede, por sí sólo, medir rango. Para poder medir el rango, o distancia al objetivo, es necesario modular la frecuencia de portadora o la fase de la misma. Estos radares se denominan FMCW (Frequency Modulated Continuous Wave) Radar.

## Ecuaciones de Radar

### Rango

La señal modulada utilizada más frecuentemente es la denominada Chirp, que corresponde a una modulación lineal de frecuencia. El modelo matemático de una chirp es:

$$\text{chirp}(t) = e^{j \cdot \phi(t)} \quad (1.1)$$

dónde la fase viene dada por:

$$\phi(t) = k_1 * t^2 + k_2 * t + \phi_0 \quad (1.2)$$

La frecuencia instantánea de esta señal viene dada por:

$$F_{inst}(t) = \frac{d\phi(t)}{dt} = 2 * k_1 * t + k_2 \quad (1.3)$$

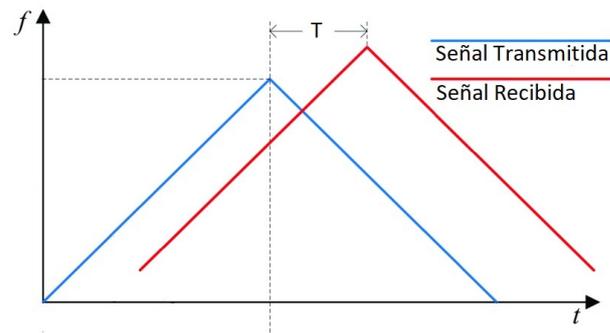
dónde podemos observar que la frecuencia instantánea es lineal.

La relación entre tiempo del frente de onda y la distancia al objeto en el que se reflejó está dada por:

$$T = \frac{2 * R}{c} \quad (1.4)$$

dónde T es la diferencia de tiempo que existe entre la señal enviada y el eco recibido, R es la distancia a la que se encuentra el objetivo y c, la velocidad de propagación de la onda la podemos considerar igual a la velocidad de la luz.

En la figura 1.2 se muestra la frecuencia instantánea de una chirp y el retardo existente entre la señal transmitida y la recibida.



**Figura 1.2.:** Relación frecuencia - tiempo en un radar FMCW.

### Doppler

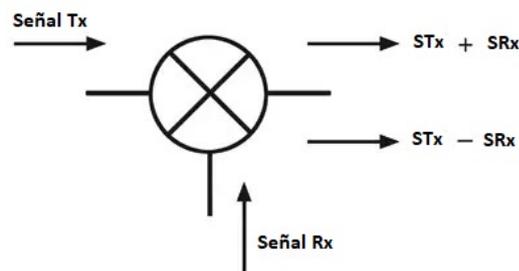
La forma más sencilla de estimar la velocidad (radial) del objetivo es enviar una señal senoidal en una frecuencia pura, sin modulación. El eco recibido tendrá un corrimiento en

frecuencia con respecto a la frecuencia original enviada, conocido como corrimiento Doppler, proporcional a la velocidad radial. La ecuación que vincula la velocidad con la frecuencia es:

$$F_d = \frac{v * f_o}{c} \quad (1.5)$$

dónde,  $F_d$  es la frecuencia Doppler,  $v$  es la velocidad del objetivo,  $f_o$  es la frecuencia de la señal enviada y  $c$  la velocidad de la luz.

Tomando la diferencia de frecuencia entre la señal enviada y la señal del eco recibido, obtenemos un tono que oscila a la frecuencia Doppler. Aplicando un sistema como en la figura 1.3 podemos obtener la resta o la suma de las dos señales.



**Figura 1.3.:** Esquema de un multiplicador de frecuencia para obtener suma y resta de señales

## 1.1 Objetivos del proyecto

En este proyecto se plantea desarrollar un radar para medición de velocidad de automóviles, y eventualmente de otros objetos móviles, en un rango acotado al orden de la centena de metros. Esencialmente consiste en el diseño e implementación de un radar de onda continua en la banda ISM, con capacidad de determinar el diferencial de frecuencia producido por efecto Doppler del objeto bajo análisis y a partir de él obtener una estimación de la velocidad a la que este se desplaza. El RADAR debe procesar los datos de la medición en tiempo real y mostrar los resultados en una pantalla LCD, para su rápida lectura y utilización. Es portátil y funciona con baterías recargables que le den versatilidad y suficiente autonomía para su utilización en el campo. En el desarrollo se contempla la utilización de un criterio de minimización de costos, siempre y cuando se satisfagan las especificaciones de diseño. De esta forma se busca hacerlo competitivo, tanto en especificaciones como en costo, con otros dispositivos similares existentes en el mercado.

## 1.2 Trabajo desarrollado

El presente Proyecto Final Integrador es una extensión del trabajo realizado en el marco de una beca EVC CIN, en la cual se propuso la implementación de un Prototipo de RADAR de Apertura Sintética de Onda Continua. Se utilizó como referencia el trabajo de Dr. Gregory L. Charvat [KH11] "Build a Small Radar System Capable of Sensing Range, Doppler, and Synthetic Aperture Radar Imaging". Algunos de los esquemas planteados y la compra inicial

de componentes realizada para la beca fueron utilizados en la implementación del modelo final del Radar de Onda continua de este Proyecto Final Integrador. Durante el periodo de la beca se aprendió sobre el funcionamiento de un sistema de Radar, sus distintas aplicaciones, como por ejemplo el funcionamiento de un Radar tipo SAR. Además, se tomaron mediciones con distintos instrumentos, lo que permitió la comprensión y la utilización de los mismos. El trabajo desarrollado se centra principalmente en todos los procedimientos que se tuvieron en cuenta para realizar un diseño electrónico de un Radar de Onda Continua que mida velocidad de objetivos. Se hizo el estudio del modelado del problema, se armaron las especificaciones del producto. Se realizó un análisis de la factibilidad de la fabricación del dispositivo, luego se comenzó el estudio y diseño electrónico para finalmente lograr la fabricación, puesta en marcha y prueba en campo del equipo.

## 1.3 Estructura del documento

Se describe brevemente a continuación el contenido de cada capítulo.

### **Capítulo 2 - Implementación de un RADAR FMCW**

En este capítulo se muestra como se desarrolló una primera versión del prototipo de un Radar FMCW. Basado en el diseño de Dr.Gregory L. Charvat [KH11], del MIT. Además de mostrar el procedimiento de armado y puesta en marcha del prototipo de Radar se adjuntan los resultados obtenidos de las mediciones hechas en campo.

### **Capítulo 3 - Re diseño de RADAR FMCW**

En este capítulo se propone un rediseño del Radar, se toman en cuenta las especificaciones del prototipo de Radar desarrollado en el capítulo anterior y se ajustan para el nuevo diseño en el que se centrará el Proyecto Final Integrador. Se desarrolla el diagrama en bloques del RADAR Doppler, el estudio del diseño, las simulaciones, la elección de componentes y finalmente se presentan los esquemáticos del dispositivo.

### **Capítulo 4 - Implementación RADAR Doppler**

En este capítulo se presentan las prácticas de diseño de PCB y todas las reglas de ruteo seguidas para el diseño de la placa Radar Doppler. Además, se detalla como fue la fabricación del PCB, soldado y se presenta, brevemente, el procedimiento de puesta en marcha del mismo.

### **Capítulo 5 - Implementación de Software RADAR Doppler**

Se presenta una descripción del software embebido realizado para adquirir y procesar los datos para obtener la velocidad del objetivo medido.

### **Capítulo 7 - Conclusiones**

En este capítulo se exponen los resultados de la puesta en marcha realizada del PCB, la calibración del Radar Doppler, así como también, las mediciones realizadas en campo. Finalmente, se hace un cierre con lo aprendido del proyecto y el trabajo a desarrollar a futuro.

En los anexos se presenta información específica de diseño:

**Anexo A - Esquemático del Prototipo de RADAR FMCW**

**Anexo B - Esquemáticos de RADAR Doppler**

**Anexo C - Lista de Materiales de RADAR Doppler**

**Anexo D - Isométrica y planos del Gabinete de RADAR Doppler**

Se adjunta digitalmente en una carpeta en Google Drive que contiene toda la información relacionada con este Proyecto Final Integrador. Incluyendo todos los archivos de las hojas de datos de componentes, hojas de aplicación consultadas y archivos de diseño en Altium Designer.



# Implementación de un RADAR FMCW

En este capítulo se presenta y analiza el desarrollo del prototipo de radar FMCW realizado en [KH11], que consiste en un sistema muy simple de Radar. El mismo emite una onda electromagnética continua al espacio mediante una antena transmisora, para luego recibir una onda reflejada con la información de interés en la antena receptora.

La señal recibida se filtra y luego procesa, para obtener un estimado de los parámetros de interés del objetivo estudiado. En este prototipo se utiliza una placa de audio de PC como placa adquisidora de datos. Los datos son tomados en un formato tipo .wav y procesados por medio de un algoritmo en Matlab. A continuación se describirán los pasos seguidos para reproducir los resultados del prototipo de Radar FMCW. Por otra parte, se mostrarán las mejoras propuestas e implementadas para el desarrollo en las antenas.

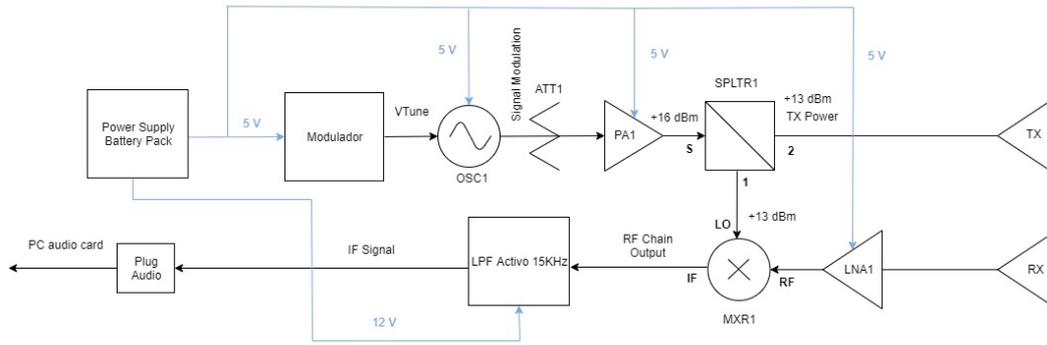
## 2.1 Desarrollo del Prototipo de RADAR

Los objetivos de este desarrollo son [KH11]: introducir a los estudiantes en el campo aplicado de diseño de RF, electromagnetismo, diseño analógico, y diseño de sistemas de RADAR.

El autor propone las siguientes especificaciones:

- Radar de tipo FMCW
- Operación en la banda ISM de 2.4 GHz
- Aproximadamente 10 mW de potencia de Transmisión.
- Rango máximo aproximadamente de 1 km para 10 dBsm.
- Adquisición de datos y procesamiento de la señal por medio de Matlab.
- Digitalización por medio de la placa de audio de la PC. Logrando tener soporte de procesamiento de FFT, cancelador de pulsos e imágenes SAR.

En la figura 2.1 se muestra el diagrama en bloques de la implementación propuesta, que será descrito en detalle en la sección siguiente.

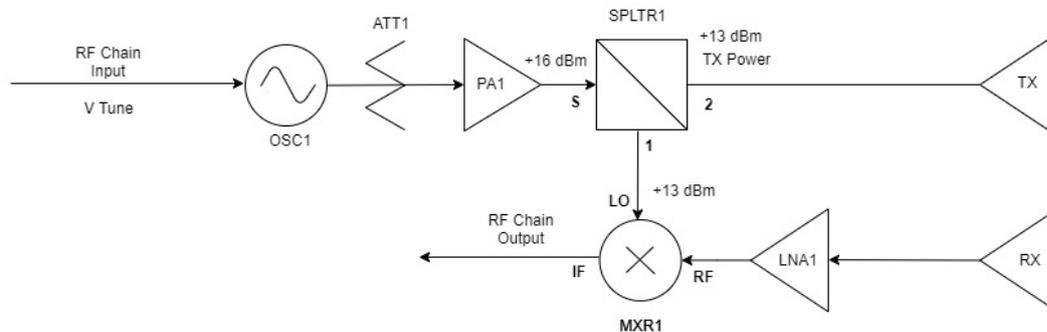


**Figura 2.1.:** Diagrama en bloques del prototipo de RADAR FMCW.

La construcción del prototipo se llevó a cabo tal como se especifica a continuación.

### 2.1.1 Cadena de RF

La cadena de RF consiste en el subsistema encargado de generar y recibir las señales de RF del sistema RADAR. Para ello, genera por medio de OSC1 (OSCillator 1) la señal a transmitir, esta se amplifica utilizando PA1 (Power Amplifier 1) y por medio del divisor de potencia SPLTR1 (Splitter) se divide la señal de forma que se transmite una mitad de potencia en la antena TX. En la recepción, se amplifica la señal recibida de la antena RX con el LNA1 (Low Noise Amplifier), luego se la mezcla en MXR1 (MiXeR) con la señal de referencia, obtenida en SPLTR1. El puerto de salida de MXR1 contiene la resultante de esta mezcla.



**Figura 2.2.:** Diagrama de la cadena de RF de RADAR.

Se describirá de forma general cada módulo de la cadena de RF.

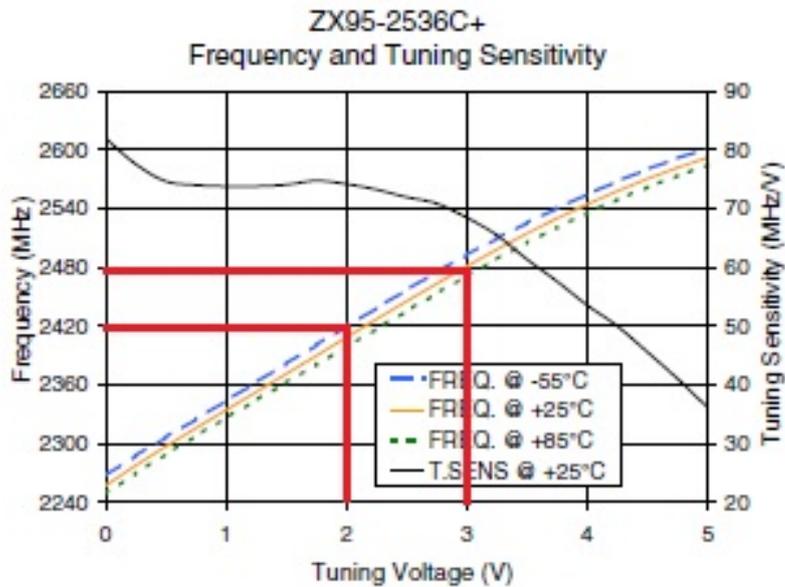
## Cadena de Transmisión

### OSC1

El OSC1 es un oscilador controlado por tensión (VCO), cuya frecuencia de oscilación es controlada por la señal VTune. En la figura 2.3 se muestran los rangos de VTune en tensión y como se traducen a los valores en frecuencia, para el componente ZX95-2536C+, utilizado para implementar el OSC1. En la tabla 2.1 se muestra el consumo propio que tiene el módulo y la potencia de RF generada.

|                 |           |
|-----------------|-----------|
| <b>DC Power</b> | 0,25 Watt |
| <b>RF Power</b> | 6dBm      |

**Tabla 2.1.:** Potencia y consumo cadena de Transmisión de RF, hasta OSC1



**Figura 2.3.:** Relación frecuencia - tensión de VTune

### ATT1

ATT1 es un atenuador de RF, éste reduce el nivel de la señal. Típicamente, la atenuación se define en decibelios. Esta atenuación es necesaria para proteger al circuito de recibir un nivel de señal que es demasiado alto. Aquí ATT1, reduce la potencia de la señal a la mitad. Se muestran las gráficas, figuras 2.4 y 2.5 características del componente.

|                 |                  |
|-----------------|------------------|
| <b>DC Power</b> | 0,25 Watt        |
| <b>RF Power</b> | 6 - 3,3 = 2,7dBm |

**Tabla 2.2.:** Potencia y consumo cadena de Transmisión de RF, hasta ATT1

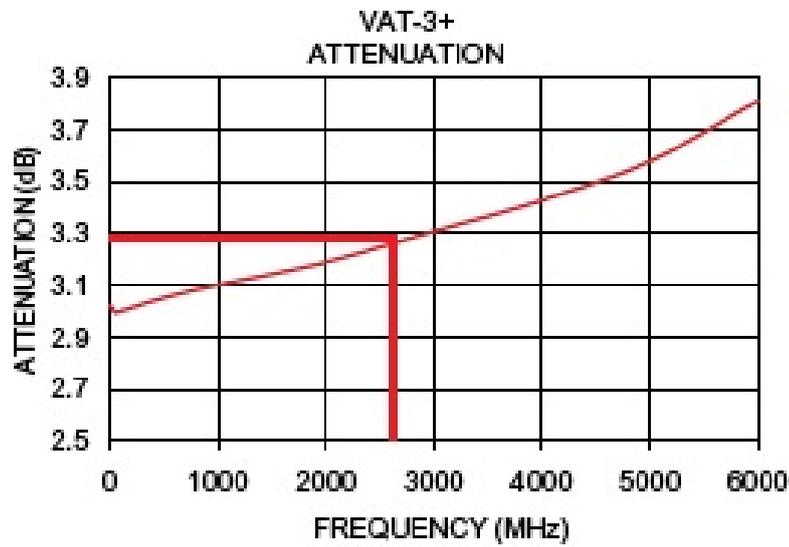


Figura 2.4.: Relación de atenuación y frecuencia

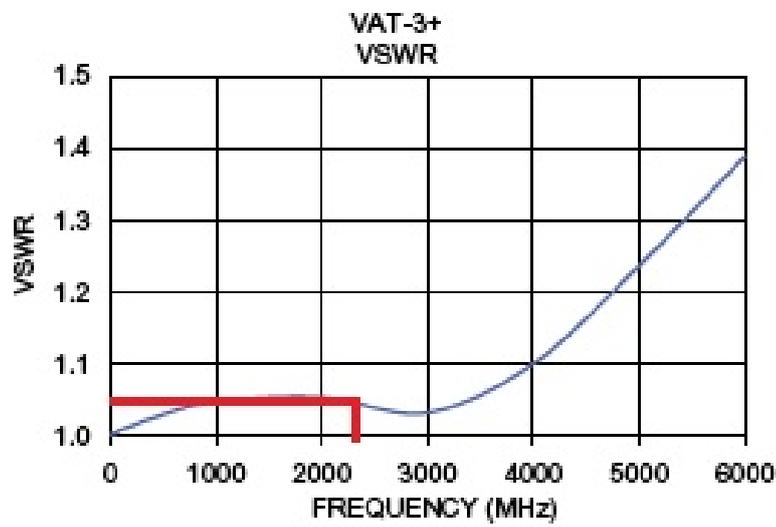


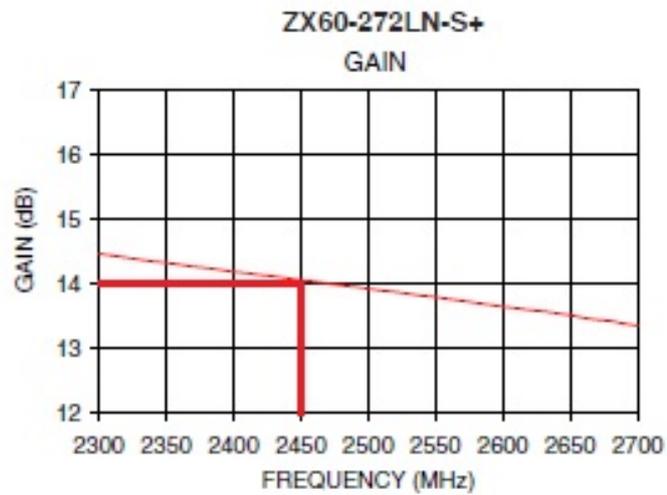
Figura 2.5.: Relación de frecuencia y VSWR

## PA1

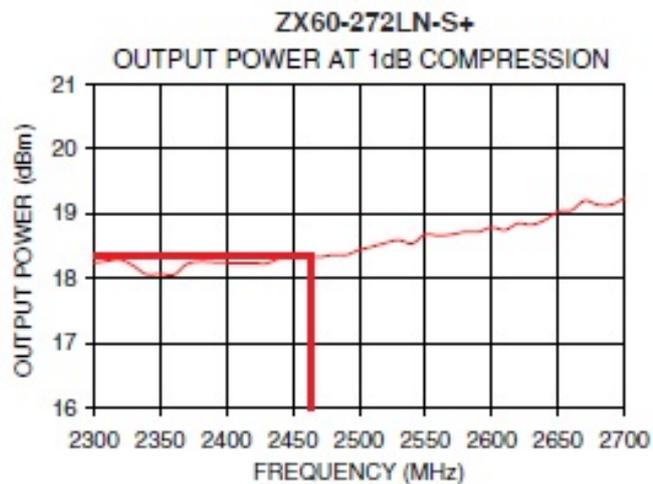
El amplificador de potencia PA1 es utilizado para mejorar el alcance del radar. Se implementa con un dispositivo ZX60-272LN-S+ de minicircuits, cuya ganancia es de 14 dBm en 2,4 GHz.

|                 |  |
|-----------------|--|
| <b>DC Power</b> | $0,25 \text{ Watt} + 0,4 \text{ Watt} = 0,65 \text{ Watt}$ |
| <b>RF Power</b> | $2,7 + 14 = 16,7 \text{ dbm}$                              |

**Tabla 2.3.:** Potencia y consumo cadena de Transmisión de RF, hasta PA1



**Figura 2.6.:** Ganancia en función de la frecuencia



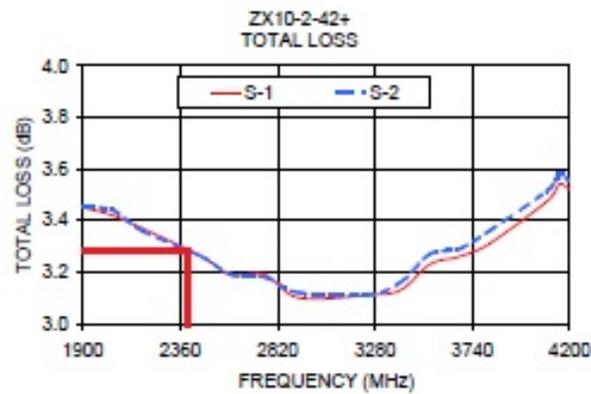
**Figura 2.7.:** Punto de compresión de 1dB

## SPLTR1

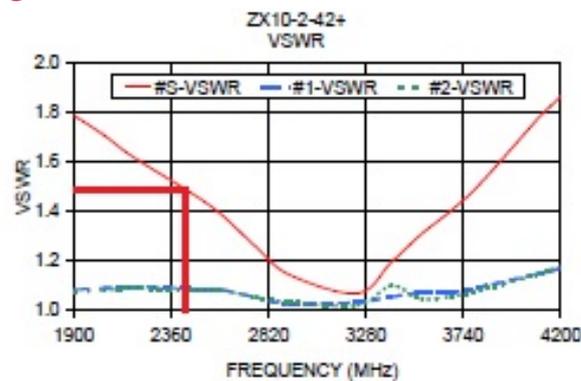
El divisor de potencia utilizado es pasivo. El componente utilizado para implementar el SPLTR1 es el ZX10-2-42+ de minicircuits, se puede utilizar como divisor de potencia o bien como combinador de potencia. Cuando se usa como un divisor de potencia, la entrada se aplica al puerto S y aparecen salidas iguales en los puertos 1 y 2. Cuando se usa como un combinador de potencia, ambas entradas se aplican a los puertos 1 y 2 la suma de ellas es tomada en el puerto S. Utilizando el dispositivo como divisor de potencia, y al ser un dispositivo de dos puertos, tenemos una IL de 3 dB. Por lo tanto, con una señal de potencia de 16,7 dBm en el puerto S, logramos para las señales 1 y 2 una potencia de salida aproximada de 13,7 dBm.

|                 |                               |
|-----------------|-------------------------------|
| <b>DC Power</b> | 0,65 Watt                     |
| <b>RF Power</b> | $16,7 - 3,3 = 13,4\text{dBm}$ |

**Tabla 2.4.:** Potencia y consumo cadena de Transmisión de RF, hasta SPLTR1



**Figura 2.8.:** La frecuencia en función de Insertion Loss



**Figura 2.9.:** Relación de frecuencia y VSWR

**Antena CAN TX:** En la sección 2.1.2 se hará una descripción detallada de la construcción de las antenas CAN. Se toman en cuenta en esta sección debido a que son parte de la cadena de transmisión de RF. El objetivo ideal de las antenas es que tengan una ganancia de 8 dBi a 2,4GHz. Teniendo finalmente a la salida de la cadena de transmisión de RF los valores de la tabla 2.5.

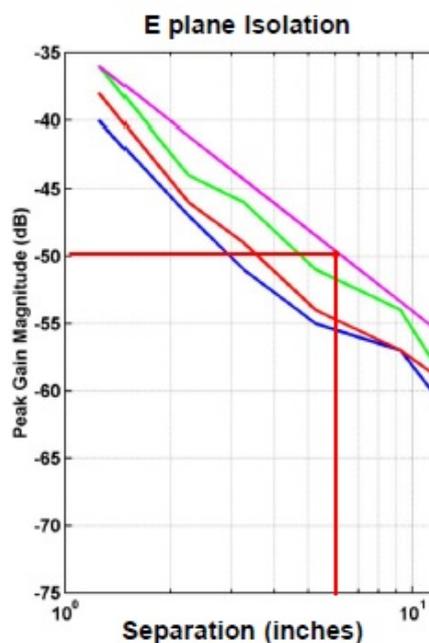
|                 |                           |
|-----------------|---------------------------|
| <b>DC Power</b> | 0,65 Watt                 |
| <b>RF Power</b> | 13,4 + 11 = 24,4 dbm EIRP |

**Tabla 2.5.:** Potencia y consumo cadena de Transmisión de RF, hasta Antena TX

### Cadena de Recepción

**Antena CAN RX:** La antena de recepción es del mismo tipo que la de transmisión. Dado que el nivel de acoplamiento entre antenas es importante, se realiza una medición de la aislación del acoplamiento de campos eléctricos entre antenas tomando una separación entre antenas de  $\log(5) = 0,77$  pulgadas, aproximadamente 20cm. La medición de aislación del acoplamiento entre antenas se realiza separando ambas 20cm de distancia entre sí, luego a campo abierto, se transmite por la antena TX con una salida de potencia de 24,4 dBm EIRP y se toma la medición del valor de potencia de señal de entrada que se obtiene en la antena RX.

En la gráfica de la figura 2.10 se pueden ver valores de acoplamiento en función de la separación entre antenas, resaltando el acoplamiento entre antenas con una separación de 20cm.



**Figura 2.10.:** Aislación del plano de campo E

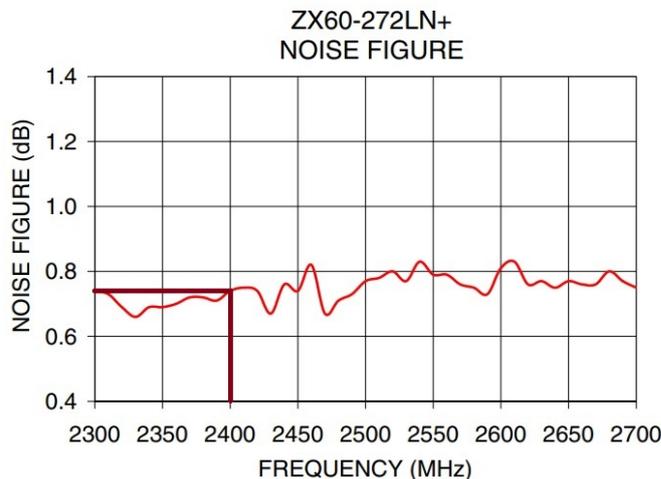
Por lo tanto, según la tabla 2.6 tendremos una potencia de entrada debido al acoplamiento de -36,6 dBm y es la mínima potencia de señal que esperaremos de la cadena de recepción. Este resultado está directamente ligado con el valor de sensibilidad del receptor del dispositivo.

|                 |                       |
|-----------------|-----------------------|
| <b>DC Power</b> | 0,65 Watt             |
| <b>RF Power</b> | 13,4 - 50 = -36,6 dbm |

**Tabla 2.6.:** Potencia y consumo cadena de Recepción de RF, hasta Antena RX

### LNA1

El módulo LNA1 es el mismo dispositivo que PA1. Sus descripciones son las mismas, por lo tanto la ganancia es de 14 dBm @ 2,4 GHz. Dado que se lo utiliza al componente como un LNA, se detalla en la figura 2.11 la figura de ruido del mismo. Para la cadena de recepción este dato es importante porque será determinante para la sensibilidad del instrumento con respecto al ruido. Podemos observar que para 2,4GHz la relación de la figura de ruido es menor a 0,8 dB.



**Figura 2.11.:** Aislación del plano de campo E

|                 |                                  |
|-----------------|----------------------------------|
| <b>DC Power</b> | 0,65 Watt + 0,4 Watt = 1,05 Watt |
| <b>RF Power</b> | -36,6 + 14 = -22,6 dBm           |

**Tabla 2.7.:** Potencia y consumo cadena de Recepción de RF, hasta LNA1

### MXR1

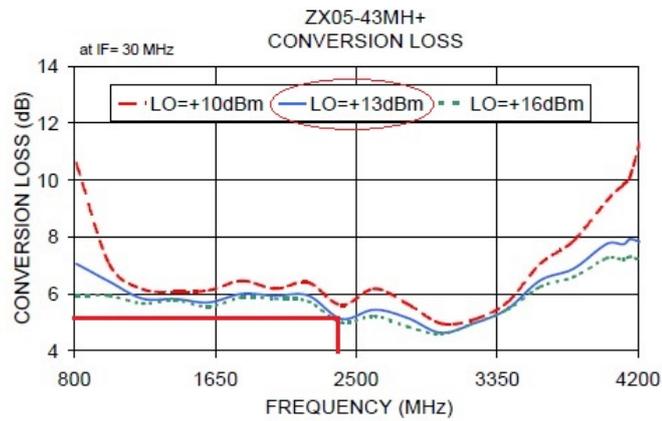
Un mezclador de frecuencias es un circuito eléctrico no lineal que devuelve el producto de las dos señales aplicadas a él. En el caso de señales sinusoidales, la señal resultante consta de dos señales, una con la suma de las frecuencias de entrada y la otra con la diferencia de las mismas. Aquí se tendrá una señal en el puerto Oscilador Local (LO) que se encontrará en 2,4GHz. Una señal en el puerto RF, que recibe el eco del objetivo. La señal introducida en RF tiene un corrimiento en frecuencia (Doppler) con respecto a la señal transmitida. El objetivo de MXR1 es recuperar ese corrimiento en frecuencia, lo hace multiplicando las frecuencias de las señales introducidas en los puertos LO y RF, obteniendo la suma y resta entre ellas. Finalmente, en el puerto IF (del MXR) obtendremos la señal que deseamos analizar, la misma

se encuentra centrada en frecuencia cero, por medio del filtrado de la misma nos quedamos con la diferencia de LO y RF. Proceso explicado en el capítulo 1.

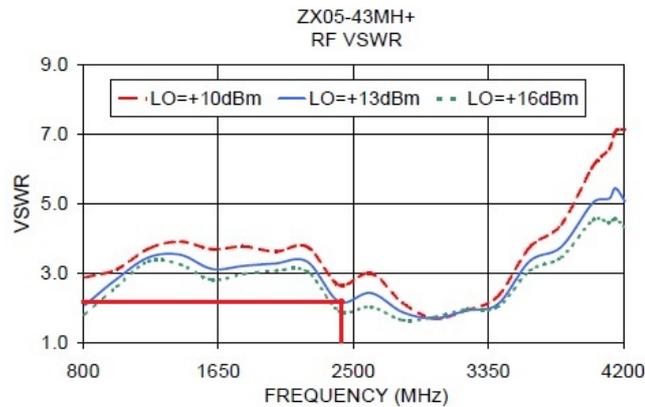
|                   |                        |
|-------------------|------------------------|
| <b>DC Power</b>   | 1,05 Watt              |
| $IF Power_{RF}$   | -22,6 -5,5 = -28,1 dBm |
| <b>LO Leakage</b> | 13 -13 = 0dBm          |

**Tabla 2.8.:** Potencia y consumo cadena de Recepción de RF, hasta MXR1

Se muestra en las figuras 2.12 y 2.13 el comportamiento del dispositivo ZX05-43MH-S + para una señal de entrada en LO de + 13 dBm.



**Figura 2.12.:** Pérdida de conversión



**Figura 2.13.:** VSWR en función de la frecuencia

### Análisis de señal de la Cadena de RF

En la figura 2.14 se muestra la cadena de RF descrita anteriormente y un análisis de señal, con las potencias y las frecuencias involucradas.

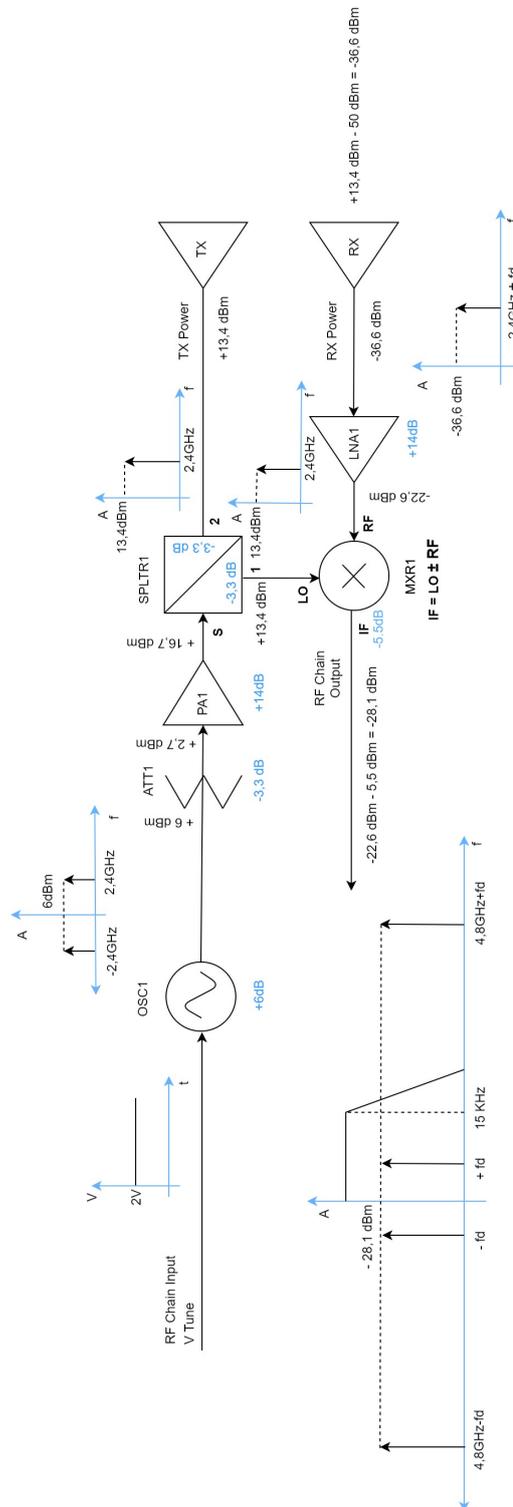


Figura 2.14.: Análisis de señal de la Cadena de RF

## Construcción de la cadena de RF

Para la construcción y puesta en marcha de la cadena de RF, se realizaron los pasos siguientes:

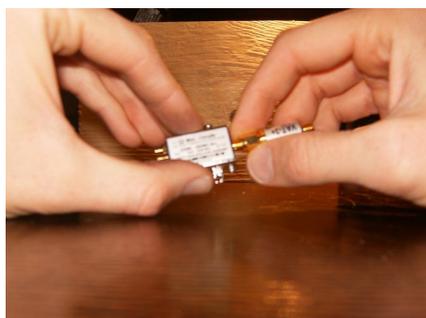
1. Compra de los componentes de la tabla 2.9.
2. Unión de los componentes según el diagrama 2.2
3. Seguir los pasos para la fabricación.

| # | Denominación | Código        | Descripción                                 |
|---|--------------|---------------|---|
| 1 | OSC1         | ZX95-2536C+   | VCO +6dB de salida                          |
| 1 | ATT          | VAT-3+        | Atenuador 3dB SMA M-F                       |
| 2 | PA1/LNA1     | ZX60-272LN-S+ | Amp. 14dB ganancia NF = 1,2 dB              |
| 1 | SPLTR1       | ZX10-2-42 +   | Splitter 1900 - 4200 MC, 0.1 dB IL          |
| 1 | MXR1         | ZX05-43MH-S + | 13dBm LO, RF to LO pérdida 6,1 dB, IP1 9dBm |
| 4 | SMA M-M      | SM-SM50+      | Conectores SMA-SMA M-M                      |

**Tabla 2.9.:** Lista de Materiales de la cadena de RF

## Fabricación de la cadena de RF

1. Como se muestra en la figura 2.15 unir el atenuador de 3dB ATT1 con el VCO OSC1.
2. Utilizar un barril SMA-SMA a la salida del ATT1, como se ve en 2.16.



**Figura 2.15.:** Paso 1



**Figura 2.16.:** Paso 2

3. Del barril SMA-SMA colocado en ATT1, conectar PA1, ver figura 2.17.
4. Colocar un barril SMA-SMA en LNA1, como en figura 2.16.



Figura 2.17.: Paso 3



Figura 2.18.: Paso 4

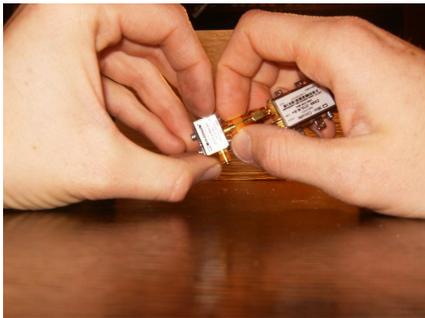


Figura 2.19.: Paso 5

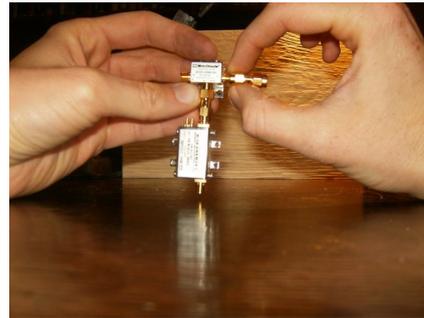


Figura 2.20.: Paso 6

5. Con el barril SMA-SMA puesto en en LNA1, unir el otro extremo del mismo con el puerto RF de MXR1, figura 2.19
6. Colocar un barril SMA-SMA en el puerto LO del MXR1, figura 2.20
7. Remover de MXR1 los tornillos, quitar el soporte y luego volver a colocar los tornillos, ver figura 2.21.
8. Realizar el punto anterior con SPLTR1 también.



Figura 2.21.: Paso 7 y paso 8

9. Colocar un barril SMA-SMA a la salida de PA1, tal como en 2.22.
10. Con el barril SMA-SMA colocado en Paso 6 figura 2.20 (puerto LO del MXR1) a una de las salidas del SPLTR1. Figura 2.23

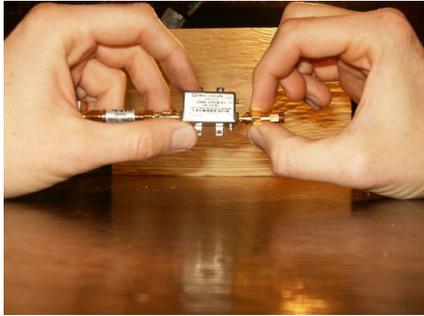


Figura 2.22.: Paso 9



Figura 2.23.: Paso 10

11. Finalmente unir el barril SMA-SMA de la salida PA1 (Paso 9) con el puerto S del SPLTR1 (Paso 10). Obtenemos lo que se ve en la figura 2.24.

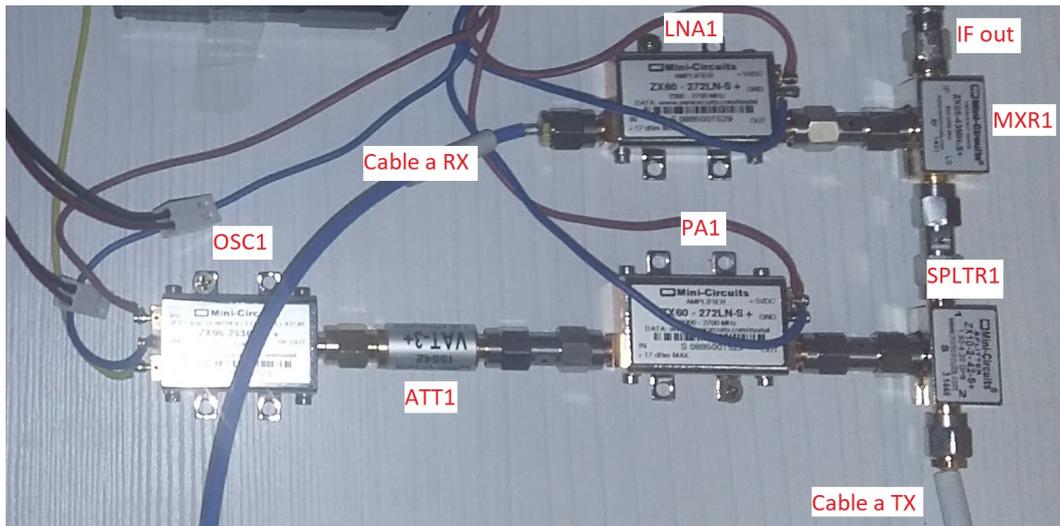
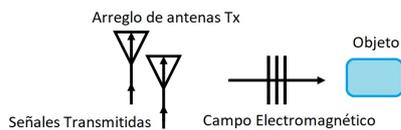


Figura 2.24.: Paso 11

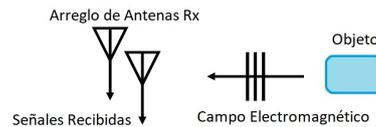
## 2.1.2 Antenas

Es esta sección describiremos: diseño, fabricación y puesta en marcha de las antenas de tipo CAN utilizadas para el prototipo de RADAR FMCW.

Las antenas son transductores bidireccionales. Pueden convertir una señal de tensión en una onda electromagnética emitida (onda EM ) y viceversa, tal como se explica en [Bal86].



**Figura 2.25.:** Sistema de transmisión



**Figura 2.26.:** Sistema de Recepción

En esta sección no se entrará en detalles sobre los cálculos y la matemática del problema, sólo se hará hincapié en la descripción necesaria para entender la construcción de la antena tipo CAN.

La frecuencia de trabajo seleccionada es de 2,4GHz, cuya longitud de onda es  $\lambda = 0,125$  m. Según el trabajo desarrollado en [KH11] la ganancia de una antena de este tipo es de 8 dBi.

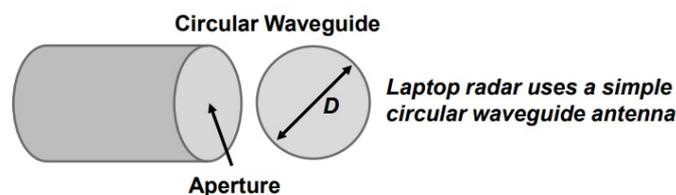
Este resultado es debido a que definimos G, la ganancia de la antena, relativa a una radiación isotrópica de forma arbitraria como:

$$G = \frac{4 \cdot \pi \cdot A_e}{\lambda^2} \quad (2.1)$$

Dónde  $A_e$  es la apertura efectiva de la antena y  $\lambda$  la longitud de onda. Entonces  $G_{m,dBi}$  es:

$$G_{m,dBi} = 10 \cdot \log_{10}\left(\frac{\pi \cdot D}{\lambda^2}\right) \quad (2.2)$$

En la figura 2.27 se observa la representación de D, que es el diámetro de la apertura de la antena.



**Figura 2.27.:** Representación de antena CAN

Proponiendo el razonamiento de ecuaciones seguidas en [KH11] decimos que:

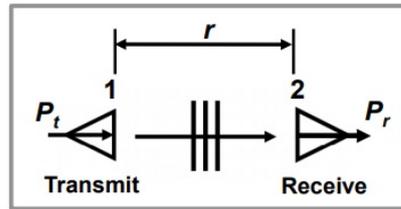
EIRP en función de la potencia transmitida y la ganancia de la antena como:

$$EIRP(\theta, \phi) = P_t \cdot G_t(\theta, \phi) \quad (2.3)$$

La densidad de potencia radiada,  $P_d$  a la distancia  $r$  es:

$$P_d(\theta, \phi) = \frac{EIRP}{4 \cdot \pi \cdot r^2} = \frac{P_t \cdot G_t(\theta, \phi)}{4 \cdot \pi \cdot r^2} \quad (2.4)$$

La figura 2.28 esquematiza los parámetros de la fórmula anterior:



**Figura 2.28.:** Potencia Transmitida, Recibida y  $r$

La potencia recibida  $P_r$ , es el producto de una potencia incidente  $P_{di}$  y un área efectiva de apertura  $A_e$

$$P_r = P_{di} \cdot A_e \quad (2.5)$$

La potencia relativa con respecto al acoplamiento entre dos antenas es:

$$\frac{P_r(\theta, \phi)}{P_t} = \frac{G_t(\theta, \phi) \cdot G_r(\theta, \phi) \cdot \lambda^2}{(4 \cdot \pi r)^2} \quad (2.6)$$

Como las antenas son idénticas, tomamos la potencia relativa de acoplamiento como  $G_r = G_t = G$  entonces:

$$\frac{P_r(\theta, \phi)}{P_t} = \frac{G^2 \cdot \lambda^2}{(4 \cdot \pi r)^2} \quad (2.7)$$

$$G^2 = \frac{P_r(\theta, \phi)}{P_t} \cdot \left(\frac{4 \cdot \pi r}{\lambda}\right)^2 \quad (2.8)$$

La ganancia de antena se define como:

$$G_{dBi} = \frac{1}{2} \cdot [10 \cdot \log_{10}\left(\frac{P_r(\theta, \phi)}{P_t}\right) + 20 \cdot \log_{10}\left(\frac{4 \cdot \pi r}{\lambda}\right)] \quad (2.9)$$

Ahora, la frecuencia de trabajo es 2,4 GHz,  $\lambda = 0,125$  m (-18,1 dB).

El analizador de redes mide la potencia acoplada ( $P_r/P_t$  en dB). Asumimos, que la potencia acoplada en dB es la misma que el acoplamiento mutuo en dB, o el parámetro S21 en dB. Sí se toman las mediciones que se muestran más adelante,  $S_{21} = -24$  dB a  $r = 1$  m.

Con  $r = 1$  m,  $20 \cdot \log_{10}(4 \cdot \pi) = 22$  dB. Usando la ecuación 2.9, decimos que:

$$G_{dBi} = \frac{1}{2} \cdot [-24 + 22 + 18,1] = 8,1 \text{ dBi} \quad (2.10)$$

### Desplazamiento de la fase de onda para una antena con pared de metal

Si una onda electromagnética viaja un cuarto de onda, la fase cambia  $\frac{\pi}{2}$  radianes, o  $90^\circ$ . Por otro lado, la reflexión de una onda electromagnética en una pared de metal implica un cambio de fase en la señal reflejada de  $180^\circ$ .

Si se desea mejorar la radiación en una dirección particular, se pueden aprovechar estos dos hechos y colocar una antena a un cuarto de la longitud de onda de una pared metálica. De esta forma la onda reflejada se suma coherentemente a la onda directa (ya que  $90^\circ + 180^\circ + 90^\circ = 360^\circ$ ) y se tiene una ganancia de potencia, así como mayor directividad.

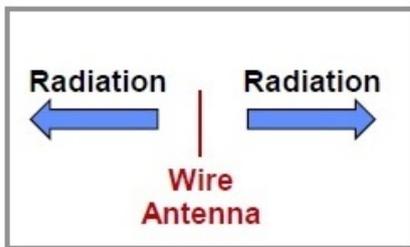


Figura 2.29.: Antena en espacio libre

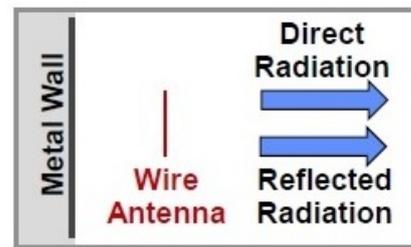


Figura 2.30.: Antena  $\frac{\lambda}{4}$  pared metálica

Longitud de onda  $\lambda$  de una onda electromagnética en espacio libre es  $\lambda = c / f$ , donde  $c$  es la velocidad de la luz y  $f$  es la frecuencia.

### Modo de corte TE11

Las antenas CAN son, en principio, guías de ondas circulares. Cada modo de guía de onda se describe mediante una distribución única de componentes transversales y longitudinales de los campos eléctrico y magnético. Se reconocen dos tipos de modos para las guías de onda circulares: TE y TM. Estos modos se describen con índices  $m$  y  $n$  ( $TE_{mn}$ ), que representan la variación de campo en direcciones radial y axial, respectivamente.

El modo TE<sub>11</sub> es el fundamental para guías de onda circulares y en él la propagación a través de la guía de onda tanto el campo eléctrico como el campo magnético son perpendiculares a la dirección de propagación. Para la antena CAN que es una guía de onda circular  $\lambda_c = \frac{c}{f_c}$ .

- $\lambda = 1,705 \cdot D$ , donde D es el diámetro de la guía de onda circular.

El modo TE<sub>11</sub> dominante en la antena CAN no se propagará por debajo de la frecuencia de corte correspondiente,  $f_c$

### Longitud de onda de guía $\lambda_g$

La longitud de onda es más larga en la guía de onda en comparación con la longitud de onda en el espacio libre

$$\lambda_g = \frac{\lambda}{\sqrt{1 - \left(\frac{\lambda}{1,705 \cdot D}\right)^2}} \quad (2.11)$$



**Figura 2.31.:** Ejemplo: Guía de onda circular (latas de durazno), diámetro: 9.9cm , frecuencia = 2,4 GHz

En base a estos principios, el diseño de las antenas CAN implica la utilización de una guía de onda circular, con una pared metálica de uno de los lados y un monopolo ubicado a un cuarto de longitud de onda de la pared metálica. Sorprendentemente, para la frecuencia seleccionada resulta que las dimensiones de una lata de duraznos al natural son adecuadas para la realización de la guía de ondas. De allí el nombre del tipo de antenas (CAN significa lata en ingles).

Para la fabricación de las antenas se utilizan los componentes especificados en la tabla 2.10.

| Cantidad | Denominación              | Código       | Descripción                     |
|----------|---------------------------|--------------|---------------------------------|
| 2        | CAN                       | TBD          | Latas de Duraznos (vacías)      |
| 2        | Conector Coaxial BLHD JCK | 901-9889-RFX | Montaje en panel para soldadura |
| 2        | Cables SMA M-M (15 cm)    | 086-12SM+    | Cable SMA - SMA                 |

**Tabla 2.10.:** Lista de materiales de antenas

### Dimensiones de la antena CAN (lata de durazno):

- Longitud de la lata = 13,3 cm
- Diámetro de la lata = 9,9 cm ( $D = 0,8 \cdot \lambda$  y  $\lambda = 12,5$  cm.)
- Longitud de cable monopolar = 3 cm @2,4 GHz  $\frac{\lambda}{4}$  espacio libre (dipolo).
- Separación del cable monopolar a la pared posterior = 4,6 cm @2,4 GHz  $\frac{\lambda}{4}$  en la guía de onda.

Se deben seguir los siguientes pasos de fabricación y calibración para las antenas tipo CAN:

1. Taladrar en el costado de la lata de metal para el conector de RF.
2. Unir el conector de RF, con un cable monopolar de aproximadamente 3,8 cm de largo soldado en la zona central del conector.
  - Conectar a tierra de forma segura a la superficie metálica de la lata.

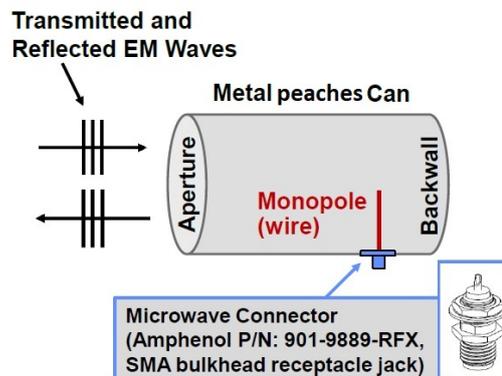


Figura 2.32.: Dipolo en la antena tipo CAN

3. Conectar el cable coaxial de RF del analizador de redes a la antena de la lata de duraznos ensamblada.
4. Recortar la longitud del cable monopolo en pequeñas cantidades hasta que el coeficiente de reflexión medido (return loss) sea inferior a aproximadamente -10 dB sobre la banda ISM (2,4 a 2,5 GHz)
  - La longitud final recortada del cable monopolo debe ser de aproximadamente 1,2 pulgadas (3 cm), medida desde la punta del monopolo hasta la base del conector en la superficie interior de la lata de metal.

5. Medir la potencia relativa acoplada entre las dos antenas ensambladas una frente a la otra a 1 metro de distancia. Ver figura 2.33.

- La polarización de las antenas debe estar alineada entre sí.



Figura 2.33.: Medición del punto 5

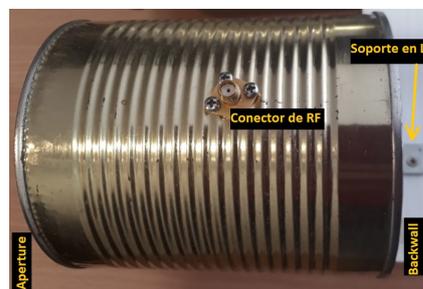


Figura 2.34.: Modelo final de la antena CAN de duraznos

### Resultados de la calibración

- Dado que la frecuencia es 2,4GHz,  $\lambda = 0,125\text{ m}$  (-18.1dB)
- El analizador de redes nos mide el acople en potencia ( $\frac{P_r}{P_t}$ )
- La potencia medida de acoplamiento debe ser cercana a  $-24\text{dB}$  para  $r = 1\text{m}$ . Parámetro S21 y S12 (Potencia reflejada).
- Las especificaciones de ganancia de potencia se resumen en la ecuación 2.9.

Obtenemos las mediciones para la polarización vertical y horizontal.

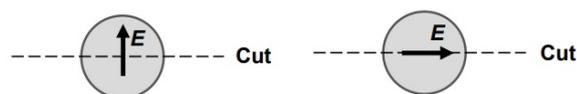


Figura 2.35.: Ubicación del vector de campo E, para polarización vertical y horizontal, respectivamente

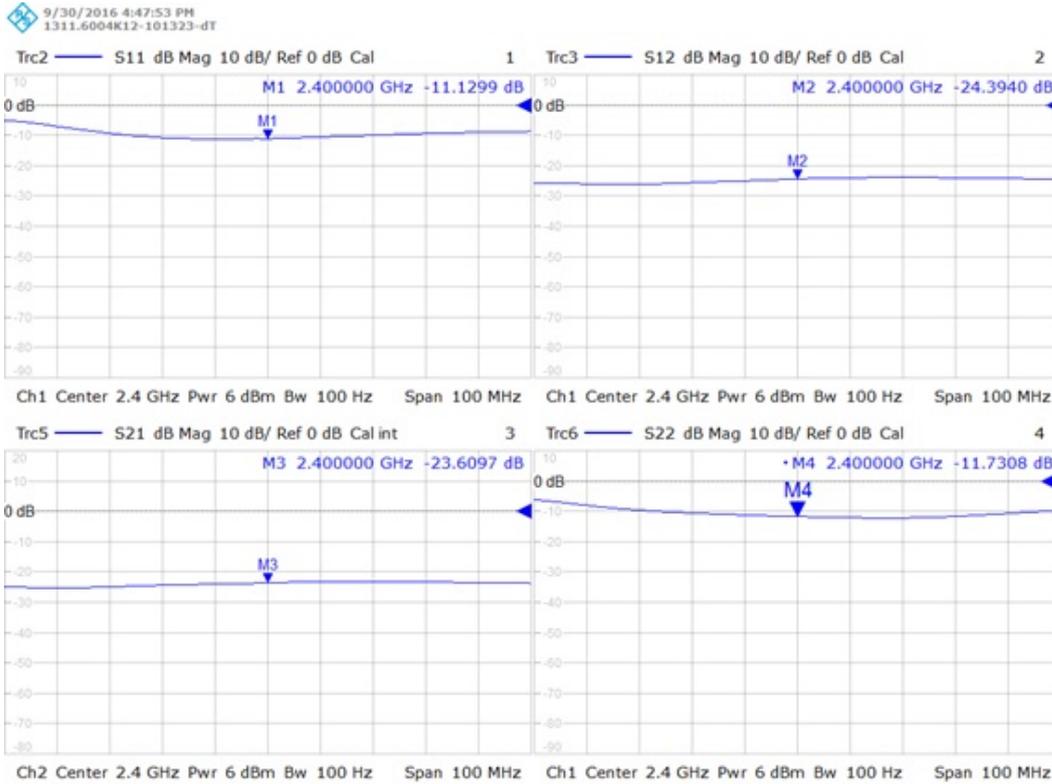


Figura 2.36.: Medición de los parámetros S de las antenas CAN, polarización horizontal, alineada

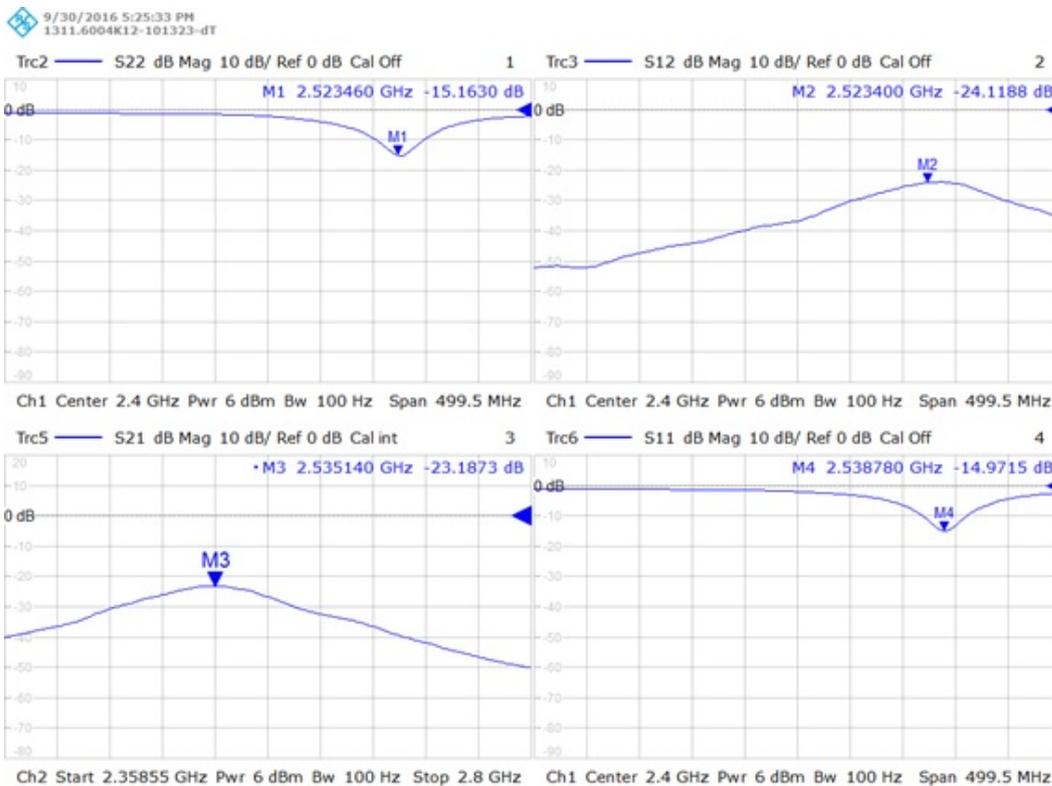
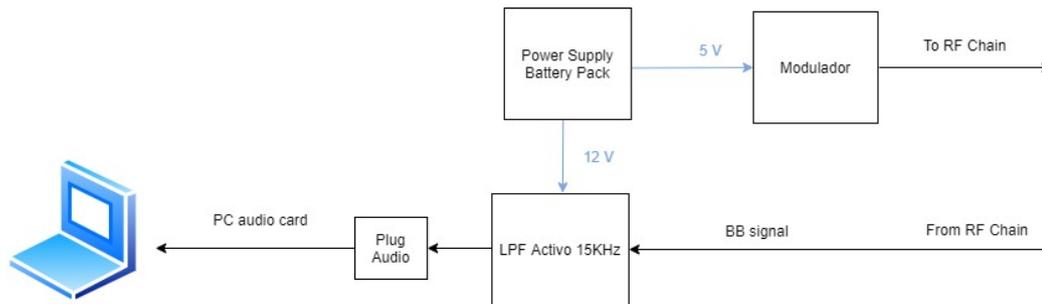


Figura 2.37.: Medición de parámetros S de las antenas CAN, polarización vertical, cruzada

### 2.1.3 Modulador, LPF y Potencia

En esta sección se explica el subsistema encargado de la generación de las tensiones, modulaciones para la cadena de RF y filtrado de las señales recibidas, así como también, el procesamiento de las señales de RADAR recibidas.

A continuación se hará una descripción de la funcionalidad de cada módulo mostrado en el diagrama en bloques 2.38.



**Figura 2.38.:** Diagrama en bloques Potencia, LPF y demás

#### Modulador

El modulador tiene como objetivo principal generar las formas de onda de las señales de RADAR. El integrado principal que utiliza el circuito es el XR-2206. Este integrado genera una rampa, que se utiliza para modular la frecuencia de la señal Chirp vista en el capítulo 1. A esta rampa se le ajustan los rangos de amplitud de la señal, mientras que la duración de la señal será aproximadamente de 20 ms. El ancho de banda de la señal generada está controlado por esa amplitud. La calibración se realiza con respecto a las especificaciones del OSC1, sobre los niveles de tensión de VTune, para que no se salga de la banda ISM. Por ello se calibra entre 2 V y 3,2 V.

Para operar en modo DOPPLER y así poder obtener la velocidad del objetivo, es necesario generar un tono puro. En este caso VTune debe ser constante. Para obtener tono puro en 2,4GHz se selecciona  $VTune = 2,2$  V.

Además, el prototipo contempla una señal de sincronización. Pues, el mismo se puede utilizar para realizar un RADAR de onda continua tipo SAR.

#### Filtro pasa bajos

El filtro pasa bajos permite filtrar la señal que corresponde a la frecuencia suma. Se diseñó para dejar pasar frecuencias hasta 15KHz, la señal analizar está centrada en frecuencia cero. El diseño realizado es un filtro de cuarto orden. Para su implementación se utiliza el amplificador operacional MAX414 (configurado para alimentación simple). Este filtro también amplifica la salida de MXR1 (puerto IF signal). Se ajusta su máxima amplificación para que no sature la entrada de la señal al puerto de entrada de audio de la PC.

## Potencia

Este modulo, provee de alimentación a todo el circuito. Según la figura 2.38 se utiliza alimentación de 5 V y 12 V. Como fuente de alimentación se utilizan dos packs de baterías, es decir, ocho pilas doble A. Cada pack de baterías produce 6 V, logrando en total 12 V. Para poder obtener los 5 V necesarios, se emplea un regulador lineal de 5 V LM2940C, el mismo se alimenta con 6 V dado desde la salida de uno de los packs de baterías.

## Plug de audio

Este es una ficha, que básicamente introduce las señales de RADAR a la placa adquisidora de audio de la PC. La ficha es estéreo introduce la señal recibida IF, en uno de los canales, la señal de sincronización para utilizarla tipo SAR en otro de los canales.

## PC

Este módulo es el encargado de realizar la adquisición y el procesamiento de los datos. Los mismos son adquiridos por medio de la placa de audio de la PC y finalmente procesados en Matlab. Cualquier PC portátil con una entrada de audio estéreo y con el programa de procesamiento instalado es suficiente.

Para poder construir los módulos de potencia, filtrado y modulación de las señales del prototipo de radar se utilizaron los componentes descritos en la tabla 2.11.

Los esquemáticos a seguir del prototipo se muestran en el Anexo A. La columna "Denominación" de la tabla 2.11 está referida al esquemático especificado en el Anexo A.

| # | Denominación             | Código            | Descripción                      |
|---|--------------------------|-------------------|----------------------------------|
| 1 | U2                       | XR-2206           | Modulador                        |
| 1 | U1                       | MAX414CPD+        | Amplificador de bajo ruido       |
| 1 | U3                       | LM2940CT-5.0/NOPB | 5 V Regulador lineal             |
| 2 | R1,R22                   | CCF0710K0JKE36    | 10 k $\Omega$ resistencia        |
| 1 | R2                       | CFP1/4CT52R201J   | 200 $\Omega$ 5 %                 |
| 1 | R3                       | PV36Y103C01B00    | Potenciómetro 10 k $\Omega$      |
| 1 | R4                       | MFR-25FBB-8K45    | 8,45 k $\Omega$ 1 % resistencia  |
| 1 | R5                       | MFR-25FBB-102K    | 102 k $\Omega$ 1 % resistencia   |
| 1 | R6                       | MFR-25FBB-7K15    | 7,15 k $\Omega$ 1 % resistencia  |
| 1 | R7                       | MFR-25FBB-12K1    | 12,1 k $\Omega$ 1 % resistencia  |
| 3 | R8, R13, R15             | MFR-25FBB-1K00    | 1 k $\Omega$ 1 % resistencia     |
| 1 | R9                       | MFR-25FBB-17K4    | 17,4 k $\Omega$ 1 % resistencia  |
| 1 | R10                      | MFR-25FBB-4K12    | 4,12 k $\Omega$ 1 % resistencia  |
| 1 | R11                      | MFR-25FBB-28K0    | 28 k $\Omega$ 1 % resistencia    |
| 1 | R12                      | MFR-25FBB-1K62    | 1,62 k $\Omega$ 1 % resistencia  |
| 1 | R14                      | CCF0747K0JKR36    | 47 k $\Omega$ 5 % resistencia    |
| 1 | R16                      | PV36W205C01B00    | 2 M $\Omega$ Trimmer             |
| 2 | R17, R18                 | CCF07100KJKR36    | 100 k $\Omega$ resistencia       |
| 1 | R19                      | PV36W503C01B00    | 50 k $\Omega$ Trimmer            |
| 2 | R20,R21                  | MF1/4DCT52R5101F  | 5,1 k $\Omega$ resistencia       |
| 1 | R23                      | CCF071K00JKE36    | 1 k $\Omega$ resistencia         |
| 1 | C1                       | T356A105M020AT73  | 1 uF film capacitor              |
| 4 | C2,C3,C4,C5              | SA105A102JAR      | 1 nF 5 % capacitor               |
| 1 | C6                       | FK28Y5V1E474Z     | 0,47 uF capacitor                |
| 1 | C7                       | UVR1H010MDD1TD    | 1 uF capacitor electrolítico     |
| 2 | C8,C9                    | UVR1H100MDD1TA    | 10 uF capacitor electrolítico    |
| 2 | C10, C12                 | K104Z15Y5VE5TH5   | 0,1 uF capacitor                 |
| 2 | C11, C13                 | UVR1E101MED1TD    | 100 uF capacitor                 |
| 1 | D1                       | TLHR5400          | LED Rojo                         |
| 2 | P2,P3                    | SBH-341-1AS-R     | Pack de Baterías 4 pilas doble A |
| 1 | P4                       | 172-2236          | 3,5 mm plug de audio             |
| 8 | Baterías Doble A         | PC1500            | Pilas                            |
| 2 | Precintos                | 41931             | Precintos de 4"                  |
| 1 | Plaqueta para PCB virgen | Placa de cobre    | 10 cm x 10 cm                    |

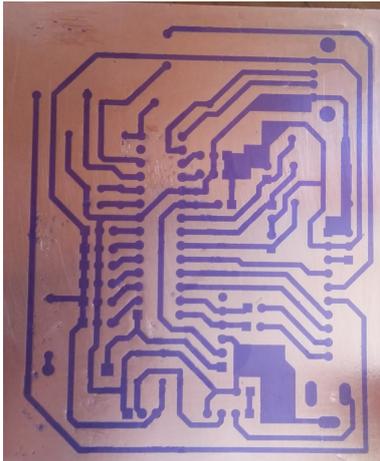
**Tabla 2.11.:** Lista de Materiales Prototipo Radar

## Diseño de PCB de Prototipo

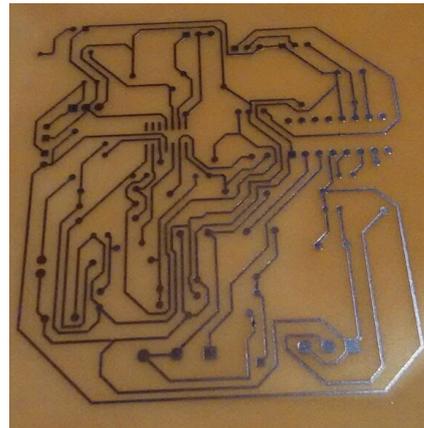
En la carpeta digital se adjuntan los archivos necesarios del diseño de PCB del prototipo.

Una vez diseñado el PCB se deben realizar los agujeros al mismo y proceder al montaje y soldado de los componentes.

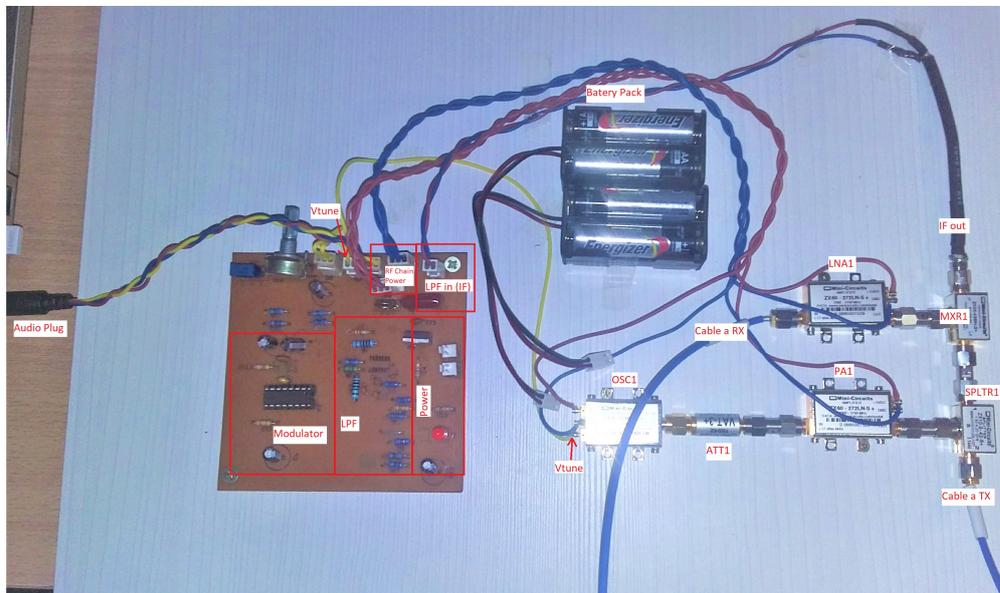
Además, se deben realizar los ruteos de los cables de alimentación correspondientes para la cadena de RF. Finalmente, el prototipo ensamblado se muestra en las figuras 2.41 y 2.42.



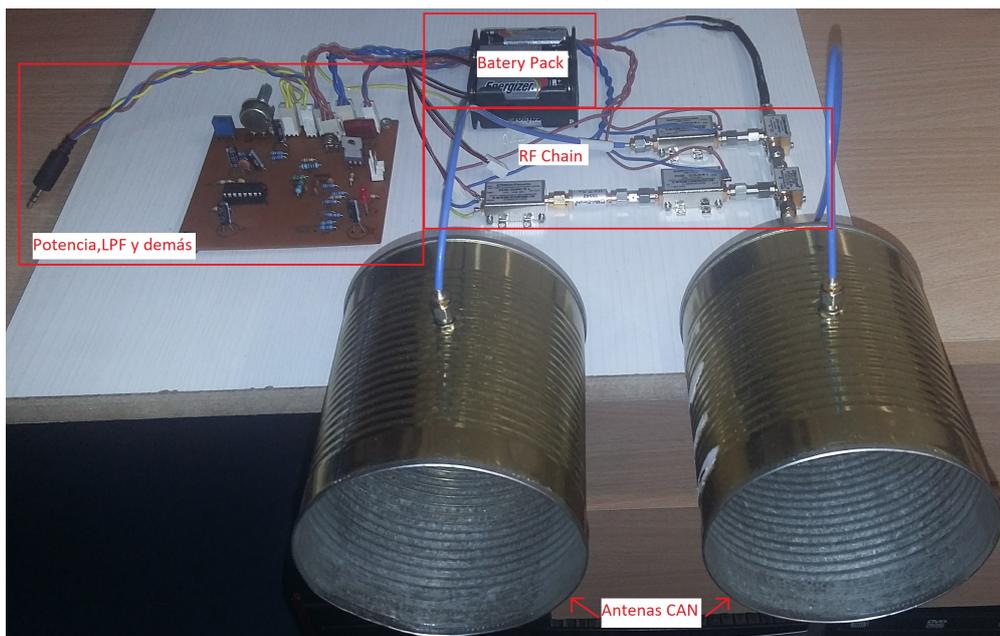
**Figura 2.39.:** PCB con lámina fotosensible



**Figura 2.40.:** PCB prototipo final



**Figura 2.41.:** Prototipo de Radar FMCW



**Figura 2.42.:** Prototipo de Radar FMCW

## 2.1.4 Adquisición y Procesamiento de Datos

Para la adquisición de los datos se utiliza la placa de audio de una PC. Se puede utilizar cualquier programa que grabe audio. Por conveniencia para el procesamiento, es deseable que el formato de archivos de audio utilizado sea .wav. En este caso se utilizó Audio Recorder, en Linux. El archivo .wav consta de tres campos. Dos vectores con datos, que contienen las muestras correspondientes a los dos canales de audio. El canal izquierdo representa el primer vector que es la señal de RADAR tomada de la salida del filtro pasa bajos. El canal derecho esta dado por el segundo vector que representa la señal de sincronización, la misma es utilizada para cuando se activa el modo SAR (no utilizado en este trabajo). El tercer parámetro del archivo .wav es la frecuencia de muestreo (fs), a la que adquiere la placa de audio, fs es de 44100 Hz.

### Prueba en campo del prototipo

El Radar puede funcionar en dos modos, Doppler y Rango. Entonces, una vez ensamblado el prototipo, como se aprecia en la figura 2.42, se utilizó con una computadora portátil con batería y el software necesario para grabar archivos .wav para probarlo en campo.

### Medición Doppler

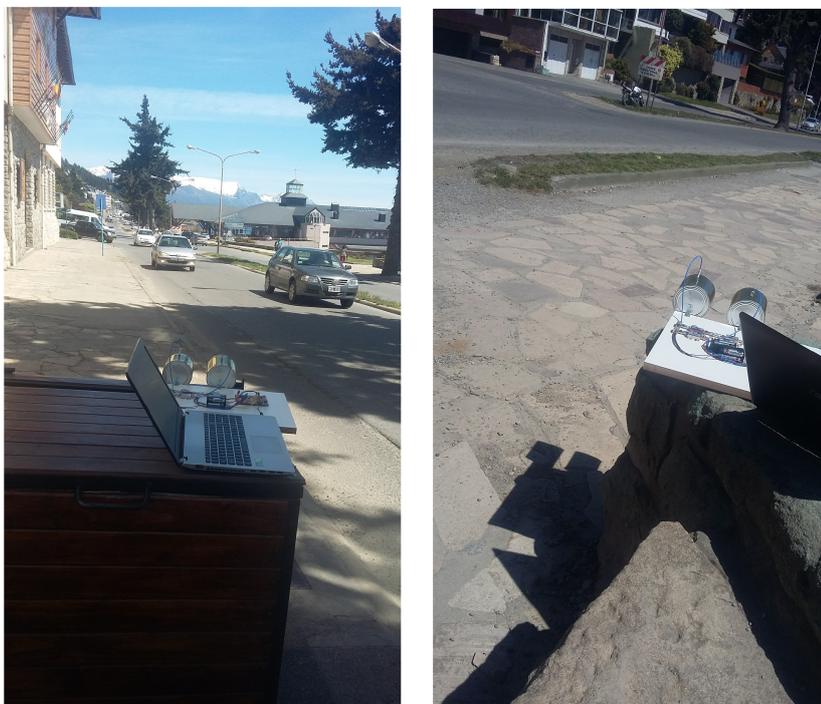
1. Colocar VTune en la señal de onda continua (se procesará modo Doppler).
2. Conectar la entrada de audio a la computadora portátil.

3. Abrir el switch "Sync Pulse Inhibit"
4. Colocar el prototipo de RADAR cercano a objetos en movimiento.
5. Grabar el archivo .wav de la entrada de audio
6. Procesar el archivo .wav utilizando *read\_data\_doppler.m*

### Medición Rango

1. Re conectar la señal de VTune a la salida del modulador (rampa).
2. Colocar la duración de la rampa en 20 ms, ajustar la magnitud de la señal 2 V - 3,2 V ancho de banda ISM.
3. Colocar el radar cerca de objetivos en movimiento.
4. Grabar archivo .wav
5. Procesar el archivo .wav usando *read\_data\_RTI.m*.

La prueba en campo se realizó en una avenida, dónde los vehículos circulan a, aproximadamente, 60Km/h. El setup experimental se muestra en la figura 2.43.

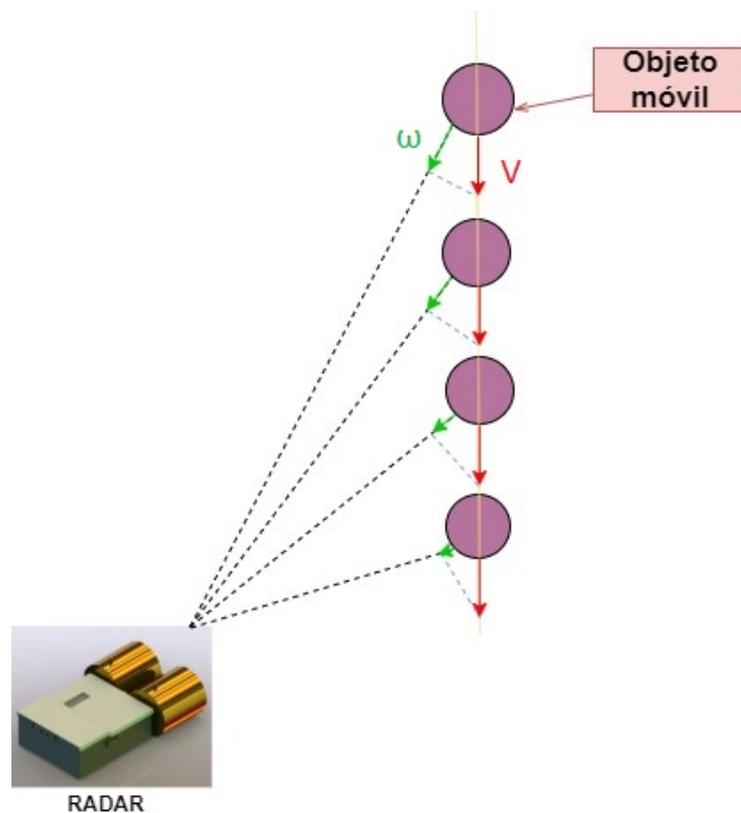


**Figura 2.43.:** Medición 1 y Medición 2 del experimento Doppler

En las figuras 2.45 y 2.47 se pueden ver los datos crudos obtenidos para las mediciones en los modos de operación Doppler y rango, respectivamente.

Luego del procesamiento utilizando las rutinas provistas en [KH11] se obtienen los resultados de las figuras 2.46, 2.48 y 2.49.

En la figura 2.46 se aprecia la velocidad radial de tres automóviles que circulan a velocidades muy similares. Cuando el automóvil se encuentra de forma frontal y a cierta distancia al RADAR la velocidad es máxima, pero a medida que se acercan al mismo su velocidad radial disminuye, al punto que cuando están pasando perpendiculares a la dirección de apuntamiento la componente radial de su velocidad disminuye a cero. En la figura 2.44 se muestra una esquematización al respecto.



**Figura 2.44.:** Esquematización de la velocidad radial, es la componente de color verde

En la figura 2.48 se presenta la gráfica de tiempo vs distancia. Las potencias más altas corresponden a reflexiones en objetos. Puede verse que el resultado es ruidoso, por efecto de la interferencia producida por reflexiones aleatorias -denominadas clutter-. Luego de aplicar un filtrado de clutter simple se obtienen los resultados de la figura 2.49. Allí se puede apreciar con mucha mayor claridad la trayectoria de un vehículo, siendo la velocidad del mismo proporcional a la pendiente de la recta correspondiente a niveles de potencia altos.

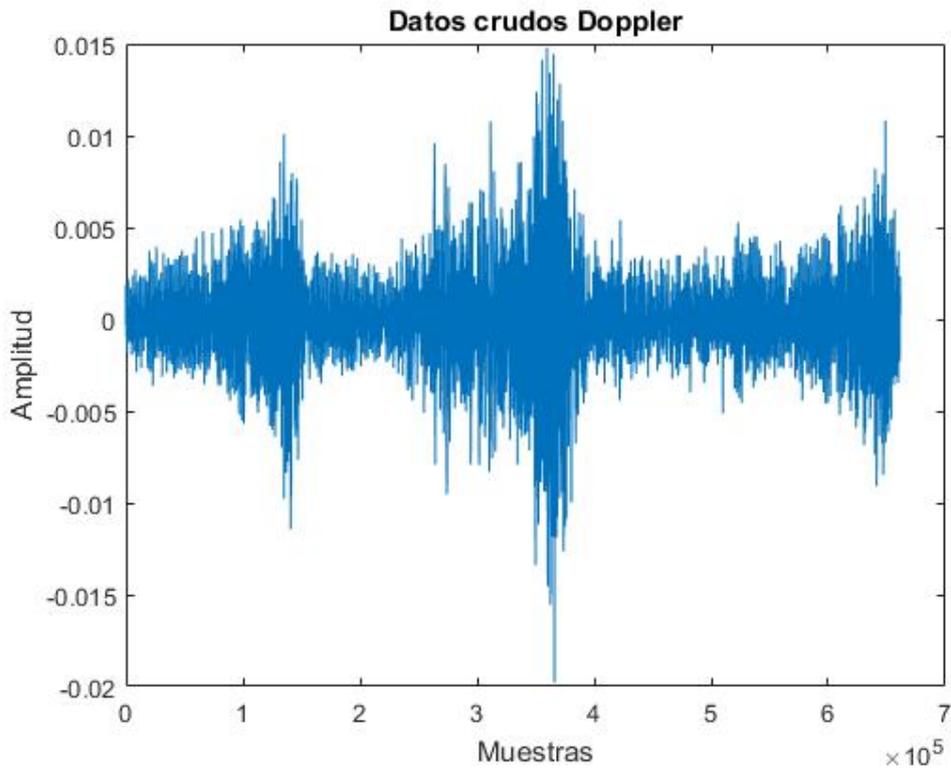


Figura 2.45.: Datos crudos Doppler

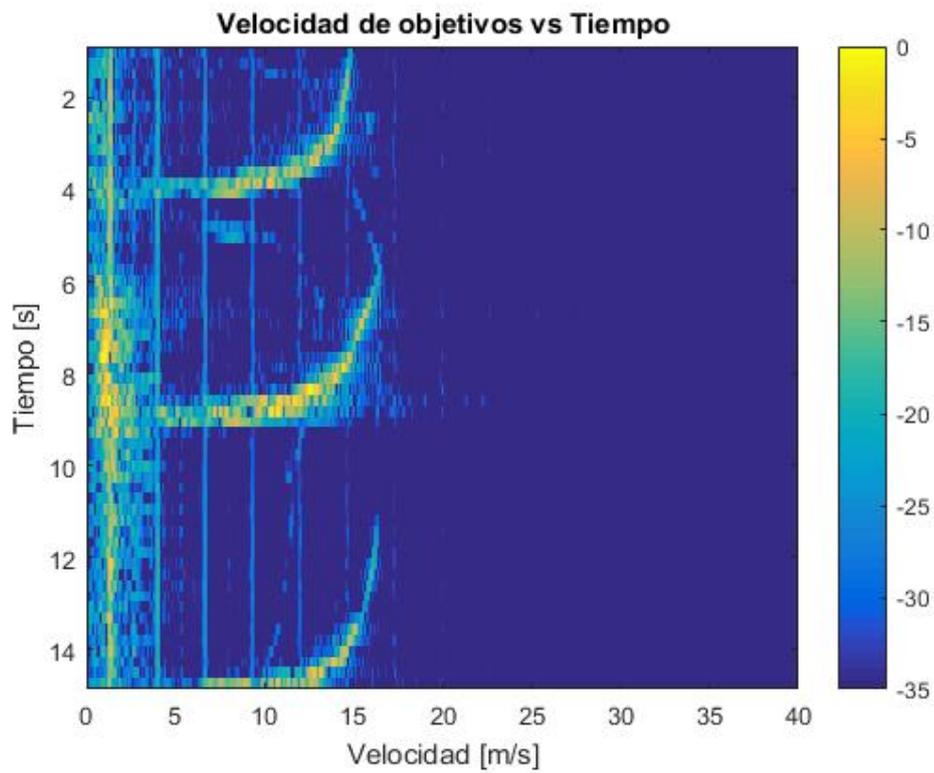


Figura 2.46.: Velocidad de objetivos en función del tiempo

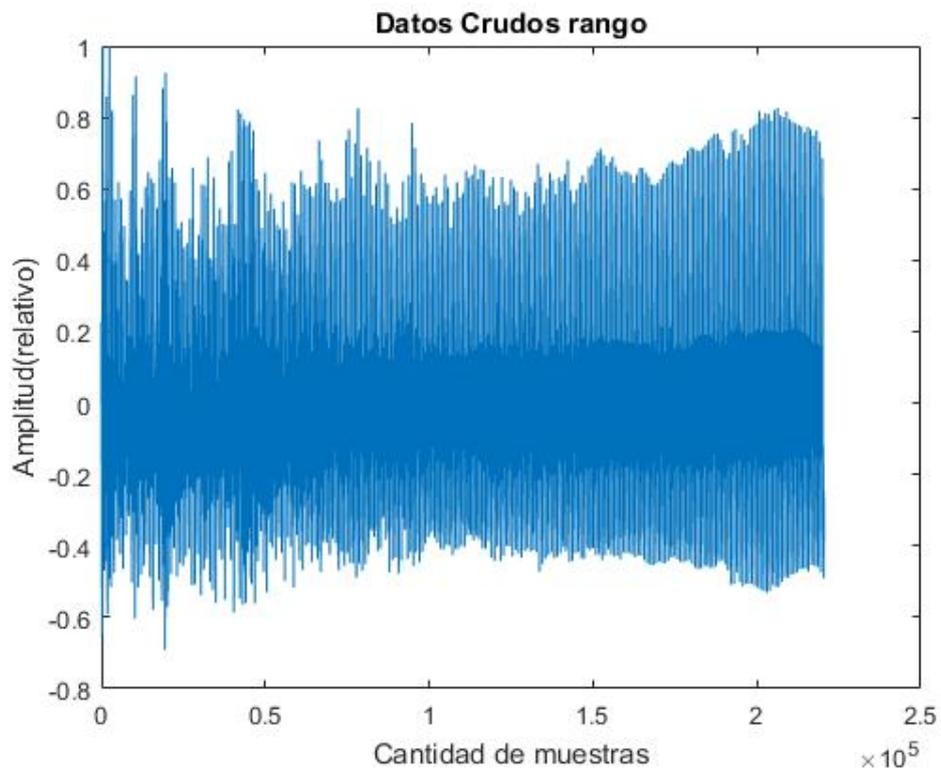


Figura 2.47.: Datos Crudos RTI

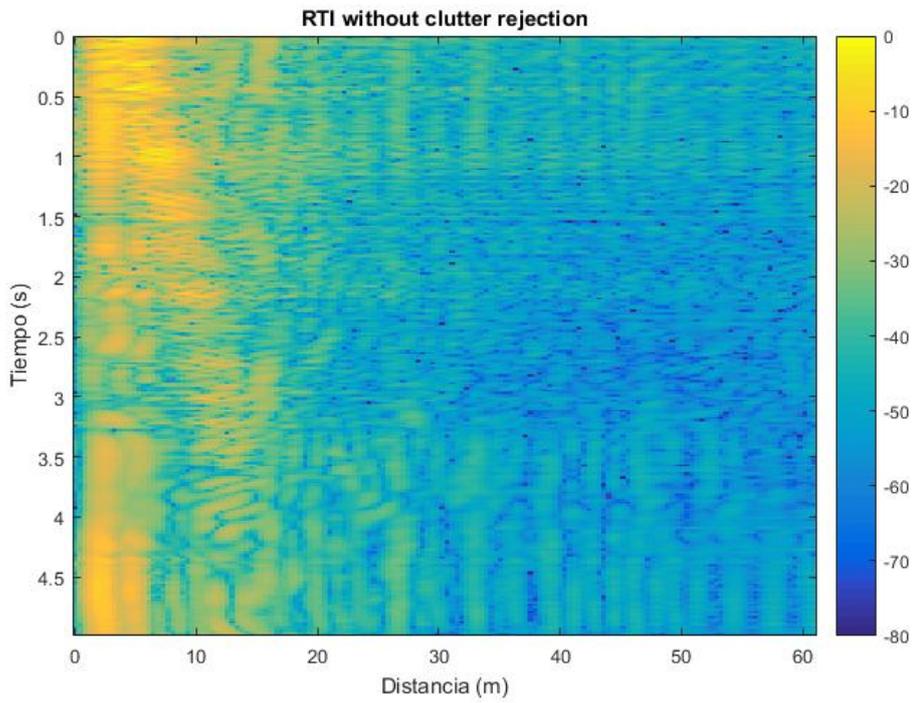


Figura 2.48.: Datos en rango con clutter

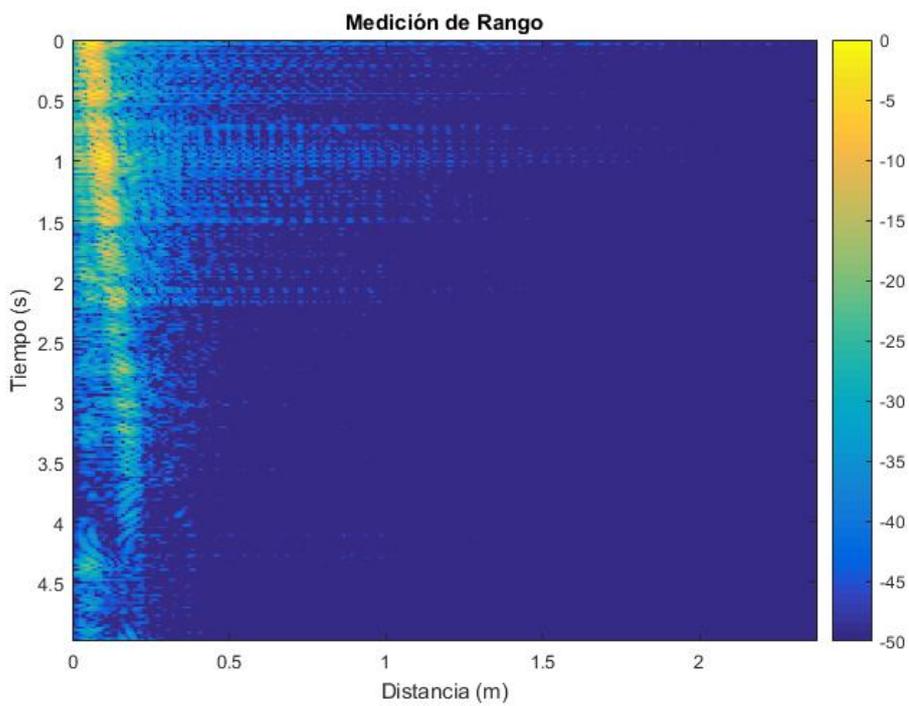


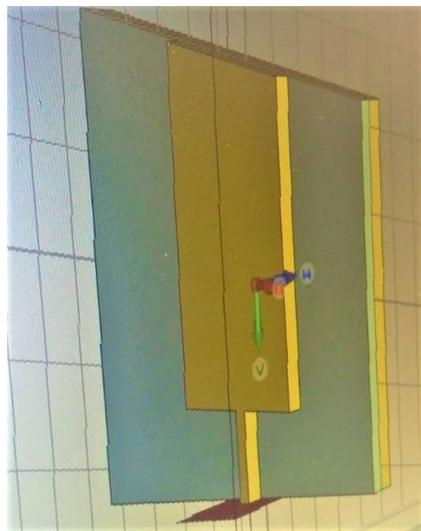
Figura 2.49.: Procesamiento RTI completo

## 2.1.5 Antenas Patch

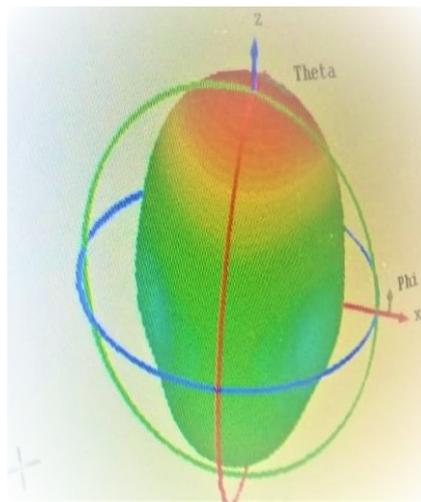
Dado que las antenas CAN no implicaron desarrollo, se buscó mejorar el prototipo a partir del diseño de nuevas antenas. Por razones de practicidad y dado que este era el primer diseño de antenas que realizaría, se propuso trabajar con antenas tipo Patch.

En la carpeta digital se adjunta un archivo de Matlab interactivo que contiene el desarrollo llevado adelante para el cálculo de las mismas.

La simulación de las antenas tipo Patch diseñadas se muestra en la figuras 2.50 y 2.51. Se utilizó el programa CST para la simulación de las mismas.

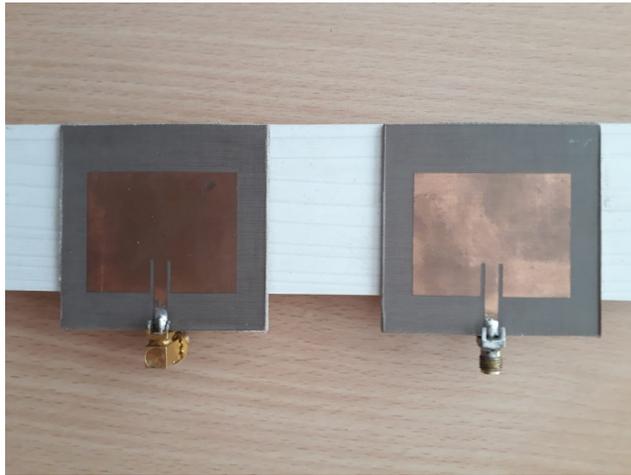


**Figura 2.50.:** Diseño de la antena Patch en el programa CST



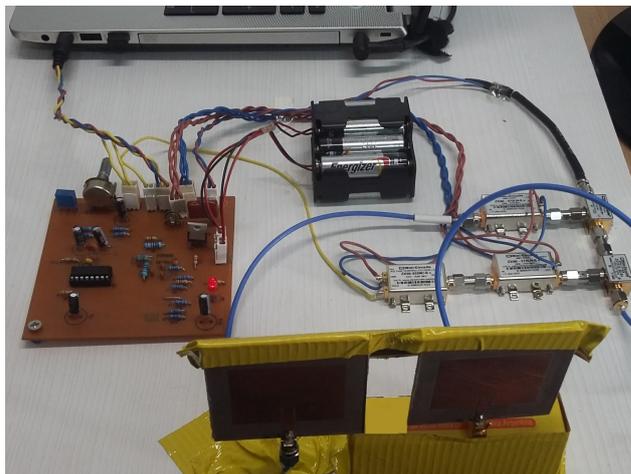
**Figura 2.51.:** Simulación de campo cercano de Antena Patch diseñada

Luego del diseño se realizó la construcción de las antenas. El resultado puede apreciarse en la figura 2.52



**Figura 2.52.:** Pareja de antenas Patch

El prototipo de radar con las antenas Patch instaladas se presenta en la figura 2.53. Puede verse que resulta en un sistema más compacto que el que utiliza las antenas CAN.



**Figura 2.53.:** Antenas Patch con prototipo RADAR

Las antenas Patch se construyeron con el material FR-4. Se realizaron las mediciones de caracterización de adaptación a la frecuencia de trabajo diseñadas. Las mismas dieron como resultado de adaptación óptima a 2,46 GHz. Para corregir este error se corrió la frecuencia de operación del Radar desde el VTune del oscilador. La forma adecuada hubiera sido mandar a rediseñar nuevamente, las antenas para la frecuencia de 2,4 GHz.

Las antenas diseñadas no tuvieron suficiente ganancia como para poblarlas con objetos distantes y en movimiento. Se planteó realizar un arreglo de antenas que mejore la directividad y la ganancia, pero el tiempo que implicaba ese diseño extendía la duración del trabajo más allá de lo razonable, por lo que no se continuó. De todos modos, para la validación del sistema se realizó en el laboratorio una prueba del sistema en modo rango. Los resultados se presentan en la figura 2.54, donde una persona se mantiene estática a una distancia de dos metros del radar. El resultado es ruidoso por la baja relación señal a ruido y por ende la figura no permite distinguir claramente lo que sucede.

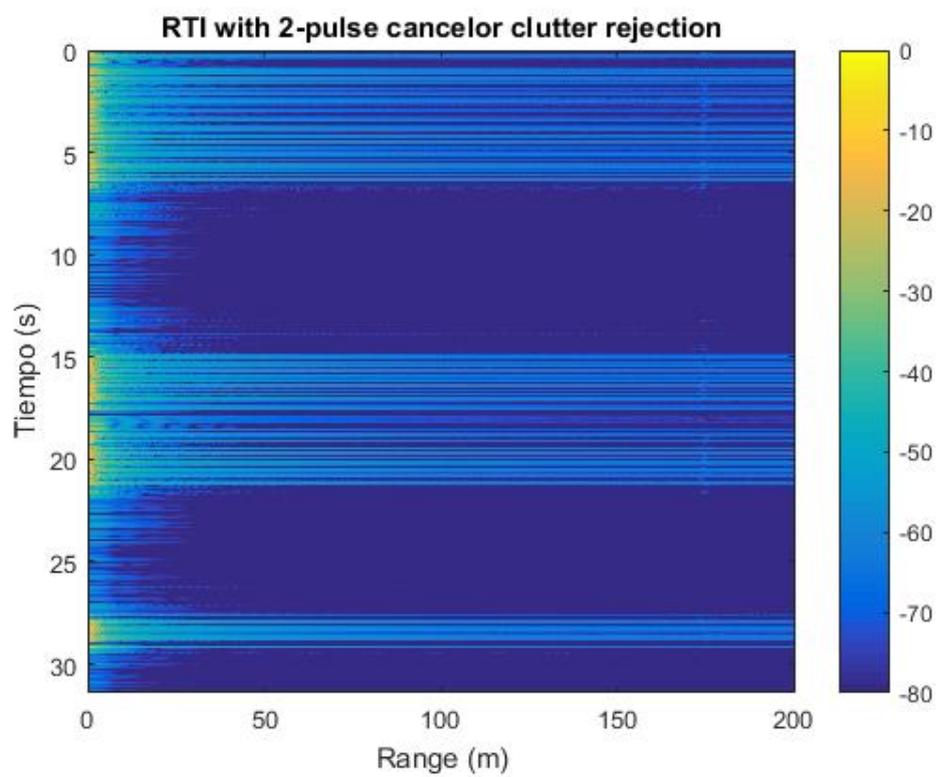


Figura 2.54.: Resultado medición RTI con Antenas Patch



## Re diseño de RADAR FMCW

### 3.1 Diseño del RADAR Doppler

A partir del Prototipo de Radar descrito en el capítulo 2 se tomaron los lineamientos generales para desarrollar las especificaciones para este Proyecto Final Integrador.

Se propuso desarrollar una plataforma embebida que provea a un usuario de la estimación de la velocidad instantánea de automóviles, sin necesidad de interpretar una gráfica. El sistema debe ser autónomo y portátil.

Para desarrollar esto, se buscaron propuestas de productos existentes en el mercado y se hizo un análisis de competencia.

Luego de los análisis correspondientes se tomaron las decisiones sobre que especificaciones y alcance a cumplir con respecto al nuevo RADAR Doppler.

#### 3.1.1 Requerimientos

El objetivo es producir un dispositivo capaz de cumplir con requerimientos similares a los de los productos que se encuentran en el mercado. Se buscará obtener un producto de menos costo, que resulte una alternativa competitiva. La propuesta inicial de Radar Doppler se muestra en la figura 3.1

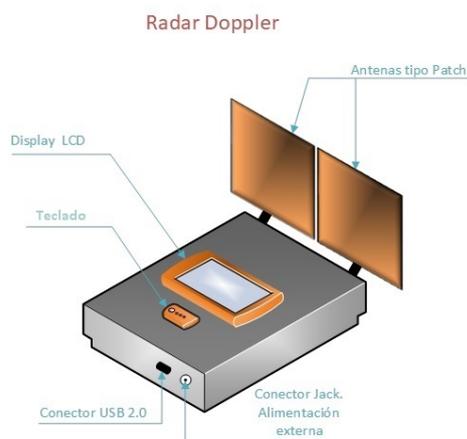


Figura 3.1.: Propuesta de Radar Doppler

## Especificaciones del RADAR

- Frecuencia de operación: 2,4 GHz
- Ancho de Banda: 100 MHz
- Banda de Operación: ISM
- Tipo de Radar: Radar de Onda Continua.
- Alcance: 200m.
- Alimentación: Baterías de Litio-ion de 2 celdas 3,6 V, con conector para cargador externo. Además, de poseer la opción de conectar una fuente externa de 12 V. Con selector de alimentación para alimentar la placa mediante un sistema u otro.
- Tipos de Antenas: Patch con 10 dBm de ganancia.
- Máxima velocidad de medición (km/h): 200
- Mínima velocidad de medición (km/h): 10
- Error de medición de velocidad (km/h):  $\pm 1$
- Temperatura de operación máxima (°C): 32
- Interfaces con el Usuario: Conexión USB 2.0, pantalla LCD de caracteres de 20x4.

Por razones legales el desarrollo se realiza en frecuencias de la banda ISM.

### 3.1.2 Diagrama en Bloques RADAR Doppler

En la figura 3.2 se muestra el diagrama de bloques propuesto para la implementación del sistema. Estos bloques se describen en detalle en las secciones siguientes.

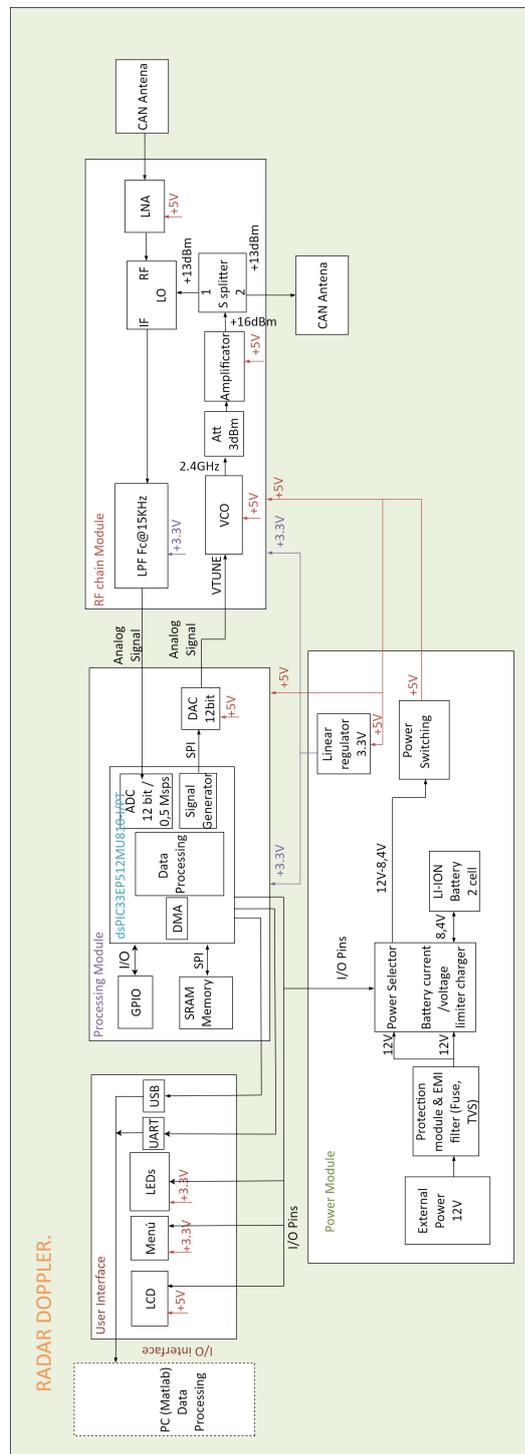
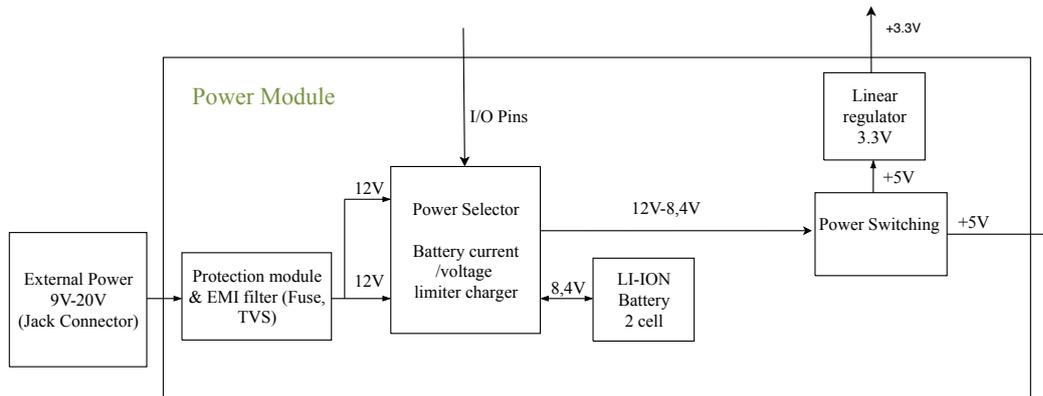


Figura 3.2.: Diagrama en bloques del sistema

El trabajo de rediseño realizado en este proyecto corresponde a la electrónica analógica de baja frecuencia, como ser: el módulo de potencia y el hardware digital, que contiene la digitalización y procesamiento de la señal, además de la interfaz E/S. El módulo de la cadena de RF se dejó tal como en prototipo presentado en el capítulo 2.

## Módulo de Potencia



**Figura 3.3.:** Diagrama en bloques de Módulo de Potencia

Este módulo es el encargado de suministrar todos los niveles de tensión necesarios al dispositivo, se lo dimensiona con una guarda de seguridad del doble del consumo que se estima que va a tener que suministrar. La fuente de alimentación externa puede variar de 9 V a 20 V la misma se conecta al equipo mediante un conector de tipo Jack. La protección del circuito consiste en un Diodo Zener que sirve para controlar cualquier pico de sobre tensión y un fusible en caso de sobre corriente. Para el control de batería se eligió el integrado: LTC4006EGN-6 que contiene control de sobre corriente y sobre tensión para las baterías, además de poseer pines de control que se conectan al microprocesador e indican el estado de carga de las baterías. Este integrado tiene un transistor de paso para que la tensión externa alimente el circuito, mientras las baterías están cargándose o estén desconectadas. La tensión de salida del integrado que controla la carga de las baterías puede tener una salida de 9 V a 20 V en caso de estar alimentado con la fuente externa y 7,2 V - 8,4 V en caso de tener el pack de baterías conectado. Esta salida es introducida en la fuente conmutada que rebajará la tensión a 5 V, brindando estos 5 V a las zonas del circuito que lo necesiten. Finalmente, se agregó un regulador lineal que brindará al diseño la tensión de 3,3 V.

## Cálculos de consumo de potencia

Para la selección de la fuente conmutada se hicieron los cálculos de consumo correspondientes del circuito. Aquí, se muestra el consumo de los componentes principales del diseño:

### Microprocesador

$$P_{INT} = V_{DD} * I_{DD} = 3,3 \text{ V} * 105 \text{ mA} (\text{para } 70 \text{ MIPS}) = 346,5 \text{ mW} \quad (3.1)$$

### Resistencias Pull uP/Down

$$PD = 3,3 V * 10 mA = 33 mW \quad (3.2)$$

### LCD

$$Potencia Disipada = 5V * 4,2 mA = 21 mW \quad (3.3)$$

$$Potencia Disipada de Backlight = 4,2 V * 60 mA = 252 mW \quad (3.4)$$

$$Potencia Disipada Total = PD + PDB = 21 mW + 252 mW = 273 mW \quad (3.5)$$

### SRAM

$$PD = 3,3 V * 10 mA = 33 mA \quad (3.6)$$

### DAC + OPAM + Referencia

$$PD = (5 V * 20 \mu A) + (5 V * 2,6 mA) + (5 V * 1,2 mA) = 19,1 mW \quad (3.7)$$

### LPF : OPAM x 3 + Referencia

$$PD = (4,2 mA * 3) * 5 V + 1,2 mA * 5 V = 69 mW \quad (3.8)$$

### VCO

$$PD = 45 mA * 5 V = 225 mW \quad (3.9)$$

### LNA1 y PA1

$$PD = (70 mA * 5 V) * 2 = 700 mW \quad (3.10)$$

### Potencia Disipada total

Sumando los consumos de potencia desde las ecuaciones 3.1 a 3.10 obtenemos que:

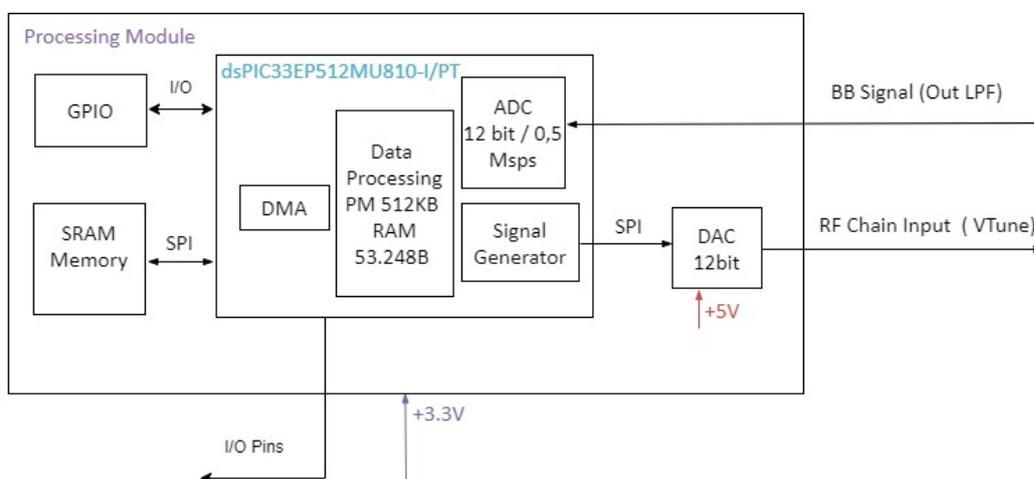
$$Potencia Disipada = 1,6986 W \quad (3.11)$$

$$Corriente = 383,42 mA \quad (3.12)$$

Se diseñó una fuente conmutada con las siguientes características: tensión de entrada variable de 9 V - 20 V, 1 A de consumo y 5 V de salida. En la fuente conmutada se utilizó como integrado principal TPS54335ADDAR, del fabricante Texas Instruments.

Se utilizaron resistencias y capacitores necesarios para diseñar la topología de la fuente conmutada entorno al TPS54335ADDAR. Todas las recomendaciones de diseño del fabricante se tuvieron en cuenta. Luego, se utilizó el integrado TPS73719QDRBRQ1, Texas Instruments, como regulador lineal de 3.3V. Nuevamente, los capacitores y resistencias utilizados en esta topología son recomendaciones de diseño del fabricante. En la sección 3.2 se mostrará en detalle el proceso de selección de componentes y las simulaciones correspondientes al módulo de potencia.

### 3.1.3 Módulo de Procesamiento

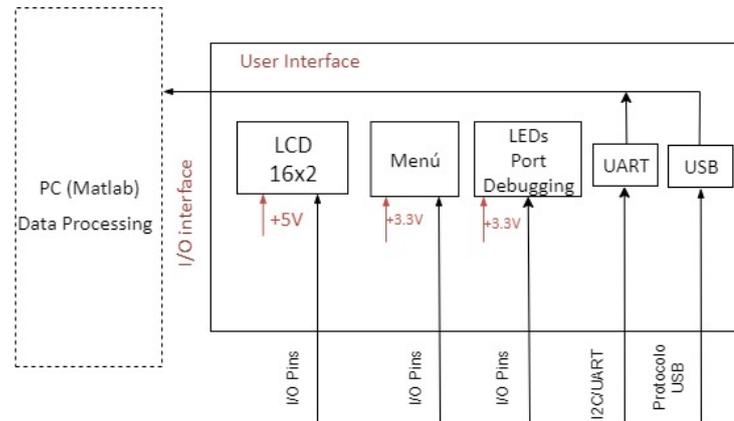


**Figura 3.4.:** Diagrama en bloques módulo de Procesamiento

Este módulo es el encargado de recibir la señal de RADAR, centrada en 0 Hz (Banda Base), muestrear (digitalizar) la misma con un conversor analógico digital (ADC), procesar la señal, para finalmente obtener la velocidad del objetivo medido y mostrar el resultado en una pantalla. Se eligió como procesador principal del RADAR el dsPIC33EP512MU810-I/PT. En el criterio de selección se llevó a cabo mediante la necesidad de que los tiempos de instrucción del procesador sean rápidos. El microprocesador elegido tiene 70 MIPS, además de contar con 512 KB de memoria de programa y 53.248 B de memoria de datos. Se propuso utilizar un DSP como coprocesador debido a las operaciones que se emplearán en el procesamiento de la señal, principalmente la implementación de la FFT. Dentro del dsPIC se encuentra el ADC que posee la resolución de 10 bits / 12 bits con una tasa de conversión de 1,1 Msps / 0,5 Msps, respectivamente.

El módulo de procesamiento del Radar Doppler, cuenta con una memoria SRAM de 1 Mbit, y un DAC de 16 bits, 1 us de tiempo de asentamiento. Se especificará más sobre este módulo en la sección 3.2.

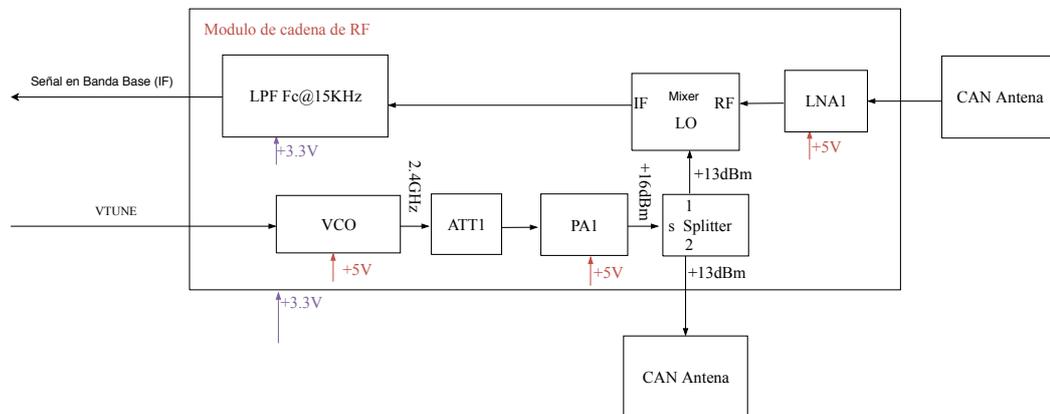
### 3.1.4 Módulo de Interfaz con el Usuario



**Figura 3.5.:** Diagrama en bloques módulo de Interfase de Usuario

Este subsistema está pensado para que el usuario pueda acceder a la información de forma clara, rápida y precisa. Cuenta con una pantalla LCD donde se verán los datos de velocidad del objetivo, así mismo se utilizarán botones para acceso al menú. Como herramienta de control, se utilizarán ocho LEDs, que sirven para verificar el valor de los puertos y registros. Además, se tendrá acceso a la información por medio de un conector USB o UART, donde se podrá descargar la información en una PC, así lograr graficar los datos como se observó en el prototipo.

### 3.1.5 Módulo de Cadena de RF



**Figura 3.6.:** Diagrama en bloques módulo de la Cadena de RF

Este módulo tiene como función principal generar las señales necesarias para la transmisión de las señales de RADAR y recepción de las mismas. Su funcionalidad es tomar a la señal recibida y colocarla en banda base, para luego filtrarla así poder digitalizar la señal de RADAR de forma adecuada. Dentro de este módulo, los subsistemas: OSC1, ATT1, PA1, SPLTR1, MXR1, LNA1 y CANs Antennas, son los mismos que los descritos en el capítulo 2. Sin embargo, en este módulo se propone un cambio con respecto al filtro pasa bajos (LPF). El filtro pasa bajos implementado en el modelo del Prototipo de RADAR FMCW, tiene una frecuencia de corte a 15 KHz, es de cuatro polos, con una topología Sallen Key, está

alimentado con 12 V. Aquí se propone un filtro pasa bajos con los mismos parámetros pero con la diferencia de que está alimentado con 3,3 V. Esta pequeña modificación es debida, a que no tendremos una placa adquisidora de audio que tomará los datos, la misma trabaja en el rango de 0 V a 12 V, sino que tendremos un microprocesador (uP) que será el encargado de tomar los datos a procesar por medio de un ADC el mismo tiene los niveles de tensión de 0V a 3,3 V. La simulación y construcción del prototipo de LPF se encuentran en la sección 3.2

## 3.2 Elección de componentes

### 3.2.1 Módulo de Potencia

#### Módulo de Protecciones

Tomando en cuenta la figura 3.3 el primer submódulo a tener en cuenta son las protecciones en el módulo de potencia del dispositivo. Las protecciones básicas de cualquier dispositivo electrónico deben ser contra exceso de tensión y de corriente.

#### Fusible 1206SFP100F/63-2

La protección colocada para exceso de corriente fue un fusible. Un fusible crea una condición de un circuito abierto cuando se presenta un exceso de corriente eléctrica. El fusible elegido es el 1206SFP100F/63-2, que es de montaje superficial y es tolerante a un pulso de alta corriente de entrada.

| Número de Parte  | Corriente soportada (nominal) | Tensión máxima | Corriente Máxima |
|------------------|-------------------------------|----------------|------------------|
| 1206SFP100F/63-2 | 1 A                           | 63 V           | 50 A             |

Tabla 3.1.: Características 1206SFP100F/63-2

#### Diodo TVS ESD237B1W0201E6327XTSA1

Un diodo de Supresión de Voltaje Transitorio (TVS) es un componente electrónico utilizado para proteger de los picos de tensión. Es un dispositivo de "clamping", que suprime todas las sobre tensiones por encima de su voltaje de ruptura. Se restablece automáticamente cuando la sobre tensión desaparece, pero absorbe mucha más energía transitoria internamente que un diodo tradicional. En este caso el diodo TVS elegido es bidireccional.

|                                  |                    |
|----------------------------------|--------------------|
| Tipo de Diodo                    | Zener              |
| Tensión en Reversa (Typ)         | 8 V (max)          |
| Tensión de ruptura (min)         | 9 V                |
| Tensión "Clamping(Max)"          | 17 V (Typ)         |
| Corriente pico (10/1000 $\mu$ S) | 3 A (8/20 $\mu$ S) |
| Corriente en reversa             | 100 nA             |

Tabla 3.2.: Características ESD237B1W0201E6327XTSA1

#### Filtro EMI NFE31PT222Z1E9L

La mayoría de los componentes electrónicos contienen un filtro de interferencia electromagnética (EMI), ya sea como un dispositivo separado o soldado en la placa del circuito. Su función es reducir el ruido electrónico de alta frecuencia que puede causar interferencia con otros dispositivos. Es recomendable colocar un filtro EMI, para filtrar la alimentación.

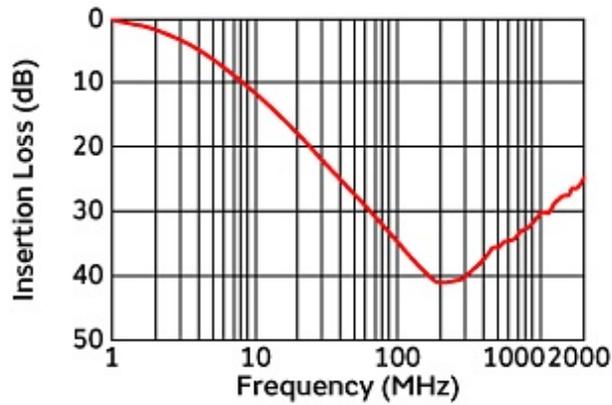


Figura 3.7.: Rango de trabajo de NFE31PT222Z1E9L

Se eligió un filtro EMI, que cubra gran ancho de banda de operación.

|                            |         |
|----------------------------|---------|
| Capacitancia               | 2200 pF |
| Aislación resistiva mínima | 1000 MΩ |
| Tensión máxima             | 25 VDC  |
| Corriente máxima           | 6 A     |

Tabla 3.3.: Características NFE31PT222Z1E9L

### Selector de entrada de potencia - Cargador de Baterías

El integrado principal que se eligió para cumplir con la función de carga de baterías de Litio-Ión de dos celdas y selector de alimentación fue el LTC4006EGN-6 fabricante Linear.

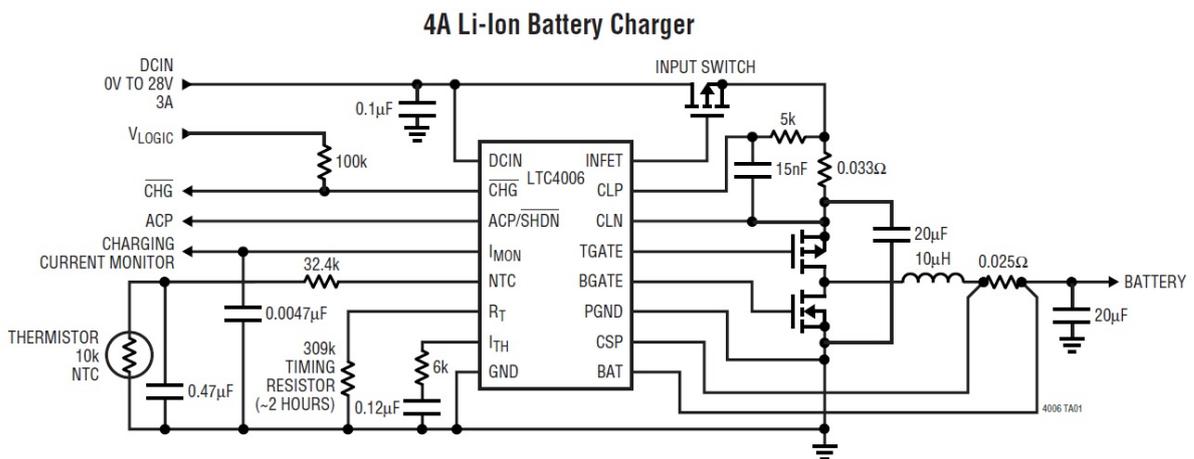


Figura 3.8.: Circuito recomendado a implementar por el fabricante Linear

## Modo de Operación LTC4006

El LTC4006 es un controlador de carga constante de corriente y tensión para baterías de litio de 2, 3 o 4 celdas que utiliza unos pocos componentes externos.

El LTC4006 está disponible en versiones de 8,4 V, 12,6 V y 16,8 V La corriente de carga es programable, con una resistencia, que contiene una precisión típica de  $\pm 4\%$ . Contiene un temporizador, programado por una resistencia externa, que establece el tiempo de carga total. Además, una carga automática que se reanuda cuando la tensión de la celda cae por debajo de 3,9 V de la misma. Las celdas completamente descargadas se cargan de forma automática y lentamente a 10% de la corriente programada hasta que la tensión de la celda exceda 2,5 V. La carga termina si la batería está bajo la condición que contiene más del 25% de la carga total.

El LTC4006 incluye una entrada de sensado de un termistor que suspende la carga si una condición de temperatura es detectada como inestable y reanuda automáticamente la carga cuando la temperatura de la batería vuelve a estar dentro de los límites seguros. Se intentó simular el diseño propuesto en la hoja de datos del fabricante, sin embargo, no se encontró modelo de simulación del integrado principal (LTC4006). Entonces, se utilizó la información de una placa de desarrollo comercializada por Linear, la misma implementa el LTC4006, para los parámetros de diseño deseados. Los archivos esquemáticos, gerbers y listado de componentes de la placa DC495BF de la empresa Linear se especifican en [Tec]. Para obtener más información ver la hoja de datos del componente LTC4006 [Tec03].

|                                   |                |
|-----------------------------------|----------------|
| Rango de Tensión de entrada       | 9 V a 20 V     |
| Corriente de entrada              | 2 A            |
| Máxima corriente/tensión de carga | 6 V 2 A +/- 5% |

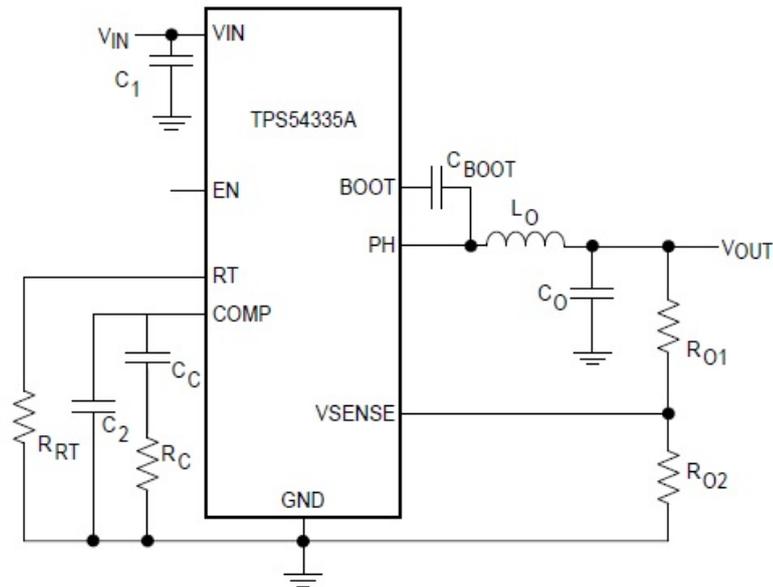
**Tabla 3.4.:** Parámetros de diseño para el integrado LTC4006

## Fuente conmutada TPS54335ADDAR

Este dispositivo es un convertidor de corriente continua, sincrónico con un rango de tensión de entrada de 4,5 V a 28 V y corriente máxima hasta 3 A. El fabricante es Texas Instruments.

Estos dispositivos tienen dos MOSFET tipo n de conmutación integrados, que elimina la necesidad de utilizar un diodo externo. Es un regulador reductor (stepdown), que provee regulación adecuada para distintos tipos de cargas.

El dispositivo ha sido diseñado para un arranque seguro con un sistema con cargas ya predispuestas. Tiene un valor predeterminado típico de una tensión de arranque de 4 V. El pin EN tiene una fuente interna de corriente "pull-up" que cuando el pin EN está flotando el dispositivo está habilitado para funcionar. La corriente de funcionamiento total es de 310  $\mu\text{A}$  (típica) sin conmutación y sin carga. Cuando el dispositivo está desactivado, la corriente de suministro es inferior a 5  $\mu\text{A}$ .



**Figura 3.9.:** Circuito recomendado a implementar por el fabricante

El TPS54335A tiene una frecuencia de conmutación amplia de 50 kHz a 1500 kHz que permite la eficiencia y optimización del tamaño. Se muestran los cálculos a tener en cuenta para obtener la tensión de salida deseada, elección de los componentes de soporte entorno a este integrado en la hoja de datos del mismo [Ins14] provisto por el fabricante. Por otra parte, se utilizaron las herramientas propias de Texas Instruments, WEBENCH Tools, [Ins] que ayudan al diseño de una fuente conmutada. Cargando los valores de tensión de entrada, tensión de salida y corriente consumida, se pueden variar los parámetros de eficiencia de la fuente conmutada, entre otros tipos de optimizaciones, permitiendo mejorar la calidad de los componentes en torno al integrado principal, así como también, parámetros como el ripple de salida de la fuente, porcentaje de ocupación de los footprints y costo de los componentes.

|                                  |            |
|----------------------------------|------------|
| Rango de Tensión de entrada      | 9 V a 20 V |
| Tensión de Salida                | 5 V        |
| Corriente de salida              | 1 A        |
| Eficiencia                       | 90 %       |
| Frecuencia de cambio (switching) | 500 kHz    |

**Tabla 3.5.:** Parámetros de diseño de TPS54335ADDAR

Utilizando la herramienta de simulación de Texas Instruments se lograron realizar simulaciones del desempeño del integrado TPS54335ADDAR y todos los componentes en torno al él.

En la figura 3.10 se muestra el circuito simulado para la fuente conmutada con el integrado TPS54335ADDAR.

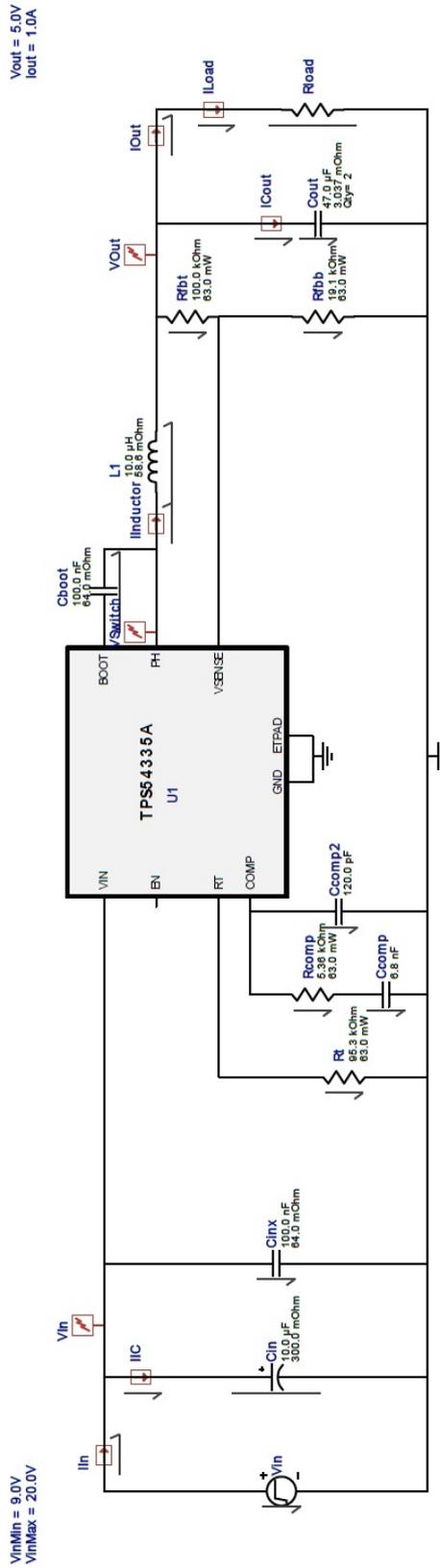


Figura 3.10.: Circuito implementado para la simulación TPS54335ADDAR

Las próximas simulaciones se tiene en cuenta:

- En la figura 3.11 se observa la eficiencia del diseño. Las curvas se diferencian para distintos niveles de tensión de entrada.
- La figura 3.12 muestra la variación que se genera en el encendido de la fuente de alimentación con una carga de  $5 \Omega$  (fuente cargada siempre). Se observa el tiempo que le lleva estabilizarse en el valor final de tensión de salida. Aproximadamente 2 mS.
- En la figura 3.13 es la simulación transitorio de la carga. Entonces, se puede divisar el comportamiento de la fuente de alimentación debido a la desconexión de la carga y conexión nuevamente.
- En la figura 3.14 se observa cuanto tardará en estabilizarse la fuente de alimentación, con respecto a los cambios de tensión en la entrada.
- En la figura 3.15 se observa el estado estable de la fuente conmutada.
- Grafico de Bode en la figura 3.16.

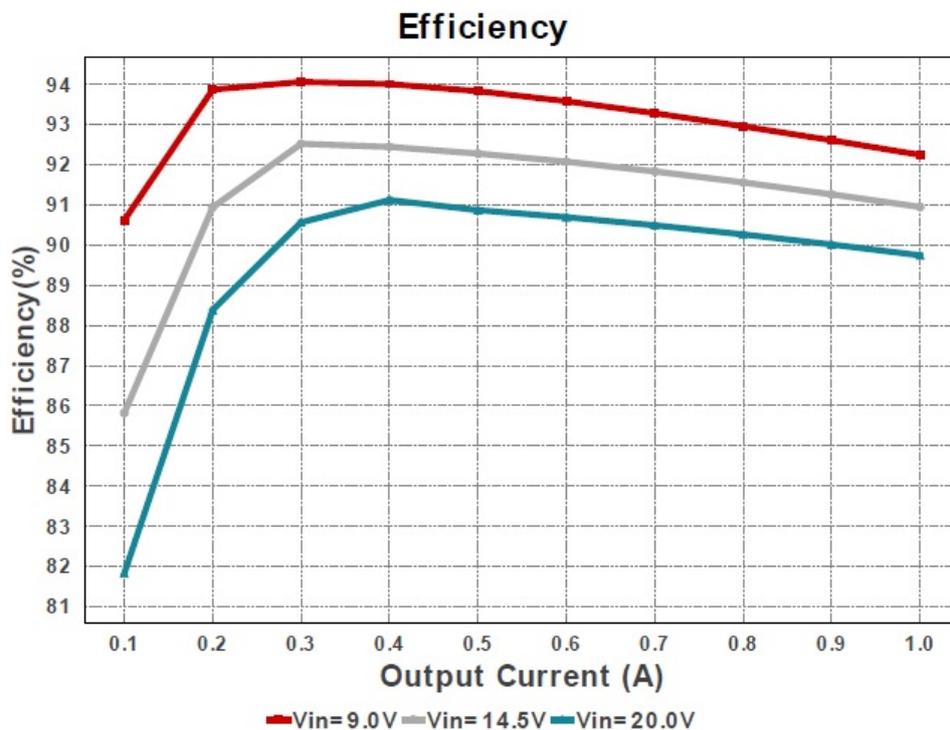


Figura 3.11.: Eficiencia

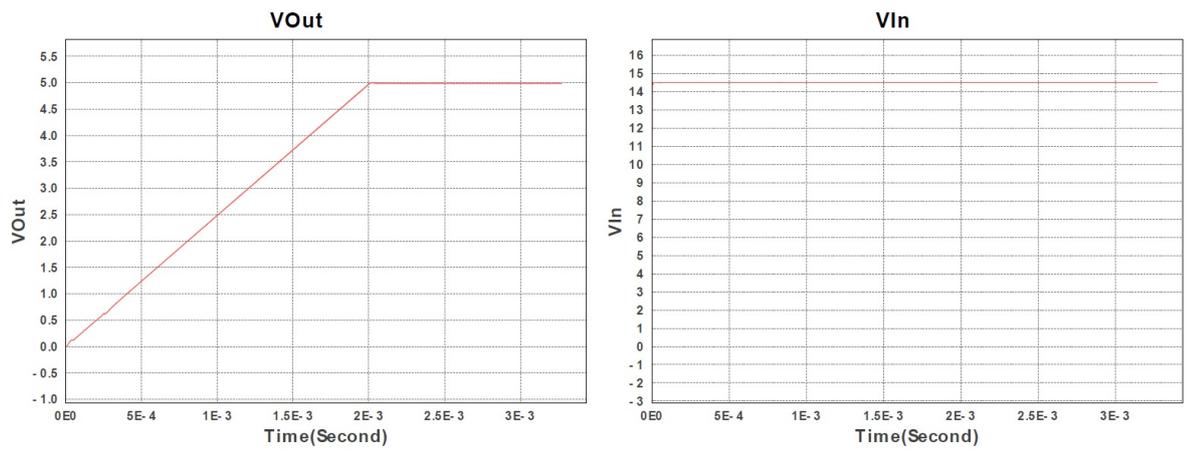


Figura 3.12.: Resistencia de carga

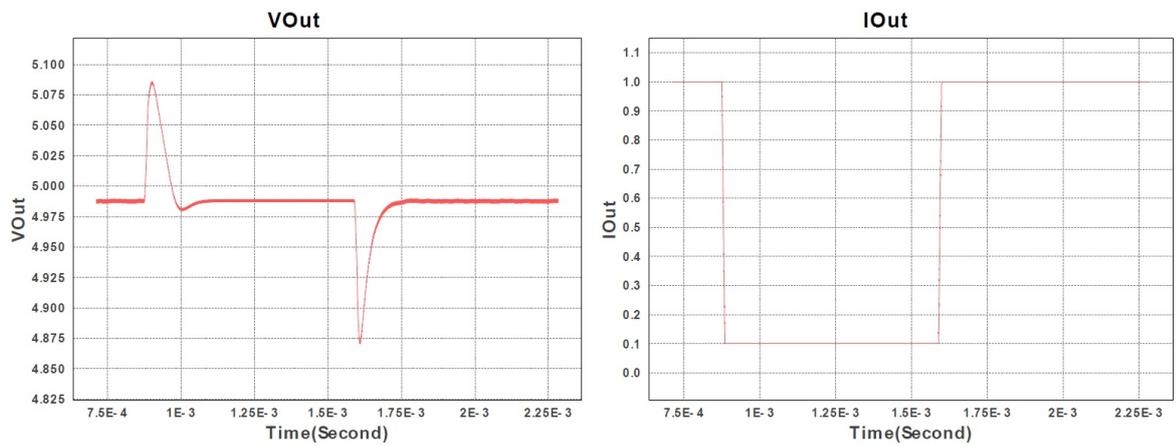


Figura 3.13.: Carga Transitoria

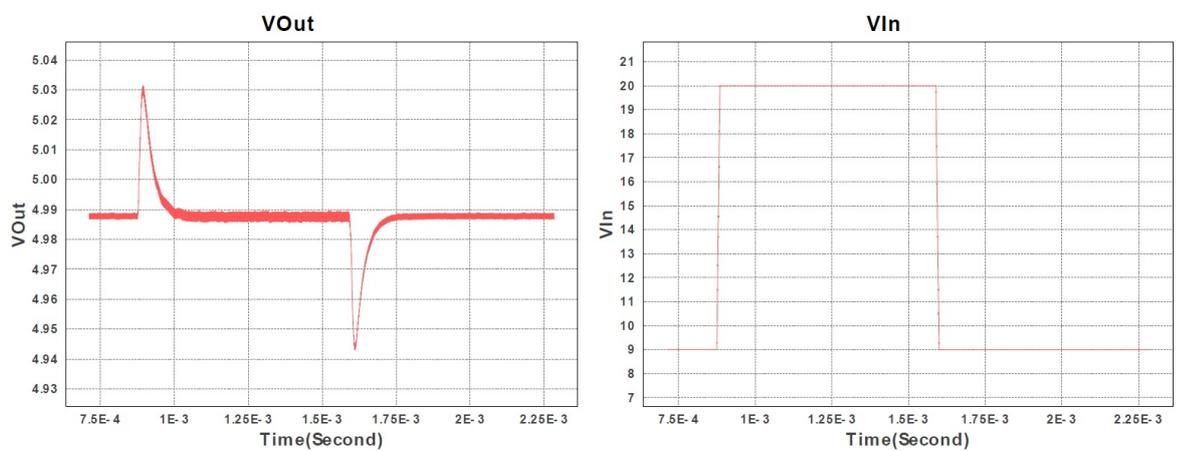


Figura 3.14.: Transitorio de entrada

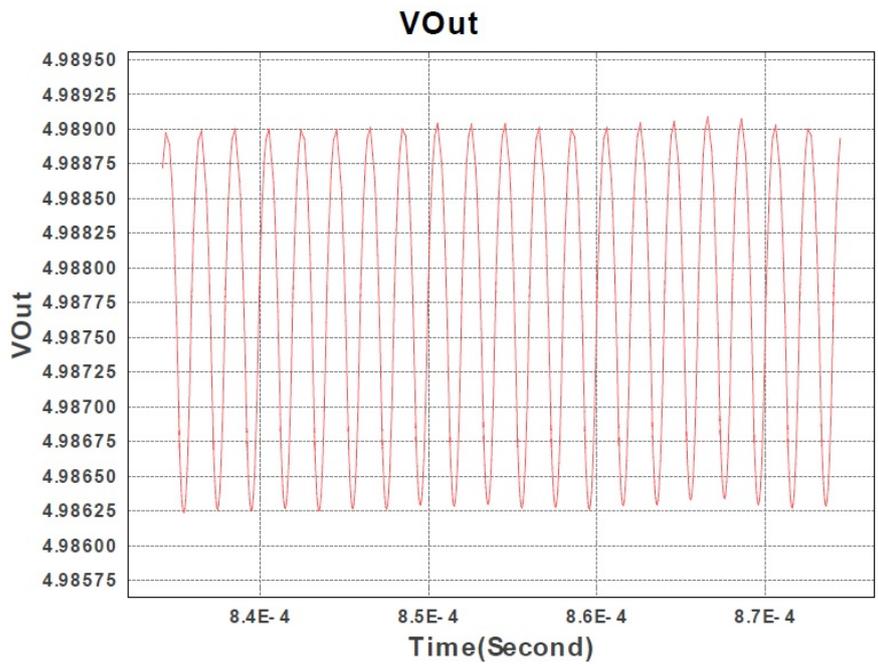


Figura 3.15.: Estado estable

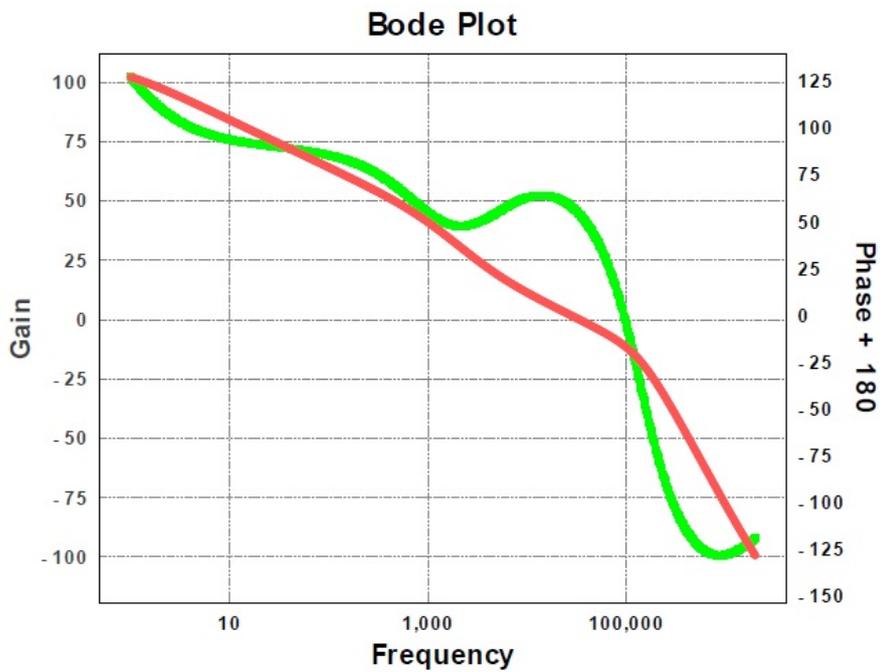
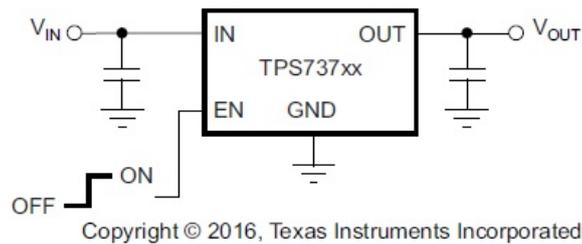


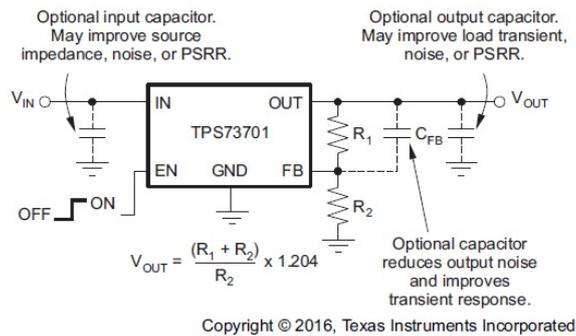
Figura 3.16.: Gráfico de Bode

## Regulador lineal TPS73733QDRBRQ1

El integrado TPS73733QDRBRQ1 es un regulador lineal que trabaja en un rango de tensiones de entrada de 2,2 V a 5,5 V. Esta familia de reguladores ofrece una amplia selección de versiones de tensión de salida fija y una versión de salida ajustable. Todas las versiones tienen protección térmica y de sobrecorriente. En la figura 3.17 se muestra el circuito típico de conexión. En la tabla 3.10 se muestran los valores resistivos que se deben colocar para obtener distintas salidas de tensión variable.



**Figura 3.17.:** Circuito de aplicación típica para valores de tensión de salida fijos



**Figura 3.18.:** Circuito de aplicación típica para valores de tensión de salida variables

| VOUT [V] | R1 [k Ω] | R2 [k Ω] |
|----------|----------|----------|
| 1,2      | infinito | abierto  |
| 1,5      | 23,2     | 95,3     |
| 1,8      | 28       | 56,2     |
| 2,5      | 39,2     | 36,5     |
| 2,8      | 44,2     | 33,2     |
| 3        | 46,4     | 33,2     |
| 3,3      | 52,3     | 30,1     |

**Tabla 3.6.:** Valores estándar de resistencias, salida variable de tensión TPS73733QDRBRQ1

A fines que nos compete, se eligió TPS73733QDRBRQ1 que tiene un valor fijo de salida de 3,3 V. Para determinar el valor de los capacitores entorno al integrado TPS73733QDRBRQ1, se consultaron los esquemáticos y la lista de componentes de la placa de desarrollo TIDA-01512 de Texas Instruments [Ins17]. También se tuvieron en cuenta las recomendaciones de la hoja de datos del fabricante [Ins16].

### 3.2.2 Módulo de Procesamiento

#### Microprocesador dsPIC33EP512MU810-I/PT

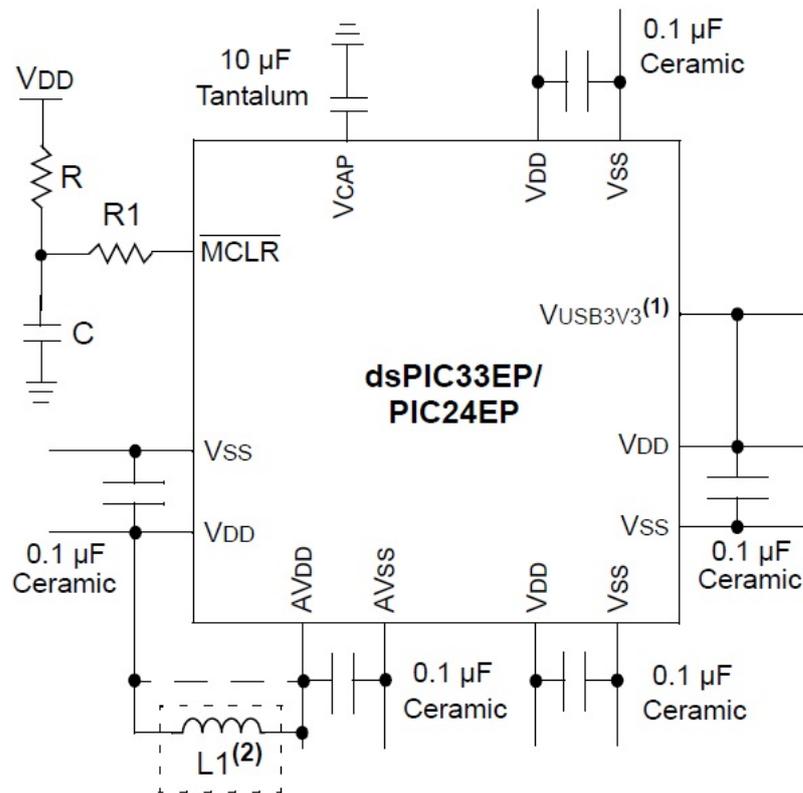
Como integrado principal se eligió el procesador dsPIC33EP512MU810-I/PT, fabricado por Microchip. En la tabla 3.7 se encuentran las características del mismo. Uno de los parámetros más importantes fue que tenga un procesador digital de señales (DSP) como coprocesador, para poder ejecutar las operaciones necesarias para realizar la FFT. Hubo otros parámetros que se tuvieron en cuenta a la hora de elegir el microprocesador como ser:

- ADC con una velocidad de adquisición rápida.
- La velocidad de ejecución por instrucción, se buscó algo rápido. Pues, se necesita que el resultado sea prácticamente en tiempo real.
- Una memoria de programa lo suficientemente grande como para almacenar los datos, sin necesidad de acceder a memoria RAM.
- Que tenga interfaces: USB, UART y SPI.
- Módulo DMA.

|                                     |   |
|-------------------------------------|---|
| Arquitectura                        | 16-bit                                      |
| Máxima velocidad de CPU (MHz)       | 70  |
| Velocidad de CPU (MIPS/DMIPS)       | 70  |
| Tamaño de memoria de Programa (KB)  | 512   |
| SRAM (KB)                           | 52  |
| Direct Memory Access Channels (DMA) | 15  |
| Temperatura de trabajo (C)          | -40 to 125                                  |
| Rango de operación de tensión (V)   | 3 to 3,6                                    |
| Cantidad de Pines                   | 100   |
| Comparadores                        | 3   |
| Periféricos analógicos              | 2-A/D 32x12-bit @ 1100(ksp/s) 1-D/A 0x4-bit |
| UART                                | 4   |
| SPI                                 | 4   |
| Temporizadores                      | 9 x 16-bit 4 x 32-bit                       |
| Control de PWM                      | 12  |
| Captura de entrada                  | 16  |
| USB Interface                       | FS Device/Host/OTG                          |
| Módulos CAN                         | 2   |

**Tabla 3.7.:** Características de dsPIC33EP512MU810-I/PT

Con respecto a las conexiones principales del microprocesador se pueden ver en la figura 3.19 mínima cantidad de conexiones como para empezar a utilizar un microprocesador de esta familia. Sin embargo, se especificará en el capítulo 4, el resto de las conexiones principales que corresponden a la implementación del diseño. Se tomó como referencia la hoja de datos del fabricante [Mic12b], una placa de desarrollo, la Explorer 16 de Microchip [Mic17], además de notas de aplicación de Microchip referidas a los pines de programación [Mic10] y [Mic09a].



**Figura 3.19.:** Conexiones mínimas a tener en cuenta para utilizar el dsPIC33EP512MU810-I/PT

## Memoria SRAM 23LC1024-I/SN

En caso de que la cantidad de datos almacenada no se logre guardar en su totalidad dentro del microprocesador o se desee guardar datos que luego se enviarán via UART/USB a la PC, se implementó el uso de una memoria SRAM externa. Se eligió la memoria 23LC1024-I/SN del fabricante Microchip. La misma tiene las características que se presentan en la tabla 3.10 y en la figura 3.20, admite la conexión básica que se presenta en la figura 3.21.

|                             |                        |
|-----------------------------|------------------------|
| Capacidad de almacenamiento | 1 Mbit (128 K x 8 bit) |
| Rango de tensión de trabajo | 2,5 V a 5,5 V          |
| Interfase de conexión       | SPI                    |
| Clock                       | 20 MHz                 |

Tabla 3.8.: Características de la memoria SRAM 23LC1024-I/SN

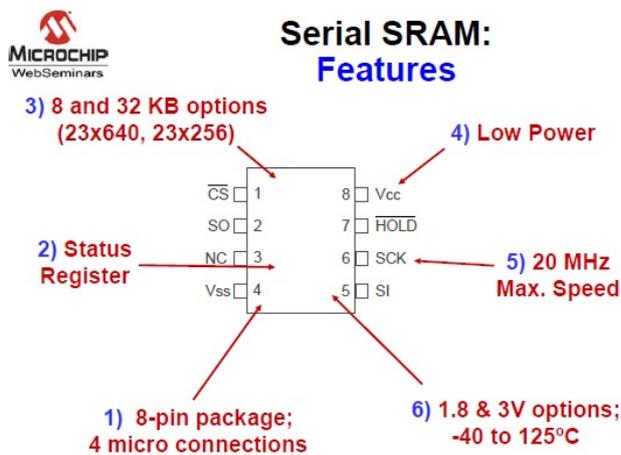


Figura 3.20.: Características de Memoria SRAM

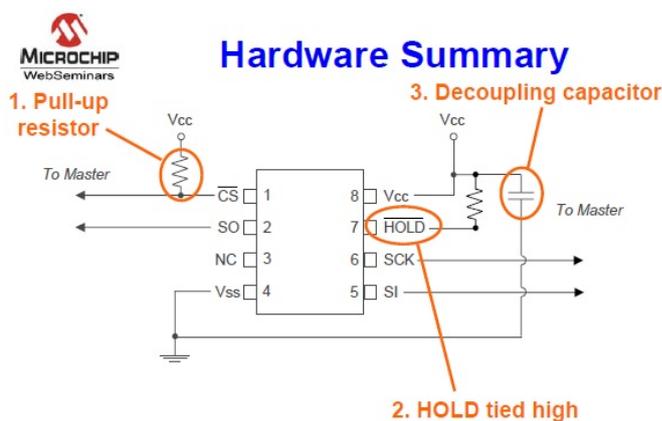


Figura 3.21.: Conexión básica de memoria SRAM

Para determinar todos los componentes de soporte de la memoria SRAM se consultó la hoja de datos del fabricante [Mic12a], así como también notas de aplicación [Mic09b] y los esquemáticos de la placa Explorer 16 [Mic17].

## Conversor Digital Analógico (DAC)

Para construir las señales de RADAR se decidió utilizar un DAC. El mismo será comandado por una interfaz SPI desde el microprocesador. El objetivo de tener un DAC en esta etapa es lograr diferentes funciones de onda que se utilizarán para modular la señal de tensión del OSC1 (VTune). En el capítulo 2 cuando se describió el prototipo se mostraron dos formas de onda, una continua para generar un tono puro, la otra una rampa (lineal) para generar una Chirp.

Se eligió el componente tsaDAC8830IBDR de Texas Instruments, las características se muestran en la tabla 3.9.

|                                     |               |
|-------------------------------------|---------------|
| Resolución                          | 16 bit        |
| Rango de tensión de trabajo         | 2,5 V a 5,5 V |
| Interfase de conexión               | SPI           |
| Clock                               | 50 MHz        |
| Asentamiento rápido (settling time) | 1,0 $\mu$ S   |

Tabla 3.9.: Características del DAC DAC8830IBDR

La hoja de datos provista por el fabricante [Ins07] especifica la importancia de colocar como soporte al DAC8830IBDR una referencia adecuada y un amplificador operacional (OPAM) a la salida analógica del DAC, configurado con la topología como seguidor. El objetivo de esto último es obtener una señal de salida libre de ruido. Se utilizó la placa de desarrollo SLWU058 [Ins08b] de Texas Instruments, para elegir el tipo de conexión que se utilizaría en el DAC, así mismo se eligió el REF5040 como integrado de referencia de tensión de 4,096 V. El OPAM elegido como seguidor el OPA388IDR. La figura 3.22 muestra la conexión típica del DAC elegido.

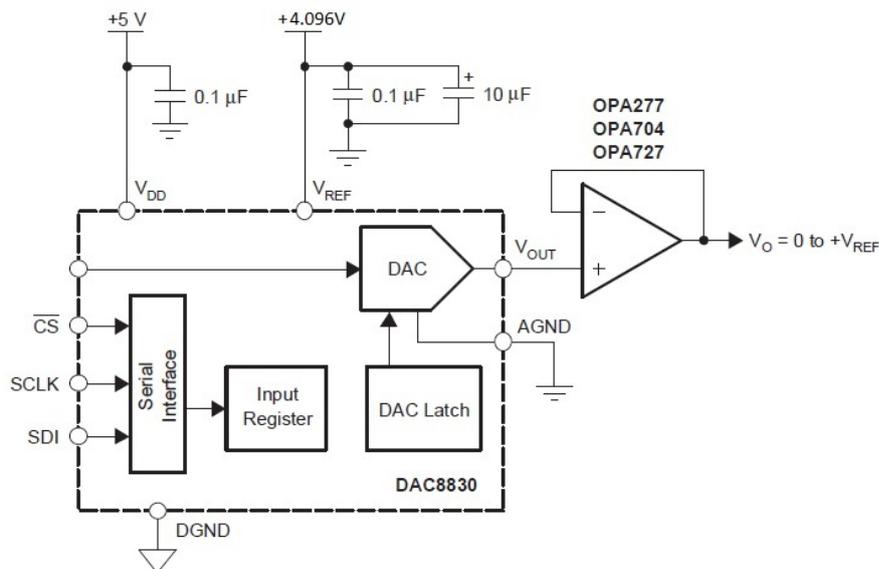


Figura 3.22.: Diseño con componentes mínimos de DAC8830IBDR

### 3.2.3 Cadena de RF

El único submódulo diseñado de este subsistema es el filtro pasabajos (LPF). El resto de los submódulos se heredaron del prototipo de RADAR.

#### Filtro Pasabajos (LPF)

El diseño del filtro pasa bajos tiene las siguientes especificaciones:

- Frecuencia de corte: 15 kHz.
- Alimentación simple de 0 V a 3,3 V.
- Topología: Sallen Key
- Cantidad de polos: 4
- Ganancia: mínima 10 dB.
- Atenuación de banda: -45 dB
- La señal de entrada debe de estar acondicionada para trabajar en un rango de 0 V a 3,3 V, por lo tanto, se le quita cualquier valor de continua que tenga y luego se la sube a un valor medio de 1,65 V. De esta forma todo el rango dinámico de la señal varía de 0 V a 3,3 V.

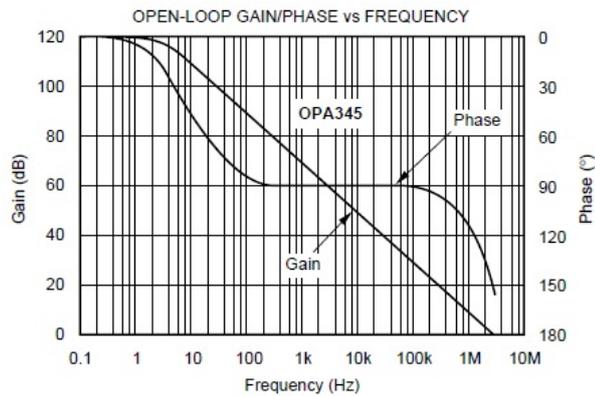
#### OPA345

Para el diseño del filtro pasa bajos se cambió el amplificador operacional, debido al cambio de los niveles de tensión, se necesita un OPAM que tenga un rango de tensión de 0V a 3,3 V. Por ello, se eligió como OPAM principal OPA345, se detallan las características en la tabla 3.10.

|                                 |               |
|---------------------------------|---------------|
| Rango de tensión de trabajo     | 2,5 V a 5,5 V |
| Ancho de banda                  | 3 MHz $G > 5$ |
| Velocidad de Subida (SLEW RATE) | 2 V/uS        |

**Tabla 3.10.:** Características del OPA345

La selección de este OPAM, se basó en una de las herramientas de diseño de Texas Instruments, dónde se aconsejaba utilizar este dispositivo dentro de las aplicaciones para filtros activos. Se buscó en la hoja de datos del fabricante [Ins08a] y se verificó que este amplificador operacional cumpliera con los rangos de trabajo necesarios para el ancho de banda en el que se lo iba a utilizar, los mismos se observan en la figura 3.23.

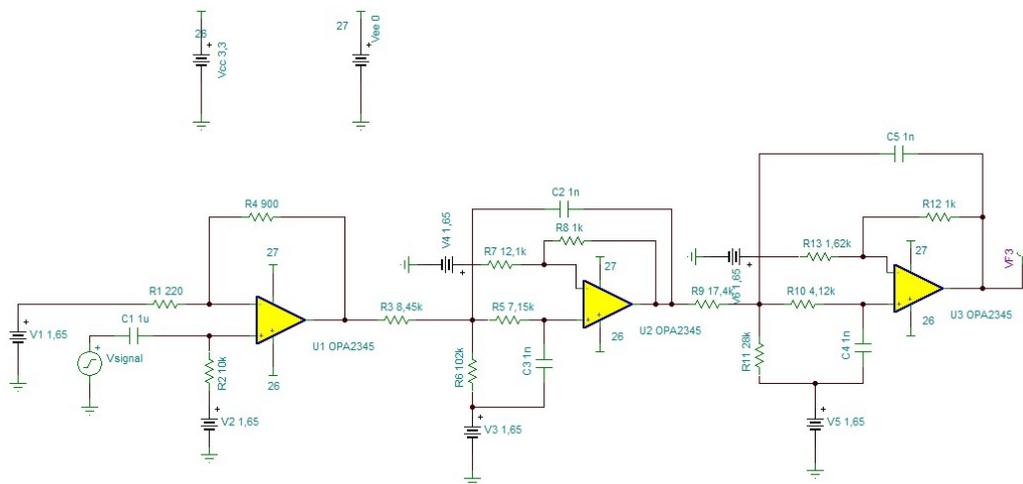


**Figura 3.23.:** Curvas típicas de trabajo OPA345

Para poder obtener el valor de 1,65 V en el filtro pasa bajos se utilizó el integrado REF2015 de Texas Instruments. El mismo es recomendado para estas aplicaciones.

### Simulación LPF

Se utilizó la herramienta de simulación TINA provista por Texas Instruments. El circuito simulado se muestra en la figura 3.24, se puede ver una primera etapa de ganancia del filtro y luego las dos etapas correspondientes a los 4 polos de filtrado.



**Figura 3.24.:** Circuito simulado del LPF  $f_c @ 15 \text{ kHz}$

Los resultados de las simulaciones se muestran en las figuras 3.25, 3.26 y 3.27.

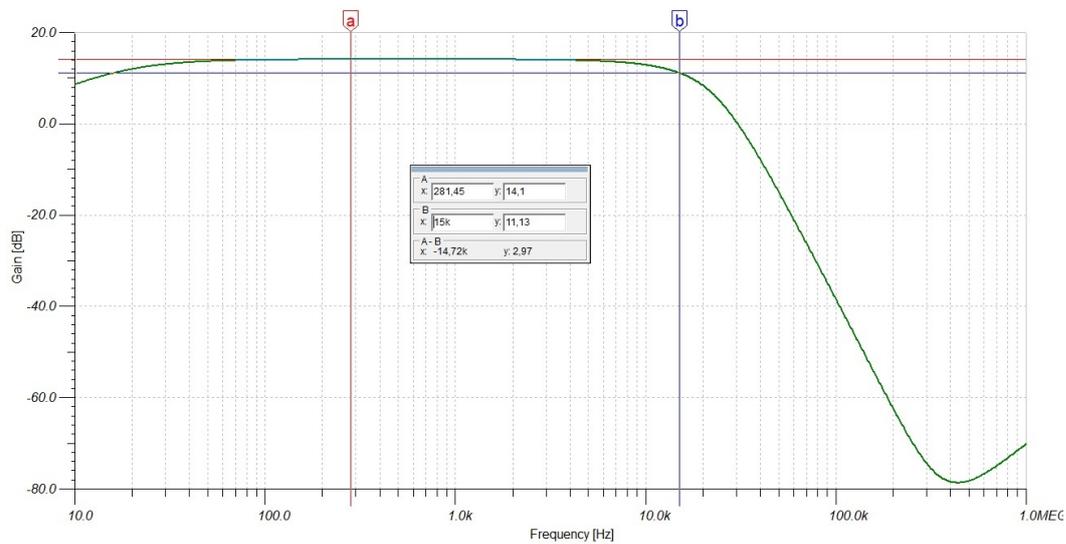


Figura 3.25.: Simulación de ganancia del filtro pasa bajos

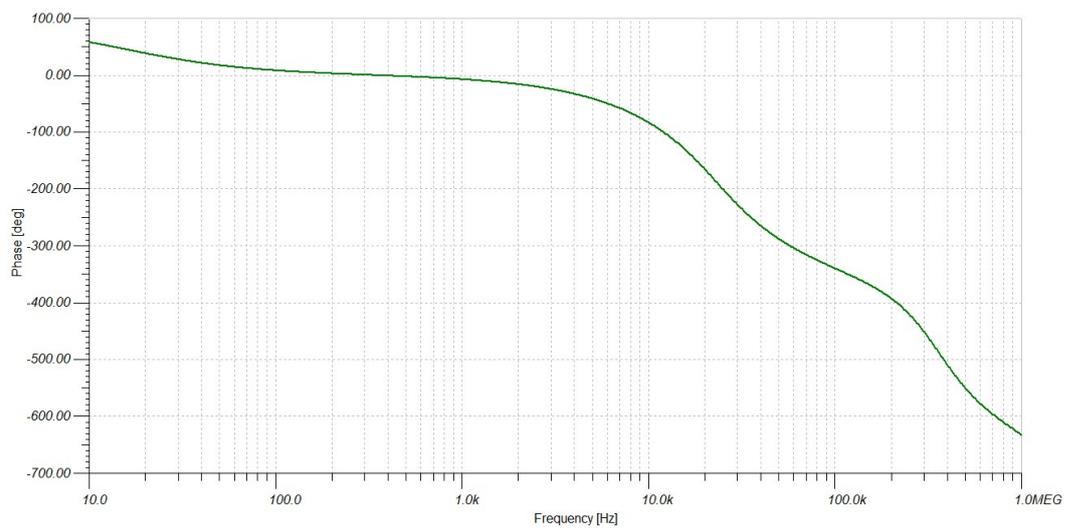
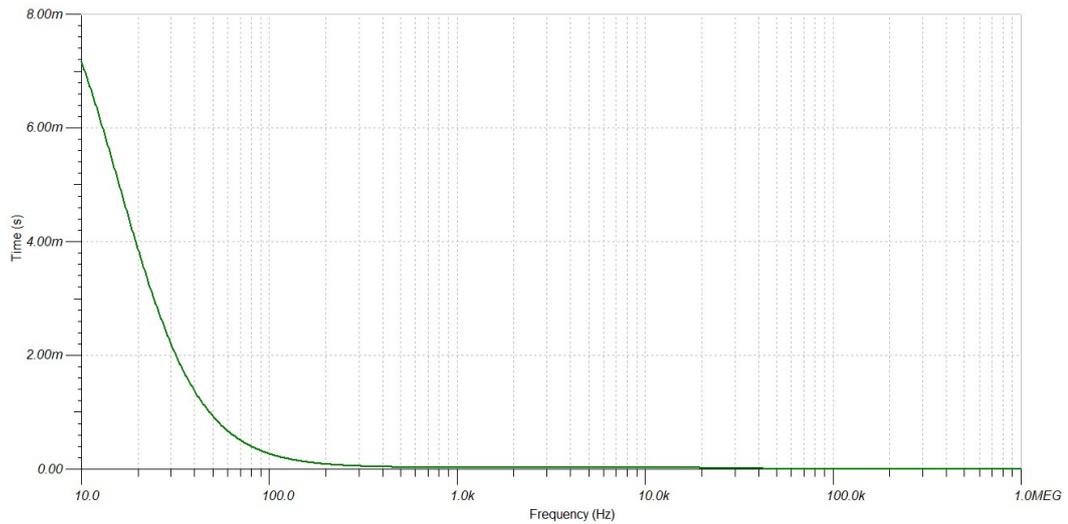


Figura 3.26.: Simulación de la fase del filtro pasa bajos



**Figura 3.27.:** Simulación del retardo de grupo del filtro pasa bajos

El retraso de grupo se mide en segundos. Para un filtro ideal, la fase será lineal y el retraso del grupo será constante. Sin embargo, en el mundo real se producen distorsiones de retardo, ya que las señales en diferentes frecuencias tardan diferentes cantidades de tiempo en pasar a través de un filtro. En la simulación del filtro se ve que en el ancho de banda que se lo empleará, hay un retraso de grupo, para el modo Doppler que es un tono puro esto no es un problema. En el momento que se quiera considerar la utilización del modo rango, la chirp tiene muchas componentes en frecuencia, aquí este retraso de grupo será una complicación. Para mejorar este desempeño se propone la implementación de un filtro FIR con la fase contraria a la del LPF.

### 3.2.4 Módulo de interface con el usuario

#### Pantalla LCD

Se eligió la pantalla LCD LCM-S01602DTR/A-3, del fabricante Lumex. Se tomó este modelo de pantalla utilizando como referencia la placa de desarrollo Explora 16 de Microchip [Mic17]. Esta pantalla, utiliza 5 V como alimentación. Es importante tener en cuenta esto a la hora de conectar los pines de datos al microprocesador. Los pines del microprocesador elegidos deben ser tolerantes a 5 V. En la hoja de datos de dsPIC33EP512MU810-I/PT [Mic12b] especifica los mismos. Por otra parte, se utilizó la configuración del LCD por nibble, esto implica que se usó DB7, DB6, DB5 y DB4, los cuatro pines menos significativos del bus de datos. Se optó por no conectar los pines de "backlight", para disminuir el consumo. Además, se verificó de forma exhaustiva que esta pantalla LCD tenga como controlador principal el integrado HD44780, o un integrado que sea compatible con el mismo. Para facilitar la programación de las librerías de la pantalla. Existe mayor acceso a la información con respecto al integrado HD44780. En la figura 3.28 se muestra la conexión básica del LCD.

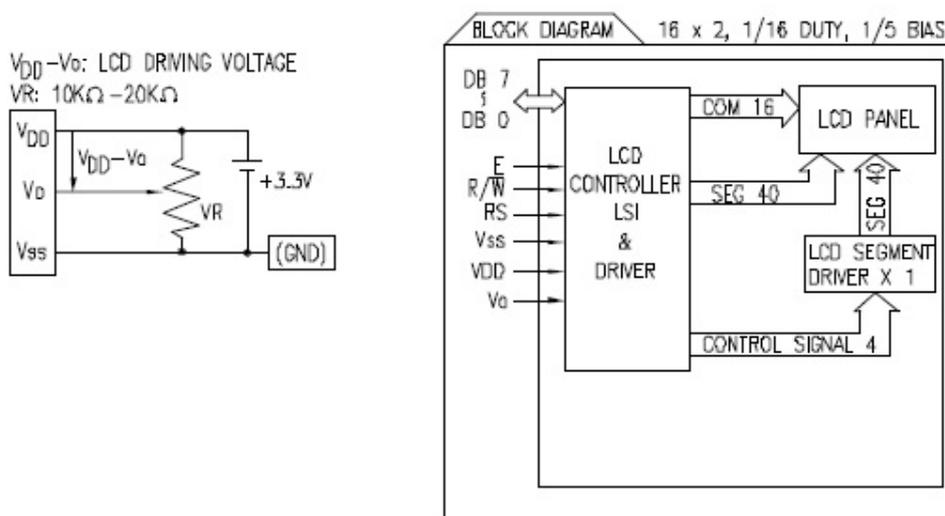


Figura 3.28.: Conexión básica de LCM-S01602DTR/A-3

#### Conexión USB/UART

##### USB

Se utilizó el módulo USB tipo 2.0 provisto por el microprocesador, se conectaron protecciones, diodos TVS para las líneas de datos y de tensión. Se eligió el integrado 82400102 de la empresa Würth Elektronik. Para la conexión del módulo USB el diodo TVS de protecciones y

el conector de la placa USB tipo B, se usó de referencia la placa de desarrollo Explorer 16 de Microchip [Mic17].

## **UART**

Para la UART se utilizó uno de los módulos integrados en el microprocesador, el mismo se conecta con el protocolo UART /I2C y tiene un conversor a USB, el MCP2221A, de la empresa Microchip. El MCP2221A no permite USB a cualquier dispositivo que no lo tenga (es interfaz a UART o I2C o SMBUS). En este caso en particular, este diseño si bien tiene conexión a USB, se buscó que quede implementada la salida UART de la placa del RADAR Doppler debido a que se tiene proyectado utilizarla como material didáctico en materias y laboratorios de electrónica.

## **Botones de Menú**

Los botones utilizados fueron TL3301AF160QJ, fabricante E-Switch. Se conectaron los botones a las salidas del microprocesador que actuarán como interrupciones. Además, se colocó toda la electrónica de soporte antirrebote en torno a los mismos.

## **LEDs para debugging de puertos**

Esta funcionalidad en la placa no es necesaria, sin embargo le se agregó para tener una mejor forma de hacer una corrección sobre los registros del microprocesador, así como también, asistencia en la puesta en marcha de la placa, se eligieron los LEDs LTST-C193TGKT-5A de Lite-On Inc.



# Implementación RADAR Doppler

## 4.1 Utilización de herramientas de Diseño

En este capítulo se explicará como se utiliza la herramienta CAD de diseño de hardware, además de detallar las buenas prácticas y los requerimientos de diseño de cada componente especificados por los fabricantes. Existen muchas herramientas de desarrollo electrónico, como ser: Cadence, Eagle, KiCAD EDA, entre otros. En este proyecto se decidió utilizar Altium Designer. Este programa permite realizar el planteo del esquemático en forma jerárquica, pudiendo dividir el proyecto en módulos funcionales. Se toma cada módulo funcional y se lo implementa en hojas (sheets). Las conexiones entre estos "sheets" se encuentran en un primer archivo como se muestra en la figura 4.1. Estas conexiones se realizan por medio de puertos los cuales pueden ser unidireccionales o bidireccionales. Luego se vincula cada hoja del esquemático, donde se diseñarán los módulos funcionales, con la hoja principal del proyecto. Se dan en detalles los esquemáticos del proyecto en el Anexo B.

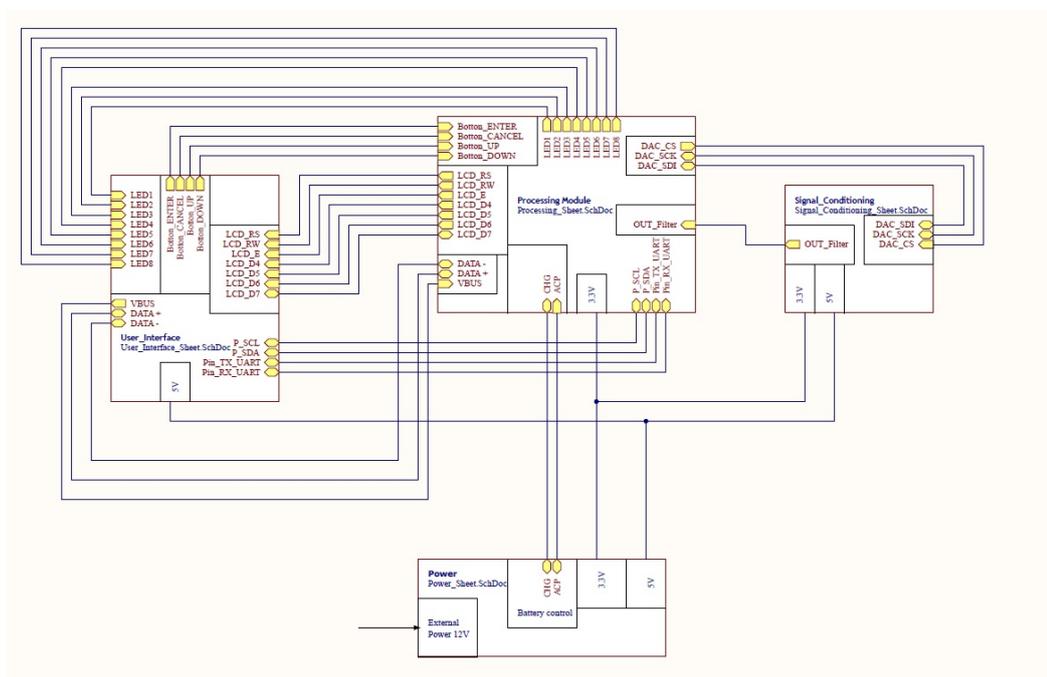


Figura 4.1.: Diagrama de la hoja principal del diseño esquemático

## 4.2 Diseño de PCB

Para el diseño de PCB se tuvieron en cuenta varias reglas de ruteo recomendadas. En base a estas buenas prácticas se decidieron gran parte de los parámetros del diseño de PCB. Si bien, se detallarán a continuación reglas de ruteo generales, luego, en las secciones siguientes se hará incapié en las cuestiones específicas a tener en cuenta.

- Antes de comenzar con el ruteo de la placa, hay que estimar si las dimensiones de la misma son adecuadas para que entren todos los componentes y permitir su interconexión. Así mismo, tener mayor distancia a los componentes que generan disipación térmica.
- Tener una separación del sector analógico y sector digital, sobre todo para los retornos de GND. Esto implica dejar lo relacionado con la zona de potencia alejado de la zona digital.
- Respetar los planos de masa y de disipación que pida el fabricante, es específico para cada componente.
- Todas las salidas de AGND llevarlas al plano de masa por medio de una resistencia de  $0\Omega$ .
- Es necesario tener en cuenta cuantos planos de señal, GND y potencia se implementarán.
- Es recomendable, por cada componente que se agregue en el diseño esquemático: símbolo, footprint y modelo 3D. Todo esto guardado en una carpeta con nombre del componente, que a su vez estará en una carpeta con el nombre del fabricante del mismo, en la ruta de las librerías de Altium.
- En caso de tener adaptación de impedancias, esto existe en componentes que tienen comunicación paralela o líneas diferenciales, es muy importante tener en cuenta el stack up que se utilizará para el diseño. Esta información depende del fabricante.
- Se utilizarán mucho las vías para realizar conexiones. Entonces, determinar mediante las reglas de ruteo en Altium el tamaño de las mismas, además de verificar que el fabricante del PCB pueda realizar esas dimensiones.
- No utilizar codos a 90 grados en las pistas.
- Documentación de los componentes: Para cada componente hacer una tabla con características, que luego ayudará a conformar la lista de materiales (BOM). Además, esto sirve como guía a la hora de realizar la compra de los mismos en las páginas web de los distribuidores.

| Parameters               |                  |                                   |        |
|--------------------------|------------------|-----------------------------------|--------|
| Visible                  | Name             | Value                             | Type   |
| <input type="checkbox"/> | Designator       | IC CHARGER BATTERY 4A 16-SSOP     | STRING |
| <input type="checkbox"/> | Link_Vendedor    | https://www.digikey.com/product-d | STRING |
| <input type="checkbox"/> | Manufacturer     | Linear Technology/Analog Devices  | STRING |
| <input type="checkbox"/> | Package          | 16-SSOP                           | STRING |
| <input type="checkbox"/> | PackageReference | 16-SSOP                           | STRING |
| <input type="checkbox"/> | PartNumber       | LTC4006EGN-6#PBF                  | STRING |
| <input type="checkbox"/> | Price            | 7.30000                           | STRING |
| <input type="checkbox"/> | Quantity         | 1,033                             | STRING |
| <input type="checkbox"/> | Value            | Charger IC Lithium-Ion 16-SSOP    | STRING |

Figura 4.2.: Lista de características estipulada para cada componente

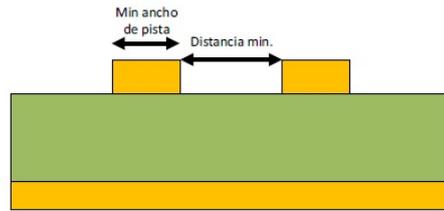
- Vías para escape térmico: las vías térmicas son agujeros mecánicos que atraviesan toda la placa. Estas vías son idealmente colocadas directamente bajo los componentes de montaje superficial que disipan mucho calor. Este método hace que el calor que fluya mediante de las vías y sea disipado en los planos solidos de GND. En este diseño se verán en los componetes de potencia (TPS54335ADDAR y TPS73733QDRBRQ1).
- Conectores para test por etapa: la alimentación de cada sección debe estar separada por un conector y una resistencia de  $0 \Omega$  en paralelo al conector, de esta manera se puede probar cada sección por separado. Una vez probado el correcto funcionamiento de todas las etapas, se pueden quitar los conectores y dejar las resistencias de  $0 \Omega$ .
- Los capacitores de desacople funcionan como una pequeña alimentación local muy chica para los circuitos integrados. Si el suministro de alimentación cae temporalmente, estos capacitores pueden entregar esta tensión durante un breve periodo de tiempo. Es importante tener en cuenta, el rango de valores de capacitancia para ciertos márgenes de frecuencia, influyendo a la distancia a la que se deben colocar de los integrados importantes. Por ejemplo, los capacitores grandes actúan cuando el regulador de voltaje deja de funcionar en el rango de frecuencia baja. Los capacitores grandes pueden ser ubicados en cualquier parte en los alrededores del integrado en cambio los pequeños deben ser colocados lo más cerca posible de los pines de alimentación. También se los utiliza para compensar las caídas de tensión en las pistas ante picos de consumo.

### 4.2.1 Capacidades el fabricante PCB

El diseño del PCB se adecuo a las capacidades de fabricación de la compañía "Mayer", la misma con sede en Argentina.

#### Requerimientos del fabricante de PCB

- Mínimo de ancho de pista y la separación entre ellas. Para el diseño de RADAR Doppler se utilizó un ancho de pista de 8 mils (0,203 mm) y una separación de 6 mils (0,152 mm). Ver figura 4.3.



**Figura 4.3.:** Ejemplificación de ancho de pista y separación entre pistas en el diseño PCB

- El mínimo tamaño de agujero: las vías tienen dos parámetros a configurar, el tamaño de agujero interno y el tamaño de agujero externo, se ejemplifica en la figura 4.4. Para el RADAR Doppler se utilizó diámetro interno 0,3 mm y diámetro externo 0,7 mm.



**Figura 4.4.:** Ejemplificación de diseño de tamaño de vías

- Se debe verificar que el fabricante construya la cantidad de capas correspondientes a el diseño. Además, de que disponga del stack-up para diseñar, ver sección 4.2.3.

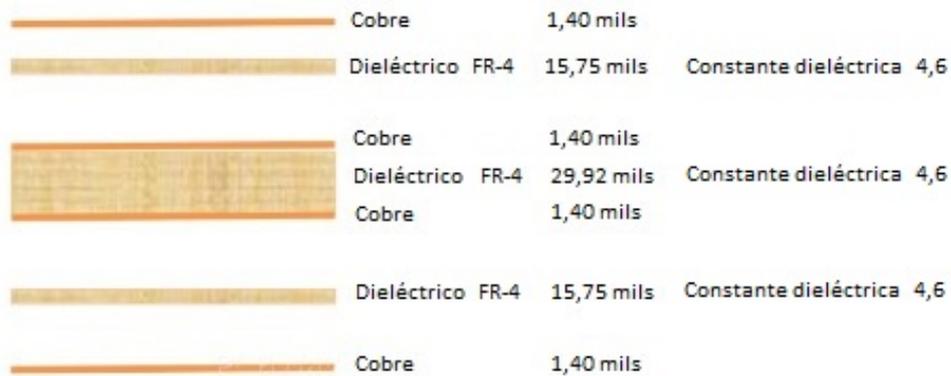
## 4.2.2 Cantidad de layers

En el diseño de una placa electrónica es necesario determinar la cantidad de capas de señal que se utilizará. Esto depende de la densidad de componentes electrónicos que uno tenga. Muchas veces, se consultan gerbers de otras placas de desarrollo de referencia. En este caso, debido a la cantidad de conexiones entre componentes, se decidió realizar dos planos de señal, un plano de GND y un plano de alimentación. Esta distribución facilitó el diseño y la conexión entre los componentes.

## 4.2.3 Stackup

El stack-up de un PCB es la distribución de un conjunto de capas constituidas por: láminas de cobre, material aislante y dieléctrico. La distribución de estas capas tiene distintos espesores, los mismos determinan el espesor final del PCB. Uno de los primeros pasos a tener en cuenta a la hora de diseñar es determinar el stack-up del PCB. Esta decisión depende de factores como: presupuesto, adaptación de impedancias, distribución de la energía y cantidad de layers del PCB.

El stack-up del RADAR Doppler para cuatro layers, se definió como en la figura 4.5.



**Figura 4.5.:** Stack-up cuatro Layers

Es importante destacar que se debe consultar con el fabricante el tipo de capacidades constructivas de stack-up que maneja y ajustar los parámetros al diseño del mismo. Esto repercute notablemente a la hora de diseñar conexiones con pistas diferenciales o que requieran de adaptación de impedancia.

#### 4.2.4 Distribución de la placa y tamaño

Para la distribución de los componentes dentro del tamaño de la placa se separaron los mismos por grupos correspondientes a los módulos funcionales, y se estimó un tamaño aproximado. Se tuvo en cuenta que la zona de potencia (analógica) esté separada de la zona digital. Se tomó como modelo de distribución la placa de desarrollo de Microchip Explora 16. Además, de tener en cuenta que las salidas externas deben conectarse al sistema RADAR. Ayuda mucho al desarrollo del diseño los modelos 3D de los componentes. Para poder tener una guía correcta de en que posición ubicar los componentes, se apoya en la documentación provista por el fabricante, donde se suele poner un apartado con las recomendaciones de ruteo de componentes. Además, de los esquemáticos y gerbers de las placas de desarrollo que se tomen como referencia de fabricantes importantes. A continuación, se describirán las reglas de ruteo recomendadas para los componentes elegidos.

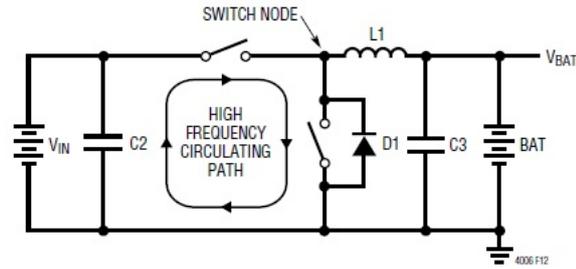
### 4.3 Consideraciones de diseño de PCB

#### 4.3.1 Módulo de potencia

##### LTC4006

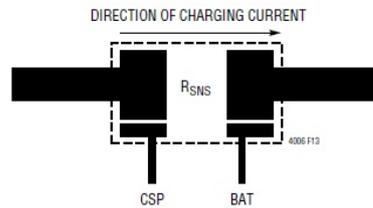
Según el fabricante Linear Technology se debe tener en cuenta la siguiente lista de consideraciones:

1. Los capacitores de entrada deben colocarse lo más cerca posible al suministro de los transistores FET y las conexiones a GND.
2. Las conexiones de la traza de pista de cobre deben ser lo más cortas posibles. Las zonas de conexión deben estar en la misma capa de cobre. No se utilizará vías para hacer estas conexiones (salvo excepciones, señales digitales de estado, etc).
3. El integrado de control debe estar cerca de los FET de conmutación y sus terminales. Mantener las pistas de las señales de conexión a los FET cortas.
4. Coloque la entrada del inductor lo más cerca posible de la zona de conmutación, minimice el área de superficie de esta traza (pista). Haga que el ancho del trazado sea el ancho mínimo necesario para soportar la corriente. Evite realizar la conexión usando múltiples capas en paralelo. Minimice la capacitancia de este nodo a cualquier otra traza o plano.
5. Coloque la resistencia de detección de corriente de salida justo al lado de la salida del inductor pero orientada de tal manera que las trazas de retroalimentación que van a la resistencia no sean muy largas.
6. Coloque capacitores de salida al lado de la resistencia de detección salida y GND.
7. Las conexiones a GND del capacitor de salida necesitan alimentarse en la misma pista que se conecta al capacitor de entrada a GND antes de volver a conectarla a GND del sistema.
8. El plano de GND interno debe ser de un solo punto. Si el sistema tiene un plano de GND interno, una buena forma de agrupar las vías en un solo punto para hacer la conexión al plano.
9. En rutar la tierra analógica como una traza atada a GND del integrado (pin de GND analógico si está presente) antes de conectarlo a cualquier otra tierra. Evite usar el GND del plano del sistema: hacer que el GND analógico esté separado, usar una resistencia de  $0 \Omega$  para conectar a GND del sistema.
10. Una buena regla a ojo, es por cada vía usar 0,5 A.
11. Si es posible, realizar todo el ruteo de lo que se muestra en la siguiente la figura 4.6 en un sólo layer.
12. Los llenados de cobre, o polígonos realizados son buenos para todas las conexiones de potencia. Excepto la que tiene que ver con la regla 3. Se pueden utilizar los polígonos en múltiples planos.



**Figura 4.6.:** Conexión crítica LTC4006, colocar en un sólo layer

13. Para obtener una buena medición de la corriente con la resistencia de cuatro puertos realizar el siguiente footprint, figura 4.7, de una resistencia de tamaño 1206. Las conexiones deben ser cercanas a la resistencia, para mantener las corrientes parásitas nulas.



**Figura 4.7.:** Conexión crítica LTC4006, colocar en un sólo layer

## TPS54335ADDAR

Se listan las reglas de ruteo a tener en cuenta:

- El pin VIN (ver figura 4.8) debe conectarse a GND con un capacitor cerámico de baja ESR. Tener en cuenta que la conexión del capacitor, forme un loop cerrado lo más pequeño posible. El valor de capacidad recomendado es de 10 uF con un X5R ó un X7R de dieléctrico Ubicarlo cercano a los pines VIN y GND del integrado. El pin de GND del integrado debe ser conectado al plano de GND del PCB.
- Para facilitar la ubicación los de capacitores de tipo bypass al pin PH se debe construir una pequeña área de cobre adyacente a los pines. Utilizar vías para rutear la señal PH a otro lado de la placa o conexión a los planos internos del PCB. Realizar un esquema de ruteo como se muestra en la figura 4.8. Interconectar las capas con vías como se muestra en 4.8.
- El área de GND cercana al integrado debe ser lo suficientemente grande para proveer disipación de calor. Conectar el pad térmico expuesto a un plano interno de la placa o un plano de GND utilizando vías (traza centro del integrado principal). Se deben colocar vías adicionales adyacentes al integrado para interconectar los planos internos. Los componentes externos se ubican como se muestra en la figura 4.8. Usar una traza separada de GND para conectar los retornos de los pines de compensación, UVLO y RT.

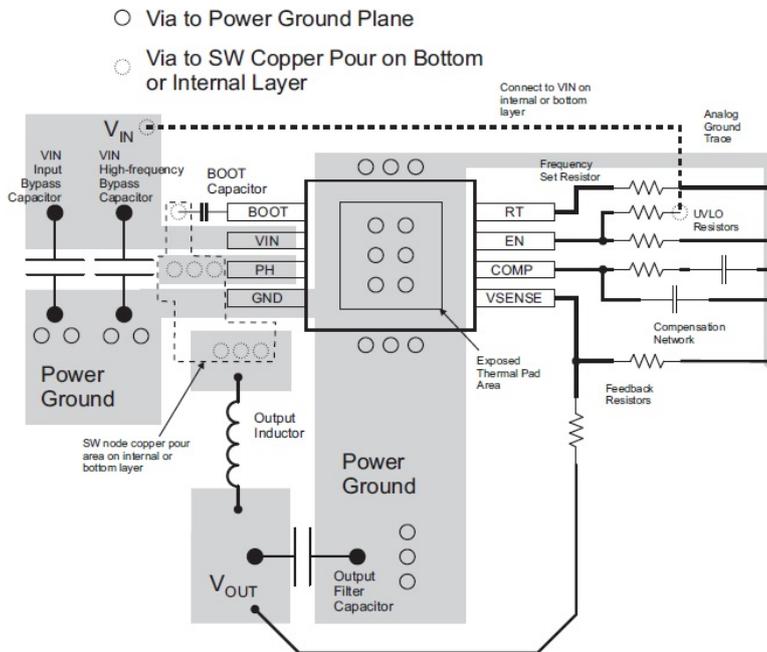


Figura 4.8.: Ejemplo de diseño de TPS54335ADDAR

## TPS73733QDRBRQ1

Para este integrado la compañía Texas Instruments recomienda que en el PCB se diseñe con planos separados de VIN y VOUT. Por lo tanto, cada plano se conecta al pin del dispositivo y al plano de GND. Además, la conexión de GND que pasa por el capacitor de bypass debe estar conectada directamente al pin de GND del dispositivo.

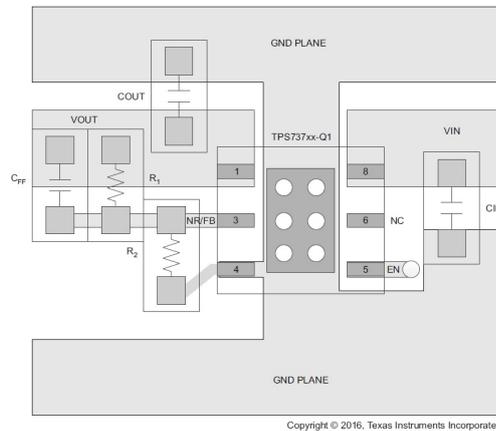


Figura 4.9.: Ejemplo de diseño de TPS73733QDRBRQ1

### 4.3.2 Módulo de Procesamiento

#### dsPIC33EP512MU810

Existen una serie de recomendaciones que nos brinda la hoja de datos del fabricante Microchip.

##### *Capacitores de desacople*

Todos los pines de VDD y VSS del integrado dsPIC33EP512MU810 deben tener capacitores de desacople. Se deben utilizar en cada par de pines de alimentación, incluyendo VUSB3V3, AVDD y AVSS.

Se deben tener en cuenta los siguientes criterios para usar capacitores de desacople:

- Valor del tipo de capacitor: la recomendación es del valor  $0,1 \mu\text{F}$  ( $100 \text{ nF}$ ) de 10 V - 20 V. Este capacitor tiene que tener baja resistencia equivalente (ESR) y una frecuencia de resonancia en el rango de 20 MHz o más alto. Es recomendable utilizar capacitores cerámicos.
- Ubicación dentro del PCB: los capacitores de desacople deben estar colocados lo más cerca posible a los pines de conexión. Es recomendable colocar los capacitores en el mismo lado de la placa que está el dispositivo. Si el espacio es reducido, el capacitor puede ser colocado en otra capa del circuito usando una vía. Sin embargo, asegurarse que el largo de la traza del pin de conexión al capacitor no exceda 6 mm de largo.

- Manejo del ruido de alta frecuencia: si la placa experimenta ruido de alta frecuencia, por encima de 10 MHz, agregar un segundo capacitor en paralelo. El valor de este segundo capacitor debe ser en el rango de: 0,01  $\mu\text{F}$  a 0,001  $\mu\text{F}$ . Colocar el segundo capacitor cerca del capacitor primario de desacople.
- Maximizar el desempeño: en el diseño del circuito de alimentación, rutear la potencia y las trazas de retorno a los capacitores de desacople primero y luego los pines de conexión del dispositivo. Esto asegura que los capacitores de desacople se encuentran primero en la línea de alimentación. Es igualmente importante mantener el largo de la traza entre el capacitor y los pines de potencia al mínimo, así reducir la inductancia de las pistas.

### *Capacitores Tanque*

En las placas con trazas de potencia más largas que 6 pulgadas, se sugiere que se utilicen capacitores tanque, para circuitos integrados. El valor de los capacitores tanque se utiliza en el rango de 4,7  $\mu\text{F}$  a 47  $\mu\text{F}$ .

### *Capacitor de Filtrado Lógico*

Para esto se requiere un capacitor de baja ESR ( $< 1 \Omega$ ) en el pin de  $V_{CAP}$ , se utiliza para estabilizar la tensión de un regulador de salida. El mismo no debe estar conectado a VDD, debe tener un capacitor más grande que 4,7  $\mu\text{F}$  (10  $\mu\text{F}$  es recomendado) 16 V. La conexión se efectuaría de  $V_{CAP}$  a GND. Verificar la hoja de datos del fabricante para información adicional.

### *Master Clear Pin (MCLR)*

El pin MCLR provee dos funciones al dispositivo específicas:

- Restablecer el equipo.
- Programar y depurar el equipo.

Durante el proceso de programación y depuración, los dispositivos de programación manejan el pin MCLR, consecuentemente utilizan niveles de tensión ( $V_{IH}$  y  $V_{IL}$ ) y las transiciones de señal son rápidas se pueden ver afectadas en este proceso. Por lo tanto, existen valores específicos de resistencia (R) y capacidad (C) que se deben ajustar basados en los requerimientos de la aplicación. Por ejemplo, como se muestra en la figura 4.10 y 4.11 es recomendable que el capacitor C, esté aislado del pin MCLR durante las operaciones de programación y depuración. Se recomienda colocar los componentes mostrados en las figuras 4.10 y 4.11 a 6 mm del pin MCLR.

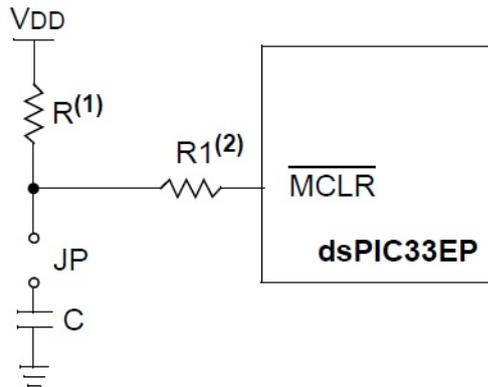


Figura 4.10.: Recomendación para conexión del MCLR

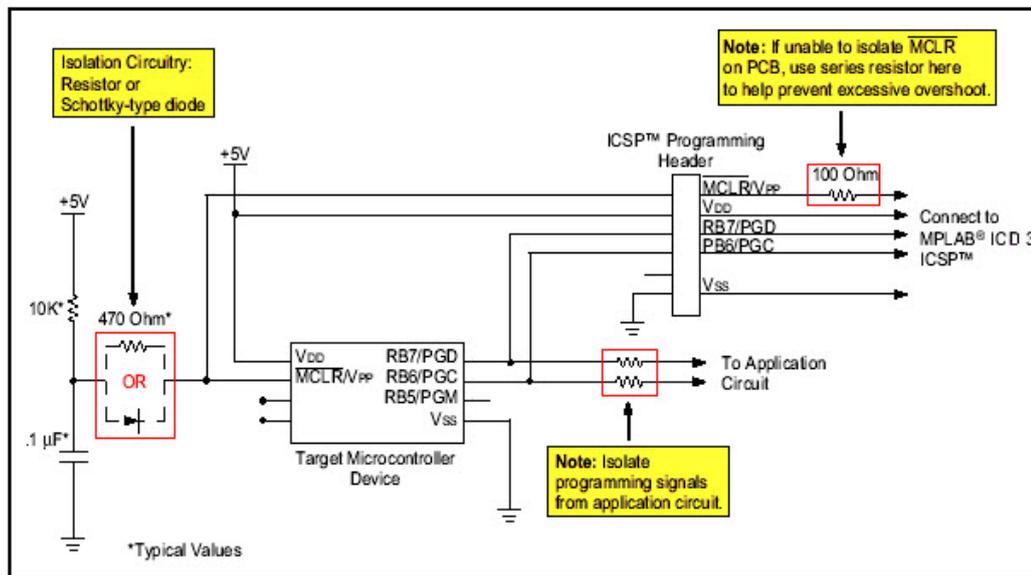


Figura 4.11.: Recomendación para conexión MCLR / ICSP

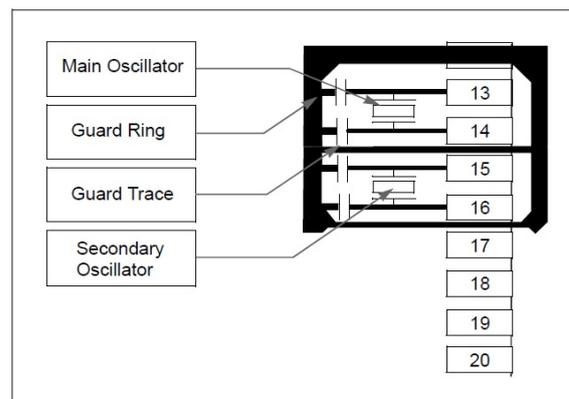
Nota:  $R < 10\text{ k}\Omega$  es un valor recomendado.  $R1 < 470\ \Omega$  limitará cualquier corriente que fluya hacia el pin MCLR desde el capacitor C externo.

#### Pines ICSP

Los pines PGECx y PGEDx son pines ICSP utilizados para propósitos de programación y depuración. Es recomendado realizar el largo de la traza entre el conector ICSP y los pines de conexión lo más corto posible. Si, los pines ICSP esperan tener algún tipo de evento ESD es recomendable colocar resistencias de  $100\ \Omega$  ver figura 4.11. No es recomendable que se conecten diodos, capacitores o resistencias a los pines ICSP que se elijan, pues interferirán la tarea de programar/depurar. Muy importante a tener en cuenta que los pines de programación del dsPIC33EP512MU810 sean conectados de forma correcta al conector de programación y éste coincida con los pines del programador (PICKit 3, ICD3, etc). Ver la documentación de los programadores brindada por el fabricante.

*Osciladores Externos* Muchos de los microprocesadores tienen por los menos dos osciladores: uno de alta frecuencia (primario), uno de baja frecuencia (secundario).

El circuito de los osciladores debe ser ubicado en el mismo lado de la placa que el microprocesador. Además, colocar los osciladores cerca a los pines de oscilación del microprocesador, máximo 12 mm de distancia entre ellos. Los capacitores de resonancia deben ser ubicados cerca del oscilador en sí, todo en el mismo lado de la placa. Utilizar un polígono entorno a los osciladores y aislarlos de los demás circuitos, ver figura 4.12. Este polígono debe ser ruteado directamente a GND del microprocesador. No rutear ninguna señal dentro del polígono, así mismo, no colocar ninguna señal en el lado del fondo del PCB dónde están colocados los osciladores.



**Figura 4.12.:** Blindaje para los pines de oscilación del microprocesador

#### *Pines no utilizados de entrada/salida*

Los pines de entrada/salida que no se utilizan deben ser configurados como salidas, se los debe dejar en un estado lógico conocido. Se pueden colocar resistencias de 1 k $\Omega$  a 10 k $\Omega$  entre VSS y estos pines para que tengan un estado lógico bajo.

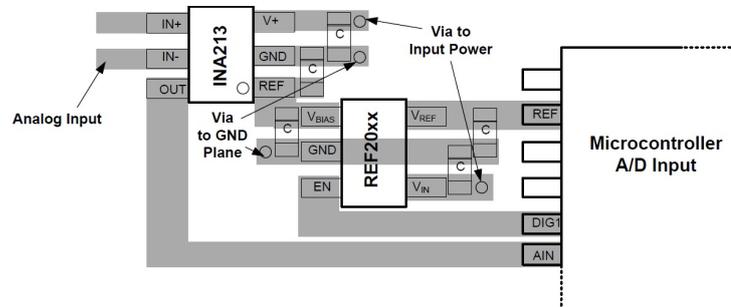
### 4.3.3 Módulo de aplicación de RF

#### **Filtro pasa bajos**

Para el filtro pasa bajos, sólo se tomó en cuenta las consideraciones de diseño para la referencia de 1,65 V REF2025. Como el diseño del filtro pasa bajos es propio del Radar Doppler, se decidió fabricar un prototipo y tomar mediciones. Con este prototipo, que se muestra en la figura 4.16, se hicieron las primeras pruebas de software sobre el RADAR Doppler, esto sirvió para determinar si lo pensado en el diseño era realizable. Estas pruebas se hicieron previo a mandar a fabricar el diseño PCB final.

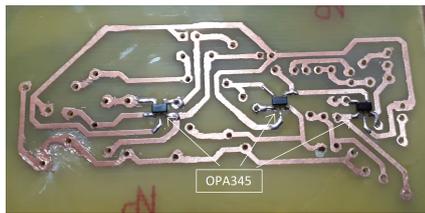
REF2025

- Conectar un capacitor de  $0,1 \mu\text{F}$  y de baja ESR en  $V_{in}$ ,  $V_{ref}$  y  $V_{bias}$ , como función de capacitor bypass.
- Seguir la distribución de componentes según lo ejemplificado en la figura 4.13.



**Figura 4.13.:** Guías de diseño para REF2025

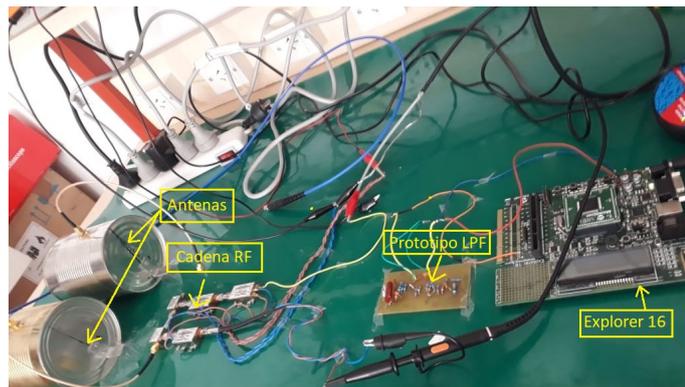
*Prototipo LPF*



**Figura 4.14.:** Diseño PCB del Prototipo LPF, pistas



**Figura 4.15.:** Diseño PCB del Prototipo LPF, componentes



**Figura 4.16.:** Prototipo Radar Doppler, con Explorer 16

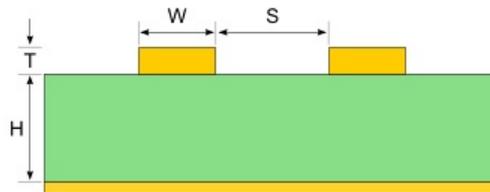
### 4.3.4 Módulo de Interfase con el usuario

#### USB y UART

Para el ruteo y ubicación de los componentes USB 2.0 y la UART se tomó de referencia la placa de desarrollo Explorer 16 de Microchip. Sin embargo, es necesario tener en cuenta lo siguiente:

#### *Adaptación de impedancia de las líneas diferenciales*

Las señales que se transmiten de modo diferencial viajan a través de dos líneas acopladas, presentando la misma magnitud en ambas y signo opuesto. Una de las principales ventajas de las señales diferenciales es su inmunidad al ruido con respecto a las señales individuales. Es decir, cuando una interferencia electromagnética afecta a la señal diferencial, afecta a las dos líneas por igual, dado que en el receptor se mide la diferencia de magnitud entre ambas, se suprime el efecto del ruido y se puede recuperar fácilmente la señal original. Las líneas diferenciales presentan una impedancia característica,  $Z_0$ . En este caso también se calcula en función de la geometría del par diferencial y de las propiedades del stack-up, interviniendo además la separación entre las líneas como muestra la figura 4.17.



**Figura 4.17.:** Esquematación y métricas de líneas diferenciales

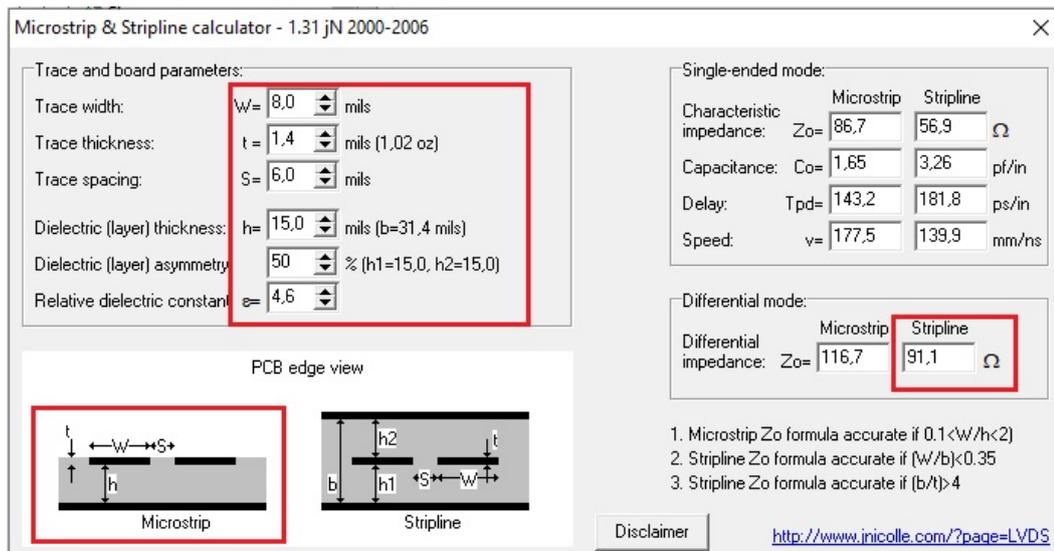
La herramienta Altium Designer no hace cálculos de impedancias diferenciales, para ello se utilizó un programa realizar el cálculo.

#### *Cálculo de impedancia diferencial*

Para calcular las impedancias diferenciales se utilizó el programa “Microstrip & Stripline calculator” desarrollado por Jean Nicolle. Este programa necesita como datos de ingreso la información del stack-up. Entonces, variando el ancho pista y la separación entre las mismas se puede obtener la impedancia deseada.

Con estos valores de ancho de pista y separación de las mismas se creó una regla de ruteo en el Altium Designer para señales diferenciales, como se muestra en la figura 4.19.

Es muy importante observar en la figura 4.20 que no se cortó la traza de las líneas diferenciales.



**Figura 4.18.:** Resultados para la impedancia de 90 Ohm +/- 10 % requerida por el controlador USB 2.0

Las consideraciones descritas son las más importantes a tener en cuenta. Para algunos módulos no era necesario un tipo de ubicación en particular de los componentes, sólo que se mantengan sus conexiones y las reglas de ruteo generales. Siempre se buscó ver el diseño de una forma distribución de componentes armoniosa y con criterio, basado en diseños anteriores.

Se muestra en la figura 4.22 el diseño finalizado.

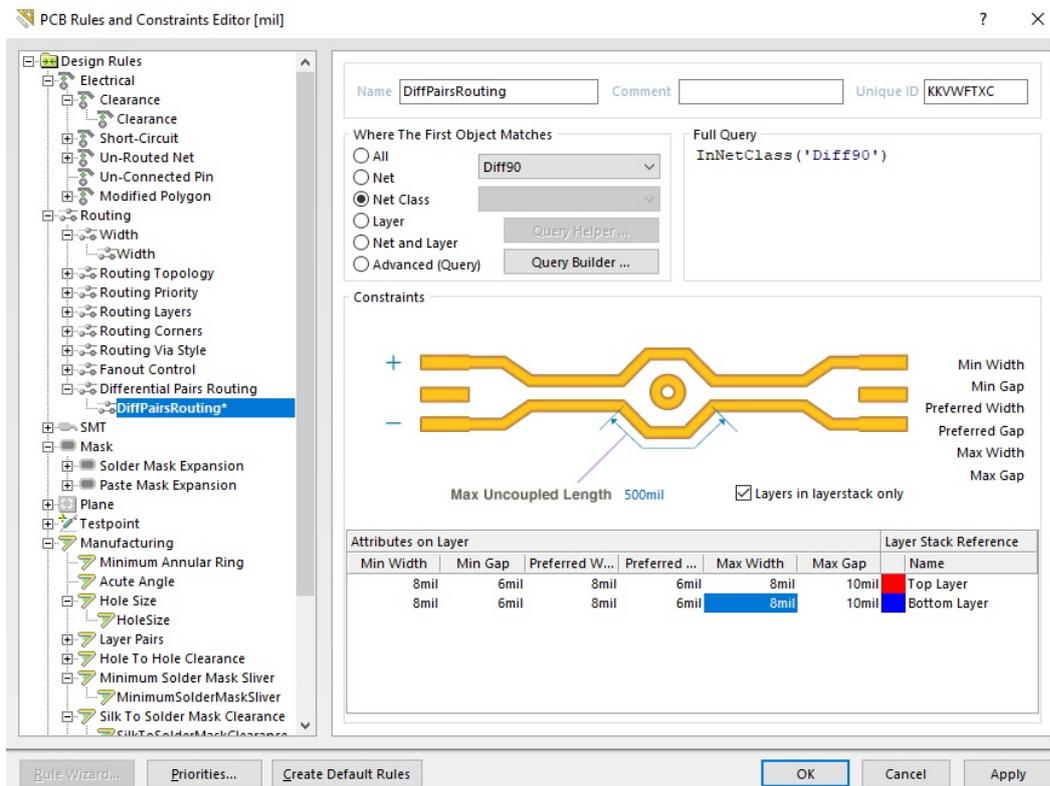


Figura 4.19.: Configuración de las reglas de ruteo para líneas diferenciales en Altium Designer

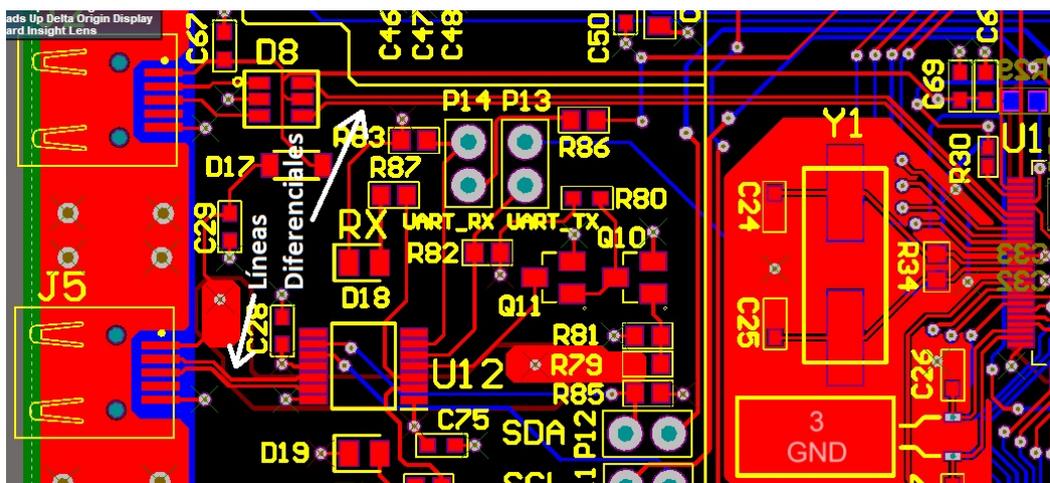


Figura 4.20.: Diseño de las líneas diferenciales en Altium Designer

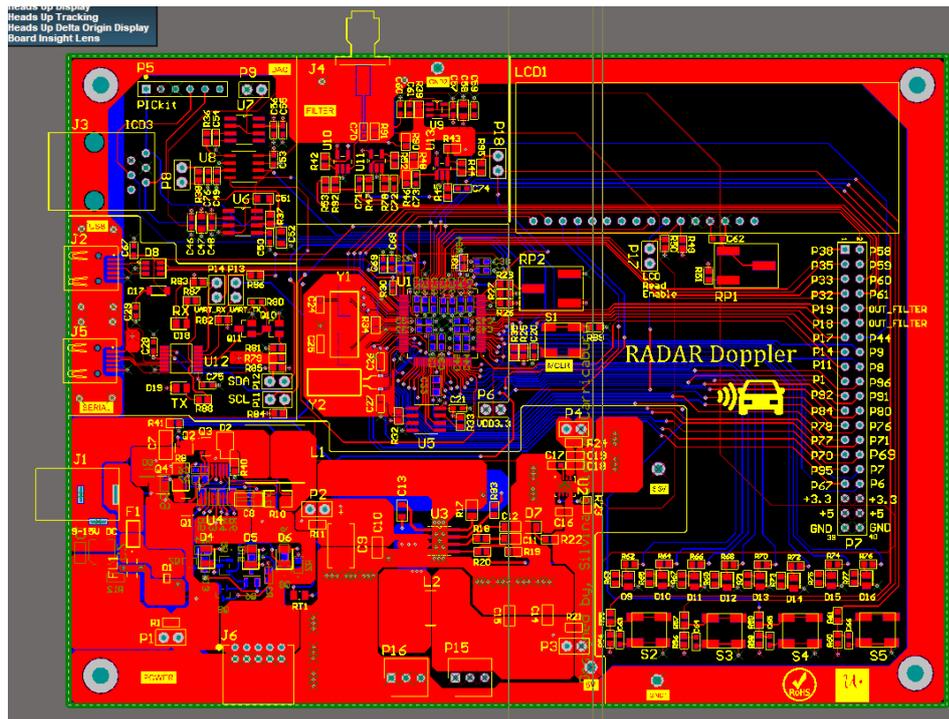


Figura 4.21.: Diseño PCB final del RADAR Doppler

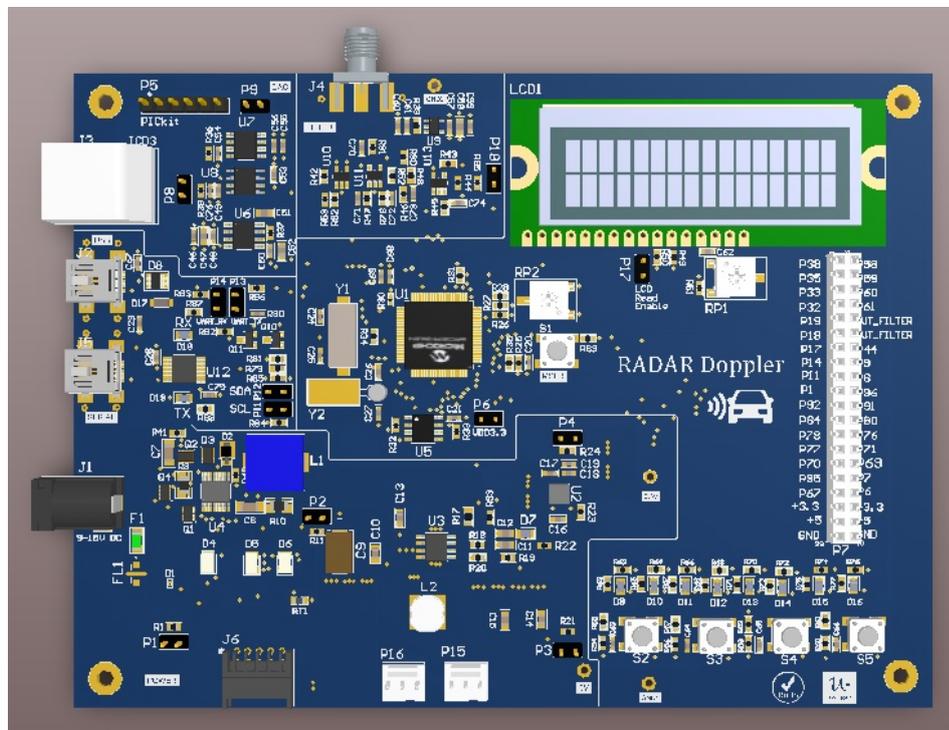


Figura 4.22.: Modelo 3D de PCB de RADAR Doppler

## 4.4 Control de footprints y Fabricación

Se hizo un control exhaustivo de cada footprint, previo a la fabricación del PCB. El mismo consistió en un archivo dónde se completó una tabla por módulo funcional. La tabla tuvo en cuenta los siguientes parámetros: Hoja de esquemático, Sección, Denominación, Pin, Conexión, Footprint, Valor, Manufacture\_part, Función, Niveles de Tensión/Impedancia, Link\_Datasheet.

Se muestra en la figura 4.23 un ejemplo de como se implementó la tabla.

| Sheet    | Sección | Designator | Pin      | Conexión? | Footprint?          | Valor  | Manufacture_part           | Funcion     | Otros cosas:Niveles de tension Max.impedancia etc |
|----------|---------|------------|----------|-----------|---------------------|--|----------------------------|-------------|---|
| POWER IN | J1      | 1          | 1 OK     | OK        | OK                  | OK   | PJ-002BH                   | Power In    | 5V - 24V  |
|          |         |            | 2 OK     |           |                     |  |                            |             |   |
|          |         |            | 3 OK     |           |                     |  |                            |             |   |
|          | F1      | 1          | 1 OK     | OK        | OK                  | 12063FP100F163-2   | Protección sobre corriente | 1A          |   |
|          |         |            | 2 OK     |           |                     |  |                            |             |   |
|          | D1      | 1          | 1 OK     | OK        | OK                  | SM30T15AY  | Protección sobre Tensión   | 13V - 215V  |   |
|          |         |            | 2 OK     |           |                     |  |                            |             |   |
|          | EMI 1   | 1          | 1 OK     | 3D BODY   | OK                  | NFE31PT2222IE9L  | Emi filter                 |             |   |
|          |         |            | 2 OK     |           |                     |  |                            |             |   |
|          |         |            | 3 OK     |           |                     |  |                            |             |   |
|          | P1      | 1          | 1 OK     | OK        | OK                  | 826623-2   | Jumper                     | 5A          |   |
|          |         |            | 2 OK     |           |                     |  |                            |             |   |
|          | R1      | 1          | 1 OK     | OK        | OK                  | HCJ06032T0R00CT-ND   | Jumper resistor            | 1/4 W       |   |
|          |         |            | 2 OK     |           |                     |  |                            |             |   |
|          | U4      | 1          | 1 NO OK  | OK        | OK                  | LTC4006EGN-6   |                            | DCIN        | 6V - 28V  |
| 2 NO OK  |         |            | CHG      |           |                     |  |                            | 0.3V - 32V  |   |
| 3 NO OK  |         |            | ACP/SHDN |           |                     |  |                            | 0.3V - 32V  |   |
| 4 OK     |         |            | RT       |           |                     |  |                            | 0.3 V - 1 V |   |
| 5 OK     |         |            | GND      |           |                     |  |                            | 0V          |   |
| 6 OK     |         |            | NTC      |           |                     |  |                            | 10V - 0.3V  |   |
| 7 OK     |         |            | ITH      |           |                     |  |                            | 0V - 3V     |   |
| 8 OK     |         |            | IMON     |           |                     |  |                            | 0.3V-1.13V  |   |
| 9 OK     |         |            | CPS      |           |                     |  |                            | 33mV-103mV  |   |
| 10 OK    |         |            | BAT      |           |                     |  |                            | 28V-0.3V    |   |
| 11 OK    |         |            | CLP      |           |                     |  |                            | -+0.3V      |   |
| 12 OK    |         |            | CLN      |           |                     |  |                            | -+0.3V      |   |
| 13 OK    |         |            | TGATE    |           |                     |  |                            | 32V - 0.3V  |   |
| 14 OK    |         |            | PGND     |           |                     |  |                            | 0V          |   |
| 15 OK    |         |            | BGATE    |           |                     |  |                            | 32V - 0.3V  |   |
| 16 OK    | INFET   | 32V - 0.3V |          |           |                     |  |                            |             |   |
| C1       | 1       | 1 OK       | 3D BODY  | OK        | CEU4J2XTRH04M125AE  | Line Filter  | 0V- 50V                    |             |   |
|          |         | 2 OK       |          |           |                     |  |                            |             |   |
| C2       | 1       | 1 OK       | OK       | OK        | EEE-1V4100WR        | FILTER   | 0V-35V                     |             |   |
|          |         | 2 OK       |          |           |                     |  |                            |             |   |
| C3       | 1       | 1 OK       | OK       | OK        | 885012106008        | Timing clarkching  | 0V- 10V                    |             |   |
|          |         | 2 OK       |          |           |                     |  |                            |             |   |
| C4       | 1       | 1 OK       | OK       | OK        | C0603C124K8RACTU    | Loop compensation  | 0V- 10V                    |             |   |
|          |         | 2 OK       |          |           |                     |  |                            |             |   |
| C5       | 1       | 1 OK       | OK       | OK        | VJ0603Y472MXGPWIBC  | Filter Higher freceency components                         | 0V- 10V                    |             |   |
|          |         | 2 OK       |          |           |                     |  |                            |             |   |
| C6       | 1       | 1 OK       | OK       | OK        | VJ0603Y104MXGPWIBC  | Filter switching back-bust                                 | 0V- 10V                    |             |   |
|          |         | 2 OK       |          |           |                     |  |                            |             |   |
| C7       | 1       | 1 OK       | OK       | OK        | C3216X681E106M160AB | absorb all input switching ripple current in the converter | 0V-25V                     |             |   |
|          |         | 2 OK       |          |           |                     |  |                            |             |   |
| C8       | 1       | 1 OK       | OK       | OK        | C3216X681E106M160AB | absorb output switching current ripple                     | 0V -25V                    |             |   |
|          |         | 2 OK       |          |           |                     |  |                            |             |   |
| R2       | 1       | 1 OK       | OK       | OK        | CRCW0603100KJNEAC   | Logical pull-up  | 0V-25V                     |             |   |
|          |         | 2 OK       |          |           |                     |  |                            |             |   |
| R3       | 1       | 1 OK       | OK       | OK        | CRCW060332K4FKEA    | Logical pull-up  | 0V-25V                     |             |   |
|          |         | 2 OK       |          |           |                     |  |                            |             |   |
| R4       | 1       | 1 OK       | OK       | OK        | CRCW0603309KFKEA    | Thermistor temperature controll                            | 0V-15V                     |             |   |
|          |         | 2 OK       |          |           |                     |  |                            |             |   |
| R5       | 1       | 1 OK       | OK       | OK        | CRCW0603309KFKEA    | Timing Resistor  | 0V-15V                     |             |   |
|          |         | 2 OK       |          |           |                     |  |                            |             |   |
| R6       | 1       | 1 OK       | OK       | OK        | CRCW0603309KFKEA    | Loop compensation  | 0V-15V                     |             |   |
|          |         | 2 OK       |          |           |                     |  |                            |             |   |
| R7       | 1       | 1 OK       | OK       | OK        | CRCW06035K10JNEA    | Filter RC  | 0V-15V                     |             |   |
|          |         | 2 OK       |          |           |                     |  |                            |             |   |
| R8       | 1       | 1 OK       | OK       | OK        | VSL1206R0500FEA     | R sense  | 1/4 W                      |             |   |
|          |         | 2 OK       |          |           |                     |  |                            |             |   |
|          |         | 3 OK       |          |           |                     |  |                            |             |   |
| R9       | 1       | 1 OK       | OK       | OK        | CRCW0603100KJNEA    | -  | 0V-15V                     |             |   |
|          |         | 2 OK       |          |           |                     |  |                            |             |   |

Figura 4.23.: Ejemplo de tabla de control de componentes

Una vez que se hicieron todos los controles, y se considera que se terminó el diseño. Se piden los componentes, a distribuidores internacionales como: Digikey o Mouser. Se espera que los componentes lleguen, y se controla que la pisada de cada componente coincida con el footprint puesto en el PCB. Si todo está bien, entonces, se contacta al fabricante de PCB y se manda a fabricar el diseño.

## 4.5 Soldado y Puesta en Marcha del PCB Radar Doppler

Se muestra en la figura 4.23 el PCB fabricado.

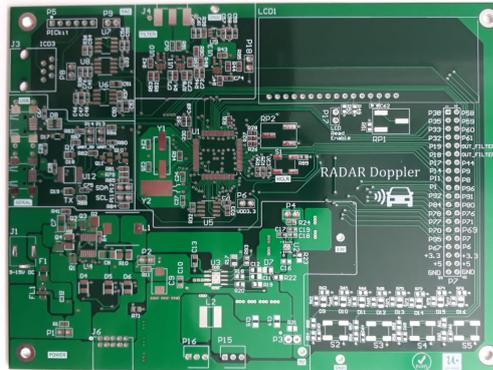


Figura 4.24.: PCB fabricado

### 4.5.1 Soldado del PCB

Se utilizó para soldar un calentador infrarrojo T962 que es un horno de reflujo. Permite soldar de manera efectiva varios componentes SMD y BGA. Todo el proceso de soldadura se puede completar automáticamente y es muy fácil de usar. Esta máquina utiliza una potente emisión infrarroja y circulación del flujo de aire caliente, por lo que la temperatura se mantiene muy precisa y uniformemente distribuida. Algunos componentes se soldaron a mano, con una estación de soldado PACE. Se muestra en la figura 4.25 el soldado del PCB.



Figura 4.25.: Horno infrarrojo de reflujo T962

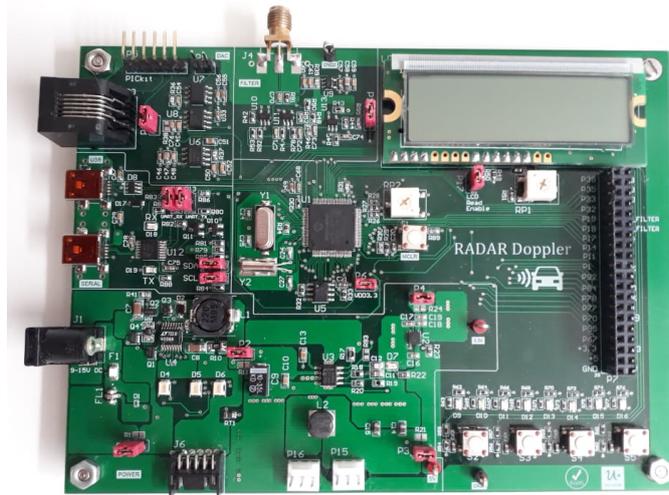


Figura 4.26.: PCB con todos los componentes soldados.

En el horno T962 se logró soldar un componente 0201. El mismo se muestra en la figura 4.27 visto con una lupa de microscopio.

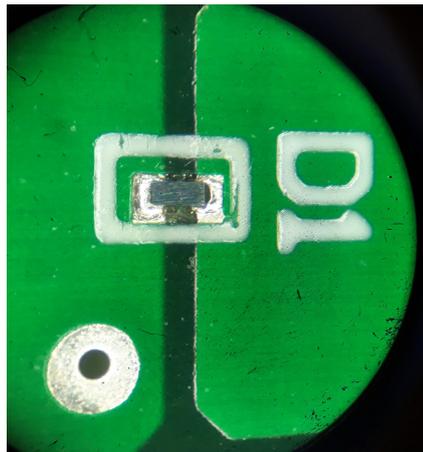


Figura 4.27.: Componente 0201 soldado, visto con lupa

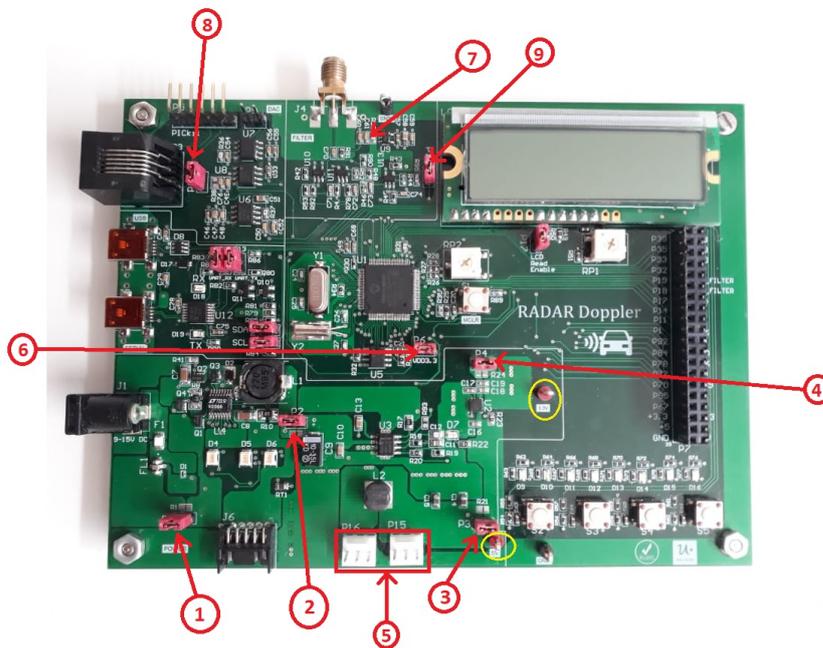
#### 4.5.2 Procedimiento de Puesta en Marcha del PCB Radar Doppler

Primera inspección visual, se miden los puntos importantes de tensión que no tengan cortocircuito con GND. Se verifica visualmente que esté todo soldado y colocado en orden.

**Puntos de medición de tensión** Para la puesta en marcha de la placa Radar Doppler, se deben seguir los pasos siguientes:

1. Se quitan todos los jumpers de la placa, Radar Doppler.

2. Se energiza la placa Radar Doppler, con una fuente de 12 V en la entrada de J1. Previamente colocar la fuente de 12 V con limitación en corriente.
3. Se mide la tensión, con un voltímetro en P1, ver figura 4.28 punto de medición 1. Se completa tabla 4.1. Se conecta el jumper de P1.
4. Se mide con un voltímetro, el punto de medición 2. Se completa la tabla 4.1, si es satisfactorio se conecta el jumper en P2.
5. Se mide con un voltímetro el punto de medición 3. Se completa tabla 4.1. Se coloca jumper en P3.
6. Se mide con un voltímetro el punto de medición 4. Se completa tabla 4.1. Se coloca jumper en P4.
7. Se mide con un voltímetro en P15 y P16, punto de medición 5. Se completa tabla 4.1.
8. Se mide P6, R39 y P8 puntos de medición 6 , 7, 8 respectivamente. Se completa tabla 4.1. Se colocan los jumpers en los conectores si fue satisfactorio.
9. Se miden las tomas de tensión. Circulo amarillo en la figura 4.28, se completa tabla 4.1.



**Figura 4.28.:** Puntos de medición de la Puesta en Marcha

| Punto de Medición       | Valor   | OK | NOK |
|-------------------------|---------|----|-----|
| 1                       | 12 V    |    |     |
| 2                       | 12 V    |    |     |
| 3                       | 5 V     |    |     |
| 4                       | 3,3 V   |    |     |
| 5-P15                   | 5 V     |    |     |
| 5-P16                   | 0 V     |    |     |
| 6                       | 3,3 V   |    |     |
| 7-R39                   | 1,65 V  |    |     |
| 8                       | 4,096 V |    |     |
| Punto de medición 5 V   | 5 V     |    |     |
| Punto de medición 3,3 V | 3,3 V   |    |     |

**Tabla 4.1.:** Tabla de mediciones de tensión de la placa RADAR Doppler

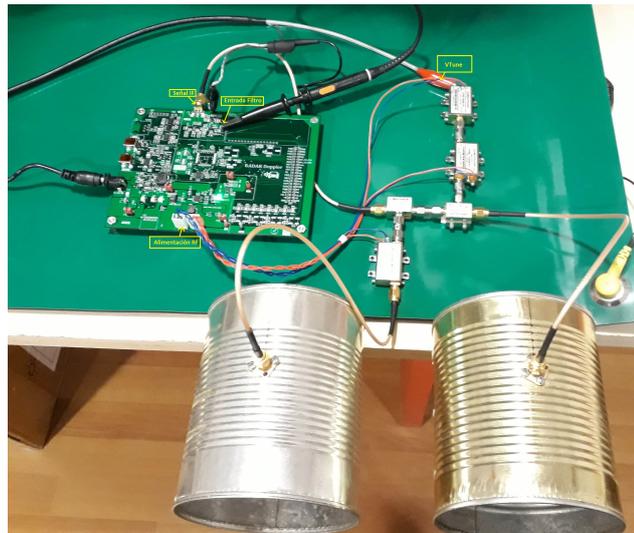
### 4.5.3 Conexión con la cadena de RF

Instrumentos:

- Tomar un generador de funciones, que permita configurar una tensión continua de 2 V. No olvidar, que el canal de salida debe estar configurado para  $50 \Omega$ .
- Utilizar un osciloscopio digital, aproximadamente con 200 MHz de ancho de banda y 1 Msps. Configurarlos a 1 V por división en la escala vertical y 25 mS por división en la escala horizontal. Puntas x1 y acople con continua.

Armar el set-up mostrado en la imagen 4.29. Colocar la salida del generador de funciones, que mide 2 V (previamente verificar con voltímetro) a la entrada de VTune en OSC1.

Colocar punta de osciloscopio en el punto de medición 9, en la figura 4.28. Se debe observar en principio una señal continua en el valor de 1,65 V. Luego realizar movimientos con una superficie reflejante de acercamiento y alejamiento. Verificar una señal que aumenta y disminuye en amplitud y frecuencia con el movimiento. Esa señal se la conoce como señal Doppler.



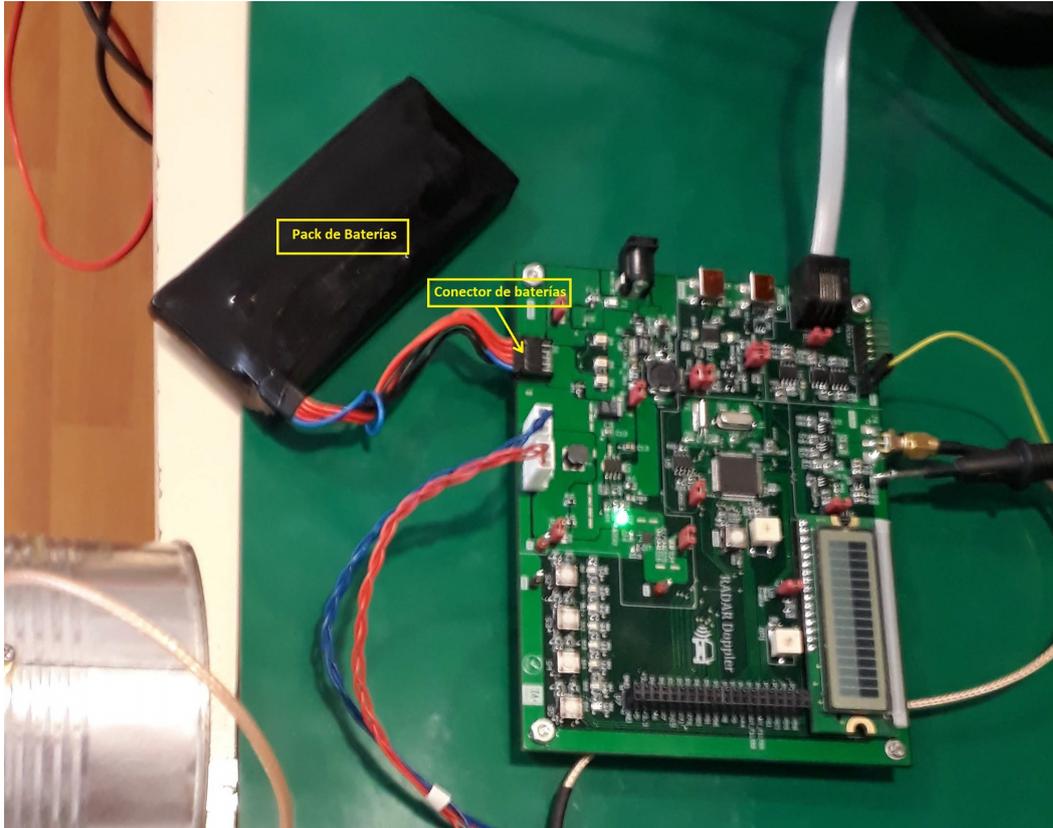
**Figura 4.29.:** Puesta en marcha de placa RADAR Doppler y cadena de RF

Colocar jumper en P18 y en todos los otros conectores header que hagan falta. Tal como se ve finalmente en la figura 4.29.

#### Prueba de baterías

Para esta prueba desconectar la alimentación principal provista por el Jack. Se debe conectar el pack de baterías tal como se ve en la figura 4.30. Verificar que en punto de medición 2, se tenga una tensión de entre 6 V y 8,4 V. Además controlar que los puntos de medición descriptos en la sección 4.5.2 sigan siendo adecuados según la tabla ???. Luego, si la tensión

del pack de baterías es cercano a 6 V, colocar la alimentación principal a la placa RADAR Doppler.



**Figura 4.30.:** Prueba de pack de baterías

#### 4.5.4 Prueba de programación

Para realizar la primer verificación de programación, conectamos el programador. Localizar en la placa RADAR Doppler los conectores para Pickit 3 o ICD3. Ver figura 4.31



**Figura 4.31.:** Conectores de programación

En este caso, en el proyecto se utilizó el ICD3, que tiene la posibilidad de realizar el debugging in circuit. Este dispositivo, accede en tiempo de ejecución a los registros de configuración del microprocesador. Se conecta a J3 el ICD3, éste se lo conecta a la PC donde se programará. Utilizar el IDE provisto por microchip MPLAB X IDE. La última versión estable se puede descargar en la página de Microchip.

Para dar los primeros pasos con el MPLAB X IDE, se debe generar un proyecto nuevo. Se configura el dispositivo que se utilizará, en nuestro caso dsPIC33EP512MU810, además de adicionarle un main.c, en la carpeta "source files". Luego, se programará el típico "Hola Mundo" de cualquier placa electrónica, que es prender un LED. Configurar los pragmas y registros de oscilador, utilizar cualquier puerto de salida en el que están conectados los LEDs y programar el encendido de uno de ellos. Se adjunta de forma digital el archivo.c.



# Implementación de Software RADAR Doppler

En este capítulo se desarrollará la arquitectura del software utilizado para el RADAR Doppler, así mismo se describirán las técnicas de procesamiento empleadas para el procesamiento RADAR para obtener la velocidad del objetivo medido.

## 5.1 Diagrama de flujo del algoritmo utilizado

El código de procesamiento implementado está basado en el código [KH11], su diagrama de flujo se presenta en la sección izquierda de la figura 5.1, donde básicamente se realiza la FFT a una secuencia de datos para obtener el estimador de la frecuencia de mayor potencia.

La otra componente del software es la adquisición de muestras, cuya operatoria se esquematiza en la sección derecha de la misma figura.

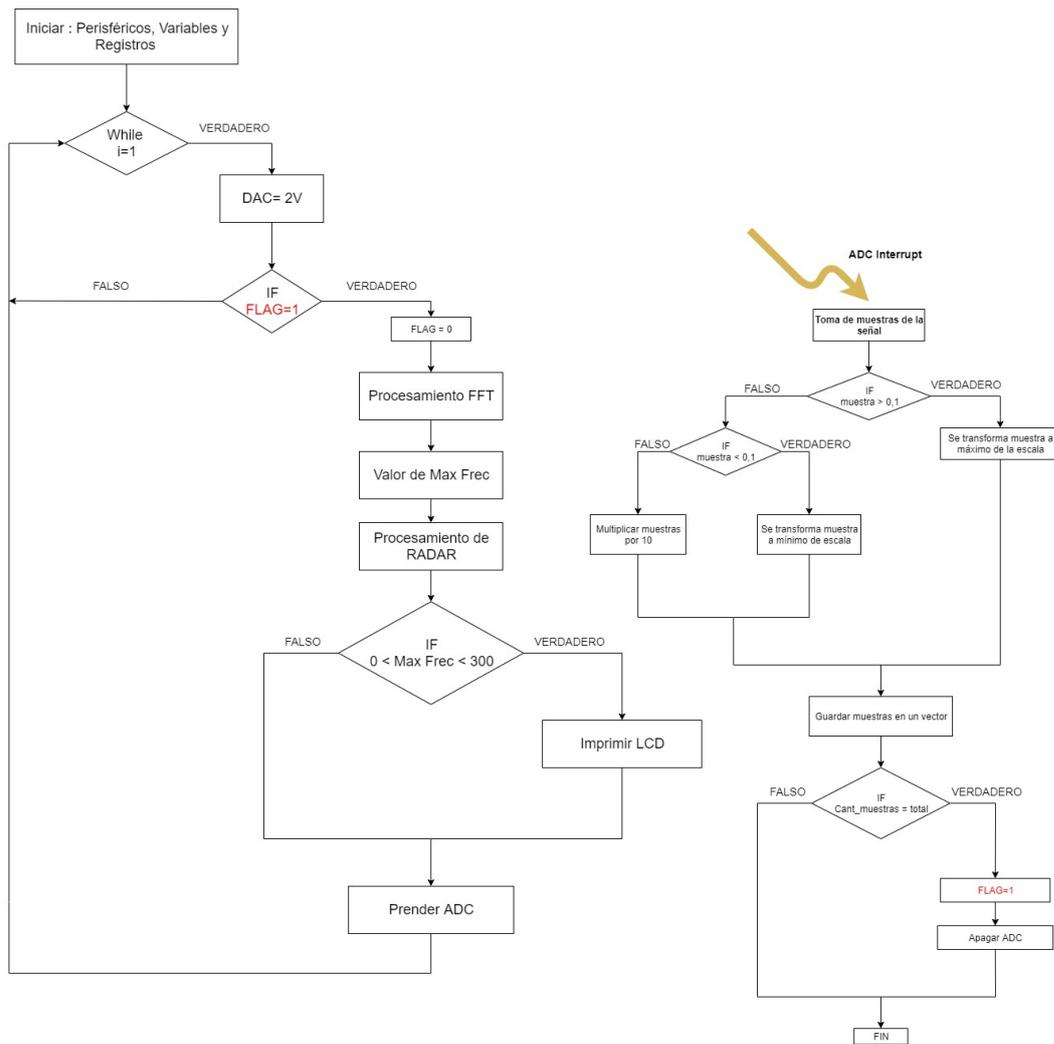


Figura 5.1.: Diagrama de flujo algoritmo RADAR Doppler

## 5.2 Comunicación por SPI y configuración del DAC

Para obtener la tensión en VTune, se configura un conversor analógico digital. En la fórmula 5.1, se dan los detalles correspondientes.

$$V_{OUT} = \frac{V_{REF} * Código}{65536} \quad (5.1)$$

Dónde:

$V_{OUT}$  es la tensión de salida.

$V_{REF}$  es la tensión de referencia.

El valor 65536 es  $2^{16}$  que representa el valor máximo de conversión del DAC.

Código es el valor del comando que se debe enviar por SPI para así obtener la tensión deseada a la salida del DAC.

Se debe inicializar el módulo SPI adecuado del microprocesador que está conectado al DAC. Para programar el módulo SPI se deben inicializar los puertos conectados a éste. Colocar en el buffer SPI el comando a enviar. Verificar que la comunicación se haya concretado de forma exitosa. En la tabla 5.1 se describen las funciones utilizadas.

| Prototipo de la función                       | Funcionalidad  |
|---|--|
| <code>Init_SPI ( void )</code>                | Inicializa módulo SPI conectado al DAC   |
| <code>Write_SPI2_1 ( int16_t command )</code> | Escribe el buffer SPI, envía el comando y espera a que la comunicación haya sido exitosa |

**Tabla 5.1.:** Funciones a implementar para inicializar el DAC

## 5.3 Toma de muestras y tiempos del ADC

Aquí hay que tener en cuenta varios ítems.

- Frecuencia de Oscilador FOSC = 120 MHz
- Frecuencia de instrucción FCY =  $\frac{FOSC}{2} = 60$  MHz. TCY =  $\frac{1}{FCY}$
- Rango de frecuencias de señales de entrada:

Este parámetro está directamente ligado a la ecuación de RADAR.

$$F_d = \frac{2 * v * f_o}{c} \quad (5.2)$$

Según los requerimientos se medirá un valor máximo de velocidad es  $300 \frac{km}{h}$  y valor mínimo de  $10 \frac{km}{h}$ . Con estos valores máximos y mínimos de velocidad se determinarán los rangos de frecuencia Doppler a obtener a la entrada del ADC del microprocesador.

$$F_d = \frac{2 * 10 \frac{km}{h} * 2,4 * 10^9 Hz}{1,08 * 10^9 \frac{km}{h}} = 22,23 Hz \quad (5.3)$$

$$F_d = \frac{2 * 200 \frac{km}{h} * 2,4 * 10^9 Hz}{1,08 * 10^9 \frac{km}{h}} = 444,45 Hz \quad (5.4)$$

Según el teorema de Nyquist es necesario muestrear a, al menos, dos veces la frecuencia máxima de la señal para poder reconstruirla. El módulo ADC se configuró para que funcione con un timer. Cada vez que el timer termina de contar se activa una interrupción y esto le permite al módulo ADC tomar la muestra y convertirla. La frecuencia de muestreo está dada entonces, por cada cuanto tiempo se configure el timer, para producir la interrupción.  $F_s = 1,2$  kHz.

Sin embargo, el módulo ADC estará configurado para tener la muestra lista mucho antes que 1 kHz. El mismo se lo utiliza en la configuración de 10 bit. A continuación se detallan los registros a tener en cuenta para los tiempos de conversión del ADC.

Se configuran dos registros, ADCS que determina el tiempo de conversión TAD y SAMC determina el tiempo de muestreo. En el programa, se lo adjunta digitalmente, se configuró, ADCS = 4 y SAMC = 4.

$$TAD = (ADCS + 1) * TCY \quad (5.5)$$

$$T_{muestreo\ total} = T_{conversión} + T_{muestreo\ del\ ADC} \quad (5.6)$$

El tiempo de conversión es de 12 TADs para 10 bit y 14 TADs para 12bit

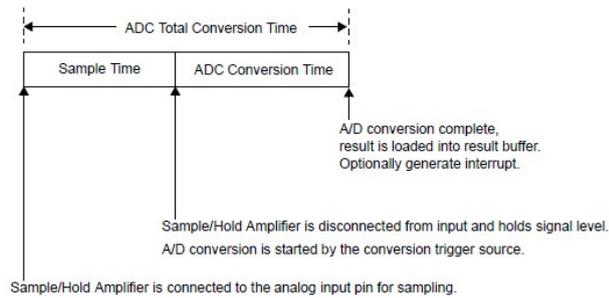
$$T_{conversión} = 12 * TAD \quad (5.7)$$

$$T_{muestreo\ del\ ADC} = SAMC * TAD \quad (5.8)$$

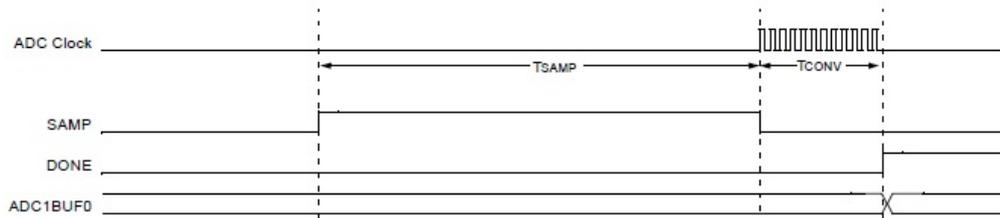
$$TAD = (ADCS + 1) * \frac{1}{FCY} = (4 + 1) * \frac{1}{60\ MHz} = 83,3\ \eta S \quad (5.9)$$

$$T_{muestreo\ total} = 12 * TAD + 4 * TAD = 999,6\ \eta S + 333,2\ \eta S = 1,3328\ \mu S \quad (5.10)$$

$$Frecuencia\ de\ Muestreo\ ADC = 750,3\ kHz \quad (5.11)$$



**Figura 5.2.:** Tiempo que tarda el módulo ADC en tener lista una muestra



**Figura 5.3.:** Como es el diagrama de tiempos y cuando la muestra está lista en el buffer del ADC

La pregunta aquí es, porque al tener un módulo ADC que obtiene la muestra rápido, se lo penaliza con una interrupción de un timer mucho más lenta. La respuesta es, la resolución.

Se eligió un vector de 512 muestras para guardar los datos. El tamaño se debió a complicaciones en la generación automática de cofactores para realizar la FFT, se debió usar los cofactores dados por defecto en las librerías del fabricante. Los cofactores o "twiddle factors" están guardados en memoria de programa, sólo llegaban hasta vectores de señal de 512 muestras. La interrupción del ADC principalmente guarda las muestras.

Las funciones implementadas se muestran en la tabla 5.2.

| Prototipo de la función           | Funcionalidad   |
|-----------------------------------|---|
| <code>Inicializar_adc ();</code>  | Inicializa el módulo ADC 1  |
| <code>AD1Interrupt( void )</code> | Es la interrupción del módulo ADC, donde se implementa el escalamiento de las muestras y el guardado de las mismas. |
| <code>InitTmr3( void )</code>     | Inicializa el timer que configurará cada cuanto se acciona el módulo ADC.   |

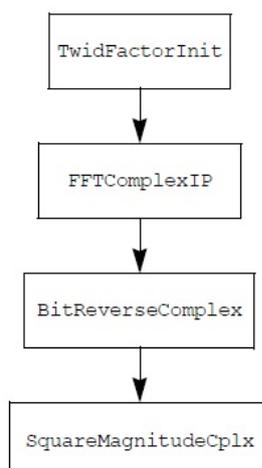
**Tabla 5.2.:** Funciones a implementar para configurar el módulo ADC

## 5.4 Módulo de procesamiento de la FFT

Para realizar la FFT, se utilizó el coprocesador DSP del microprocesador. La librería que implementa las funciones del DSP, está documentada por el fabricante Microchip. Las funciones se pueden utilizar, es muy claro el tipo de variables que se deben ingresar a las funciones, así como su funcionalidad. Sin embargo, no se tiene acceso a la implementación de la librería. Se debe agregar la misma ya compilada.

La documentación de cómo implementar el algoritmo de la transformada rápida de Fourier, se puede consultar en [OKa15].

La misma propone el diagrama de flujo que se muestra en la figura 5.4 para obtener el algoritmo final de la FFT.



**Figura 5.4.:** Funciones para obtener la FFT

### 5.4.1 TwidFactorInit()

Genera la primera mitad del conjunto de factores requeridos por una Transformada discreta de Fourier y coloca el resultado en un vector de tipo complejo de destino.

```
fractcomplex* TwidFactorInit (  
    int log2N,  
    fractcomplex* twidFactors,  
    int conjFlag  
);
```

Figura 5.5.: TwidFactorInit()

| Variable                                | Funcionalidad  |
|---|--|
| <code>int log2N</code>                  | Esta variable define a la función el tamaño que tendrá la FFT a utilizar     |
| <code>fractcomplex * twidFactors</code> | Es un puntero al vector que contiene los cofactores para implementar la FFTs |
| <code>ConjFlag</code>                   | Esta variable define si se generará los factores o para la FFT o la IFFT     |

Tabla 5.3.: Descripción de parámetros de FFTComplexIPO

## 5.4.2 FFTComplexIP()

FFTComplexIP calcula la Transformada rápida de Fourier de un vector complejo en el lugar. Esta función recibe los parámetros descritos en la figura 5.7

```
fractcomplex* FFTComplexIP (  
    int log2N,  
    fractcomplex* srcCV,  
    fractcomplex* twidFactors,  
    int factPage  
);
```

Figura 5.6.: FFTComplexIP()

| Variable                   | Funcionalidad  |
|----------------------------|--|
| <b>int</b> log2N           | Esta variable define a la función el tamaño que tendrá la FFT a utilizar       |
| fractcomplex * srcCV       | Es un puntero al vector que contiene los datos de entrada                      |
| fractcomplex * twidFactors | Es un puntero al vector que contiene los cofactores para implementar la FFT    |
| <b>int</b> factPage        | Es la dirección de la pagina de memoria dónde están almacenados los cofactores |

Tabla 5.4.: Descripción de parámetros de FFTComplexIP()

El tipo de dato fractcomplex es una estructura que está definida como:

```
typedef struct {  
    fractional real;  
    fractional imag;  
} fractcomplex;
```

Figura 5.7.: Estructura fractcomplex

Por lo tanto, son dos variables de tipo fractional, (el tipo fractional es una definición del tipo *int* en *dsp.h*, aquí se introducen valores en el rango de [-0.5 a +0.5]) que representan la parte real e imaginaria de los datos. La función FFTCompleIP() devuelve un puntero de tipo *fractcomplex*. Esta función realiza la FFT en el lugar, lo que significa que los resultados de la FFT son colocados en la misma posición de memoria que el vector de entrada. Entonces, los datos de entrada son sobrescritos. Los valores de -0,5 a + 0,5 se colocan en ese rango para no tener overflow en las operaciones. Sin embargo, se pueden escalar (esto se realiza en la interrupción del ADC, ver figura 5.1).

### 5.4.3 BitReverseComplex()

BitReverseComplex reorganiza los elementos de un vector complejo en orden inverso de bits. Los algoritmos que ejecutan la FFT cambian el orden de los datos durante el procesamiento, es por ello que se debe llamar a la función BitReverseComplex(), para re ordenar los datos posteriormente. Esta función requiere que la información esté especialmente alineada de acuerdo con el tamaño del vector de entrada. Las variables que recibe, son las mismas que las explicadas anteriormente.

### 5.4.4 SquareMagnitudeCplx()

Esta función calcula la magnitud al cuadrado de cada elemento en un vector de números complejos. La forma más útil de ver la salida de la transformada de Fourier es con la magnitud al cuadrado de sus elementos, pues los mismos luego de haberse ejecutado la FFT, son guardados en el mismo vector de entrada en forma de números complejos.

```
extern fractional* SquareMagnitudeCplx (  
    int numElems,  
    fractcomplex* srcV,  
    fractional* dstV  
);
```

Figura 5.8.: SquareMagnitudeCplx()

| Variable                    | Funcionalidad   |
|-----------------------------|---|
| <b>int</b> numElems         | Es el número de elementos del vector de entrada             |
| <b>fractcomplex</b> * srcCV | Es un puntero al vector que contiene los datos de entrada   |
| <b>fractional</b> dstV      | Es el puntero al vector de tipo fractional con el resultado |

Tabla 5.5.: Descripción de parámetros de FFTComplexIP()

## 5.5 Módulo de cálculo de la Frecuencia Doppler

La señal introducida en la entrada del módulo ADC, es la señal Doppler, pues la misma se logra a la salida de la cadena de RF. Luego de pasar por el Mixer, la señal Doppler es la diferencia entre la señal que se envía (una copia de ella) y la señal que se recibe.

Para averiguar la Frecuencia Doppler luego de la FFT, se debe obtener la componente máxima de frecuencia del espectro de salida. La forma de encontrar esta frecuencia, es buscando el número de bin dónde el máximo valor de frecuencia ocurre. Para ello se utiliza la función VectorMax().

Una vez que el número de bin es encontrado, se puede traducir este a valor de frecuencia, con la siguiente formula:

$$F_{MAX} = bin * \left( \frac{F_{SAM}}{FFT_{SIZE}} \right) \quad (5.12)$$

Dónde:

$F_{Max}$  es la máxima componente de frecuencia encontrada.

$bin$  es el número de bin de frecuencia dónde el máximo valor ocurre.

$F_{SAM}$  es la frecuencia de muestreo.

$FFT_{SIZE}$  es el tamaño de la FFT.

La operación que describe la ecuación 5.12 consiste en multiplicar el número de bin de frecuencia por la resolución de la FFT. Se logra una resolución en velocidad de  $\pm 1$  km/h.

## 5.6 Procesamiento de RADAR

Para hacer el procesamiento se utilizó la ecuación

$$F_d = \frac{v * f_o}{c} \quad (5.13)$$

En las secciones anteriores se obtuvo la frecuencia doppler, por lo tanto, se despeja la velocidad de la ecuación 5.13, se remplazan las variables y se obtiene la velocidad del objetivo. Se definió en el programa principal  $\frac{f_o}{c}$  como una constante de valor 0,225 para una velocidad medida en km/h.

## 5.7 Imprimir en LCD

Para utilizar el LCD, se crearon librerías propias, basadas en la documentación HD44780 "Dot Matrix Liquid Crystal Display Controller/Driver".

Cada comando tiene un determinado tiempo de ejecución. Una vez que se envía el comando, se espera a que termine la ejecución estimando un tiempo o se controla el cambio de estado del Busy flag. El Busy flag, es un flag que anuncia cuando el controlador del LCD ha terminado de ejecutar la operación. Éste, cambia de estado en el pin DB7.

Se utiliza una función de inicialización del LCD la misma es LCD\_INIT (), la cual realiza las siguientes funciones:

- Inicializa los bits, RS, RW y E.
- Se llama a la función LCD\_NIBBLE().
- Se espera a que la función LCD\_BUSY() retorne un '1'.

- Se llama a la función LCD\_COMMAND() se le envía el comando: LCD\_FOUR\_BIT, LCD\_TWO\_LINE y LCD\_CHAR\_5x8.
- Luego se espera a la función LCD\_BUSY().

Se colocan los comandos:

- LCD\_OFF
- LCD\_CLEAR
- LCD\_SHIFT\_LEFT
- LCD\_RETURN\_HOME
- LCD\_ON
- Luego de cada comando se espera a la bandera del Busy flag, retornado por la función LCD\_BUSY.

Se describiran las funciones utilizadas de la librería para control del display LCD.

| Prototipo      | Funcionalidad  |
|----------------|--|
| LCD_NIBBLE ()  | Enmascara los datos de salida. Los datos en el LCD son dados desde DB0 hasta DB7. Aquí, se busca enviar los 8 bits de datos a dos grupos de cuatro, los llamados nibbles. Los datos de DB0 hasta DB3 son enviados primero y luego los de DB4 a DB7. Luego se habilitan los pines RS, RW y E. |
| LCD_BUSY ()    | Se queda esperando que: el pin del microprocesador, conectado al pin DB7 del LCD devuelva un uno. Así sabrá que la operación realizada se terminó, tomando el Busy Flag.   |
| LCD_COMMAND () | Toma como parámetro el comando a enviar. Particiona en parte alta y parte baja y lo envía al LCD.  |

**Tabla 5.6.:** Las funciones para inicializar el LCD.

| Prototipo                   | Funcionalidad   |
|-----------------------------|---|
| LCD_PRINT_STRING()          | Recibe por parámetros un puntero al tren de caracteres a imprimir, la fila en la que se desea imprimir y la columna desde la cual se quiere comenzar a imprimir. Dentro de la función se calcula si el string desborda la cantidad de columnas estipuladas para el LCD o la cantidad de columnas. Si lo enviado está en el rango válido de operación, se llama a la función LCD_SET_DRAM(), que sólo calcula y coloca la dirección adecuada dentro del controlador del LCD, para escribir en la RAM del LCD el carácter a imprimir. Luego se recorre el string y se llama a la función LCD_SET_DRAM() para colocar cada carácter en la RAM del LCD. |
| LCD_PRINT_CHAR()            | Realiza prácticamente las mismas operaciones que la función anterior, aunque sólo para un carácter. Esto implica que luego de calcular la dirección para comenzar a imprimir, sólo se aloja en la RAM el carácter en cuestión.  |
| imprimir() y imprimir_vel() | Transforman los valores numéricos de velocidad y frecuencia Doppler en caracteres.  |

**Tabla 5.7.:** Funciones para operar el LCD

## Resultados

### 6.1 Resultados de la Puesta en Marcha

En este apartado se describirán los resultados de la puesta en marcha de la placa Radar Doppler.

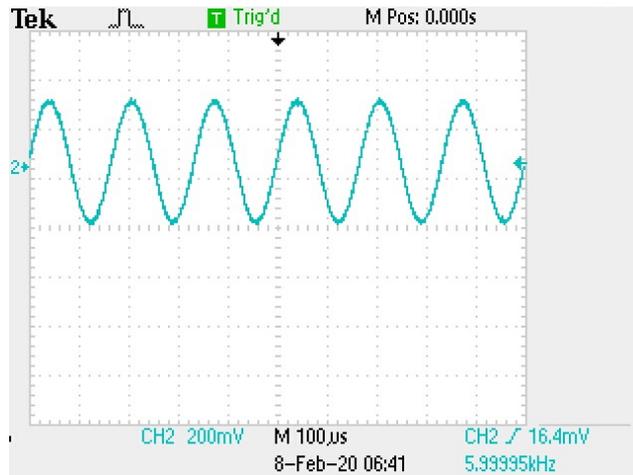
#### Tensiones

| Punto de Medición       | Valor   | OK | NOK |
|-------------------------|---------|----|-----|
| 1                       | 12,25 V | OK |     |
| 2                       | 12,23 V | OK |     |
| 3                       | 4,954 V | OK |     |
| 4                       | 3,305 V | OK |     |
| 5-P15                   | 4,954 V | OK |     |
| 5-P16                   | 0 V     | OK |     |
| 6                       | 3,305 V | OK |     |
| 7-R39                   | 1,65 V  | OK |     |
| 8                       | 4,094 V | OK |     |
| Punto de medición 5 V   | 4,954 V | OK |     |
| Punto de medición 3,3 V | 3,305 V | OK |     |

**Tabla 6.1.:** Resultados de la Puesta en Marcha de la placa RADAR Doppler-Tensiones

### 6.1.1 Transferencia del filtro

La señal ingresada en J4, conector de señal IF, es la que se muestra en la figura 6.1.



**Figura 6.1.:** Señal ingresada para medir la transferencia del filtro

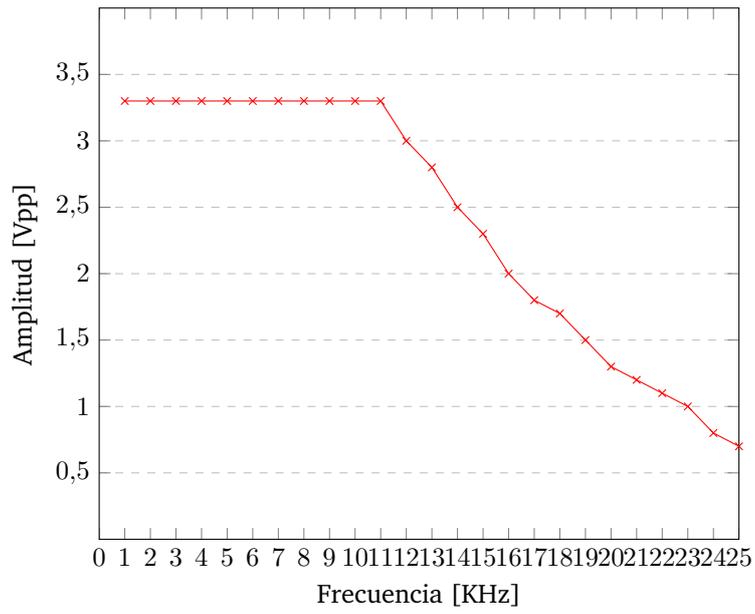
El set up de medición utilizado es el que se muestra en la figura 6.2.



**Figura 6.2.:** Set up utilizado para medir la transferencia del filtro

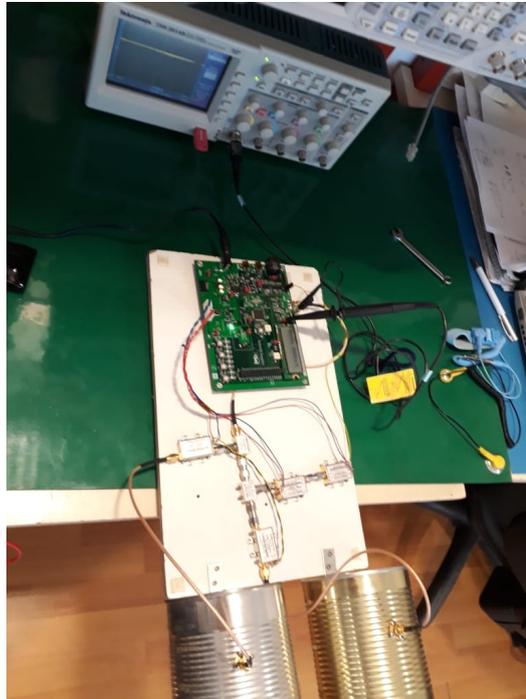
La transferencia del filtro es la mostrada en la gráfica .

Transferencia del filtro pasabajos



## 6.1.2 Cadena de RF

Para medir el funcionamiento adecuado de la cadena de RF más la salida del filtro, se realizó el set up de la figura 6.3.



**Figura 6.3.:** Subsistema armado para medición de Cadena de RF

La medición en el punto 9, según la figura 4.28, es la que se observa en la figura 6.4.



**Figura 6.4.:** Señal obtenida en punto de medición 9 (señal Doppler)

### 6.1.3 Pack de Baterías

Se conectó el pack de baterías, y se tomaron las mediciones en los puntos de la figura 4.28.

| Punto de Medición       | Valor   | OK | NOK |
|-------------------------|---------|----|-----|
| 1                       | 0 V     | OK |     |
| 2                       | 8,26 V  | OK |     |
| 3                       | 4,954 V | OK |     |
| 4                       | 3,305 V | OK |     |
| 5-P15                   | 4,954 V | OK |     |
| 5-P16                   | 0 V     | OK |     |
| 6                       | 3,305 V | OK |     |
| 7-R39                   | 1,65 V  | OK |     |
| 8                       | 4,094 V | OK |     |
| Punto de medición 5 V   | 4,954 V | OK |     |
| Punto de medición 3,3 V | 3,305 V | OK |     |

**Tabla 6.2.:** Resultados de la Puesta en Marcha de la placa RADAR Doppler-Pack de Baterías

En las figuras 6.5, 6.6 y 6.7 se ve la secuencia de encendido de leds indicadores, que permite detectar la presencia de las baterías conectadas.



**Figura 6.5.:** Prenden D4,D5,D6



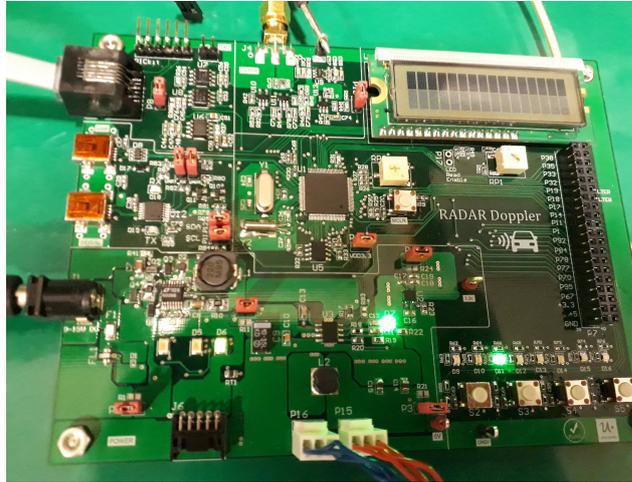
**Figura 6.6.:** Se prenden D5 y D6



**Figura 6.7.:** Sólo prende D7

## 6.1.4 Prueba de programación

Se realizó la prueba de programación correspondiente. En la figura 6.8 se muestra el LED D11 encendido.



**Figura 6.8.:** Prueba de programación LED D11 encendido

## 6.2 Contraste del RADAR Doppler

Para que las mediciones en campo sean válidas como parámetro de medición de velocidad por parte del RADAR Doppler construido, previamente se debió realizar la calibración en campo. La misma consistió en colocar el RADAR Doppler, en un camino, y medir un automóvil. Éste automóvil llevaría un GPS con medición de velocidad dentro. Entonces, se realizan dos videos. Uno desde el RADAR Doppler que mide velocidad en su pantalla. Otro desde el automóvil al GPS que mide la velocidad del mismo. Se comparan los dos momentos dónde se cruzan en el camino, utilizando los videos. Se muestran a continuación dos capturas de los videos tomados, en el instante en que se cruza, el automóvil y el RADAR Doppler. Los videos con esta calibración están subidos a la carpeta compartida.



Figura 6.9.: Calibración en campo



Figura 6.10.: Captura de video desde automóvil con GPS

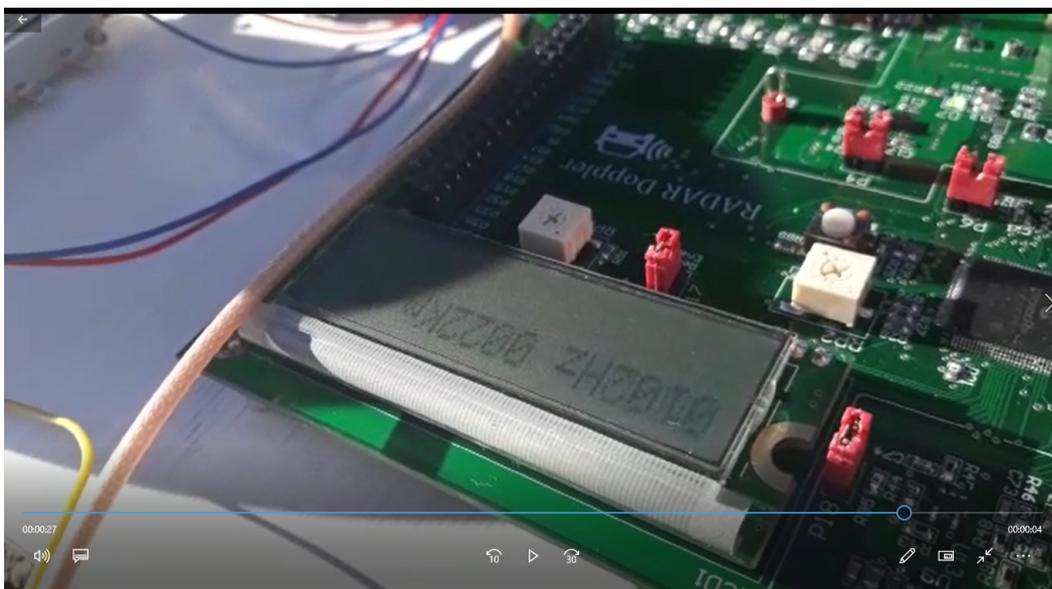


Figura 6.11.: Captura de display Radar Doppler.

# Conclusiones

## 7.1 Conclusiones

### 7.1.1 Desarrollo alcanzado

Se presentan a continuación las conclusiones de este Proyecto Final Integrador, con interés en destacar algunos aspectos de lo trabajado.

Respecto a la metodología de trabajo se destaca haber seguido una línea de trabajo incremental, en la que primeramente se estudió el problema y se realizó un prototipo operativo. A partir de esto se plantearon los requerimientos primarios de diseño de un dispositivo pensado como alternativa a medidores de velocidad comerciales. Se realizó el diseño así como la fabricación del hardware y software necesario. En cuanto al diseño de hardware, se realizaron todas las etapas de desarrollo de un PCB, desde el diseño esquemático, elección de componentes, diseño de “layout”, generación de gerbers y envío para su fabricación. Se llevó a cabo la puesta en marcha del sistema, haciendo uso del material y equipamiento de laboratorio disponible y, por último, la medición “en campo” en la calle para validar la funcionalidad.

El resultado obtenido cumplió en su mayor parte con el objetivo de diseño inicial. El requerimiento que no se cumplió tal como se propuso inicialmente fue el alcance del dispositivo. De los 200 metros de alcance propuesto se logró un alcance operativo de 50 metros. Para lograr ese alcance se maximizó la sensibilidad del sistema diseñado, quedando pendiente un rediseño de la etapa de RF para aumentar la potencia transmitida y poder tener el alcance propuesto. El rediseño de las antenas se completó parcialmente. Faltó avanzar en la realización de un arreglo de antenas patch para aumentar la directividad y la ganancia. Vale mencionar que el requerimiento de diseño en la banda ISM atenta contra el tamaño de las antenas implementables. Para disminuir el tamaño de las mismas es conveniente usar frecuencias en el orden de los 24 GHz. Con respecto a las funcionalidades se buscó que el dispositivo diseñado mida velocidad de automóviles, de forma autónoma, sin necesidad de una computadora para realizar estas operaciones.

### 7.1.2 Lecciones aprendidas

Se presentaron inconvenientes durante el diseño, construcción y puesta en marcha del RADAR Doppler. Uno de los primeros inconvenientes fue obtener el financiamiento para el proyecto. Llevó un tiempo reunir el dinero necesario para poder empezar el proyecto.

En necesario tener en cuenta el tiempo que lleva que los componentes importados lleguen al país.

Una vez que llegaron los componentes, D1, se lo pidió mal, por ello quedó del tamaño 0201. Como aún no se había mandado a fabricar el PCB se logró cambiar el footprint.

Otro problema que se presentó fue la construcción del PCB. Se mandó a fabricar inicialmente con una empresa China PCBWay, el PCB llegó Argentina, pero quedó en la aduana en Ezeiza. Se intentó sacar pero cobraban USD 117 por manejo de documentación, además de que sólo podía retirarlo un despachante de aduana. Los honorarios del despachante de aduana para ese trámite eran de USD 200. Para solucionar esto, se prefirió hablar con la empresa Mayer, de origen nacional. La misma, hizo precio de USD 118 por cuatro placas del RADAR Doppler. Se pagaron nuevamente los PCBs. Los que quedaron varados en la aduana volvieron a China. Se pidió a la Universidad si podía falicitar alguna ayuda al respecto, pero desde el departamento de Investigación no brindaron respuesta. Se justificaron en que la compra del PCB debería haberla hecho mi director y no un becario. El problema, fue que entre el tiempo que se mandó a fabricar y que el PCB llegó Aregentina las reglamentaciones de importaciones de PCB de personas físicas cambiaron.

Una vez que se tuvieron todos los componentes y el PCB, ocurrió el inconveniente de que el footprint del integrado principal, el microprocesador, tuvo un error. El componente tenía el tamaño de uno de 14x14, pero la pisada del mismo en el PCB era de 12x12. Se mal interpretó al última letra del código del componente y por ello ocurrió el error. Se pidió el microprocesador del tamaño de 12x12, nuevamente.

Como el PCB se pidió a Mayer, el precio era sólo por la fabricación de los 4 PCBs. No se pudo pedir estensil, tampoco control eléctrico. Una de las pistas que es la línea LCD\_E estaba conectada a GND, en lugar de estar conectada directamente al pin del microprocesador. Se hizo un retrabajo desde otro pin que estaba como propósito general además, era tolerante a 5 V.

Existió un único error de ruteo, en la línea VO del LCD. La misma se conectó a GND, cuando tendría que haberse conectado al punto medio de un potenciómetro. El error estuvo en el esquemático. El mismo se arregló con un retrabajo.

Fue todo un desafío soldar sin estensil pero se logró realizar el trabajo.

En la prueba en campo, se notó que el RADAR Doppler no logró el alcance propuesto, por ello se agregó otro amplificador a la cadena de RF. Además de realizar el ajuste de escala que se ve en la interrupción del ADC.

El diseño fue un éxito y funcionó en su totalidad, a pesar de los inconvenientes.

La lección aprendida de este trabajo es, que es necesario mirar los detalles, ahí es dónde uno se equivoca por lo general.

Otra lección aprendida es que es muy difícil hacer electrónica en Argentina.

Finalmente, en lo único que no se pudo cumplir con los objetivos propuestos por el plan de trabajo fue que las antenas sean tipo Patch, las antenas que se construyeron no cumplían con la ganancia y directividad deseada, para mejorarlas se debía construir un "array de antenas Patch" lo cual implicaba tiempo de comprender la matemática del diseño de la misma además de mandar a fabricarlas, no había presupuesto para esto tampoco. Se dejaron las antenas CAN.

A pesar de todas las modificaciones, el alcance que se logró a fue de 50 metros.

Se decidió colocar una pantalla LCD de 16x2 en lugar de una pantalla 20x4. Fue una elección relacionada con el espacio y con la decisión de realizar una placa de desarrollo, en lugar de cablear los pines del LCD.

### 7.1.3 Objetivos a Futuro

En este trabajo se pueden proponer muchas mejoras para trabajos futuros. Principalmente, puede ser el trabajo de otro Proyecto Final Integrador el diseño de la cadena de RF y antenas. El objetivo del diseño de las antenas es que sean Vivaldi, según el documento "CW Coffee-Can Radar Optimized in AWR Software"[AWR], presentan un buen diseño de antena para la aplicación.

Además, se puede mejorar muchísimo el nivel de integración del PCB actual, quitándole las funcionalidades que se le agregaron para que sea una placa de desarrollo y dejando solamente lo necesario para que funcione el RADAR.

Se podría integrar la parte digital y la cadena de RF en dos placas unidas por un conector, con las antenas y expandir el proyecto a una plataforma de Kit de RADAR, el mismo, se podría pensar como Arduino, siendo un desarrollo de hardware utilizado para muchas aplicaciones de RADAR.

Este proyecto, al tener comunicación por puerto USB a la PC, se puede realizar un desarrollo para que sea un RADAR de tipo SAR. Donde la PC, procesaría los datos del mismo. Por otra parte, se puede mejorar la programación del dispositivo, realizar una modulación lineal con el DAC, así lograr la señal Chirp, obtener la distancia del objetivo además de la velocidad.

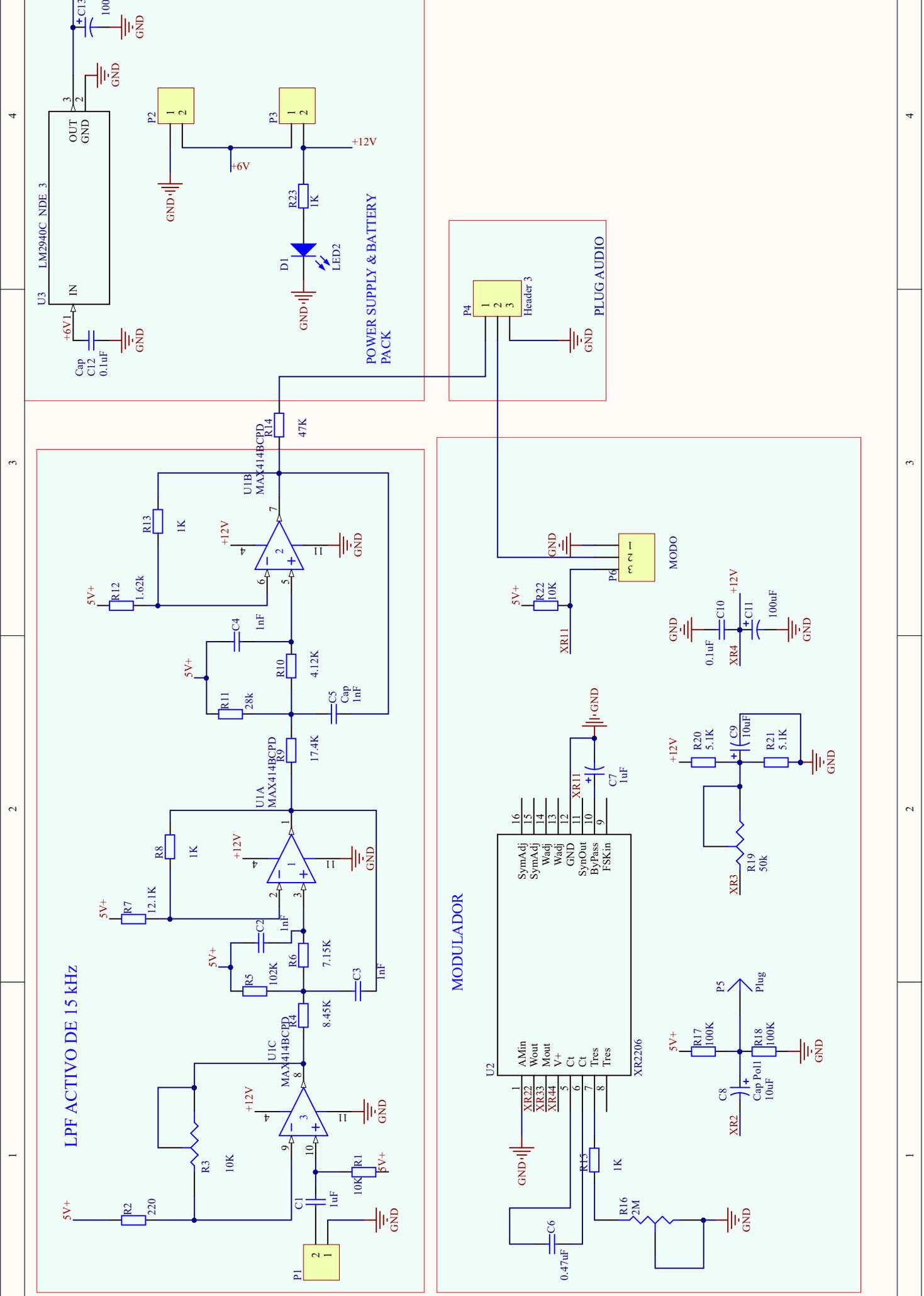
Se podría mejorar la etapa de calibración para obtener resultados más precisos y desarrollar un carrito que tenga una velocidad constante conocida, dónde se coloque una superficie reflejante, el RADAR mida ese objeto.

Finalmente, se podría mejorar la etapa de procesamiento de la señal.



## Esquemático del Prototipo de RADAR FMCW

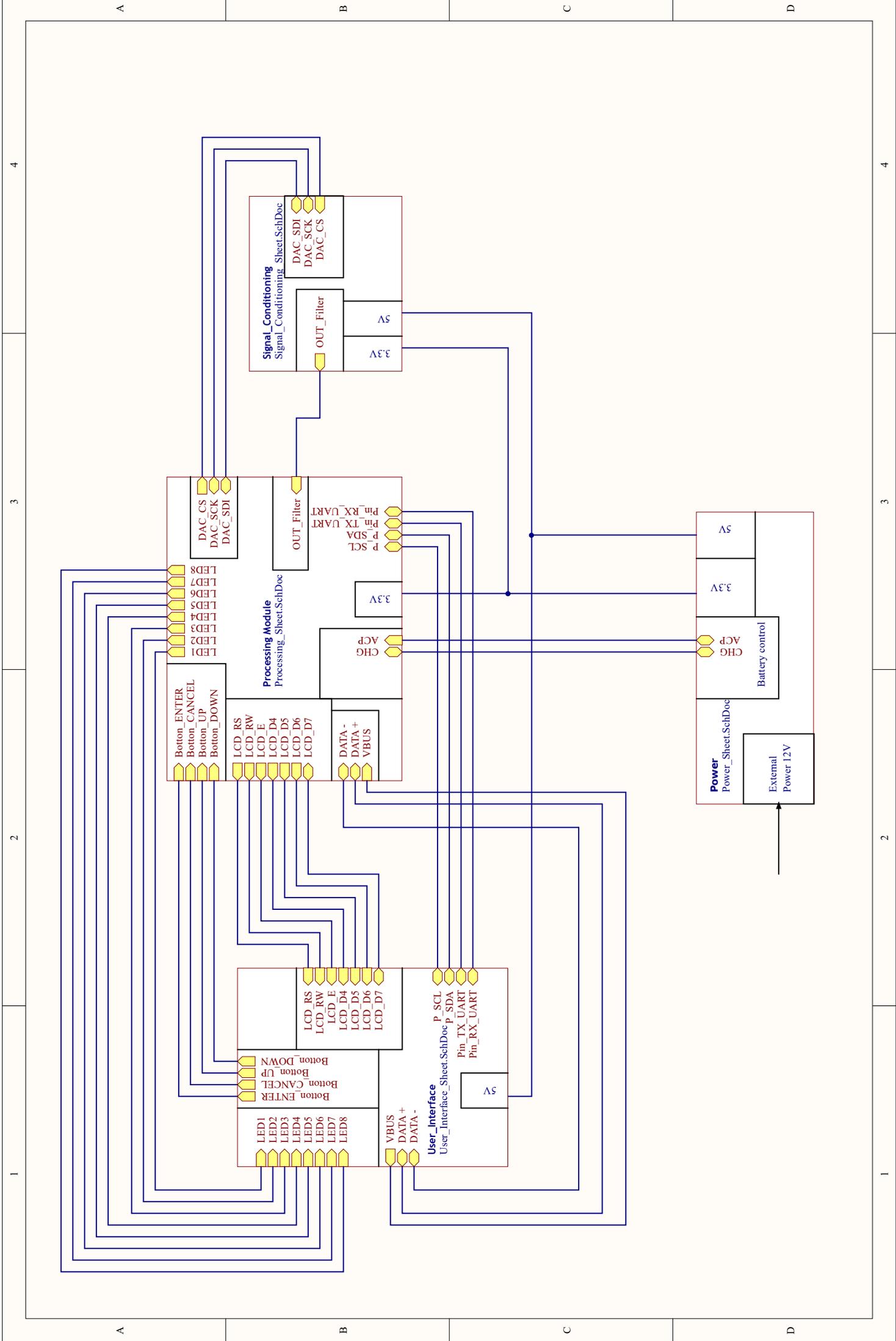
Se adjunta el esquemático del Prototipo de Radar FMCW.



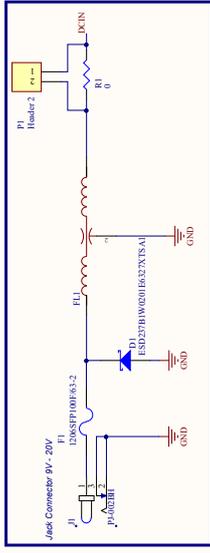
## Esquemático de RADAR Doppler

B

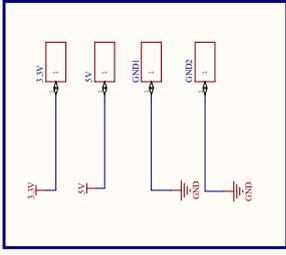
Se adjunta el esquemático del RADAR Doppler.



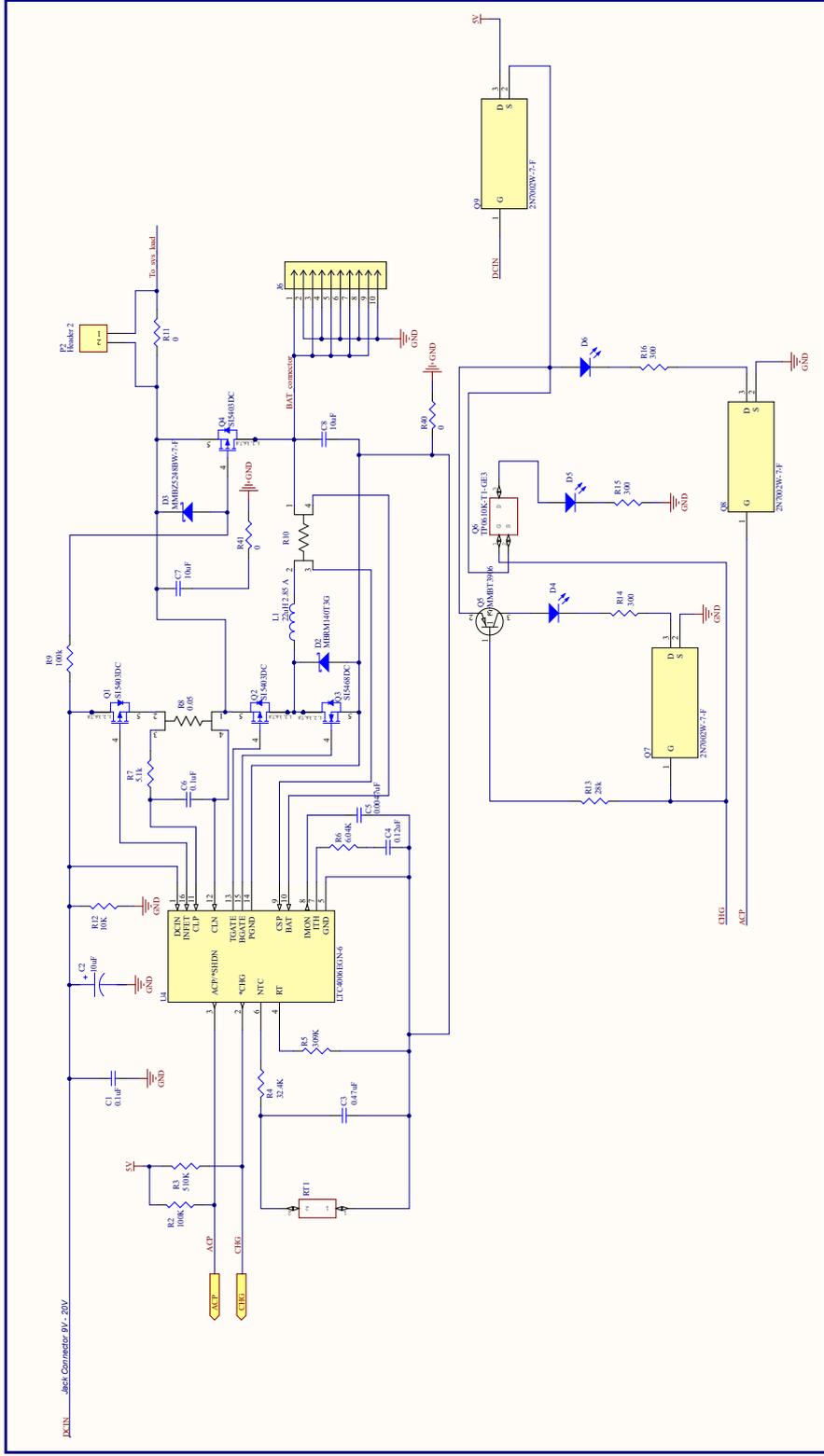
**POWER IN**



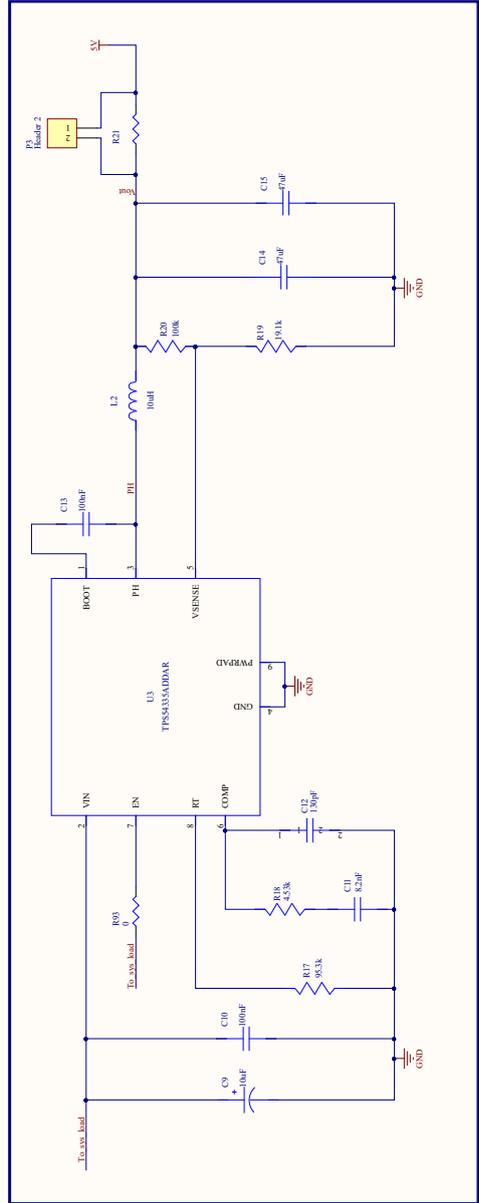
**External Power Point**



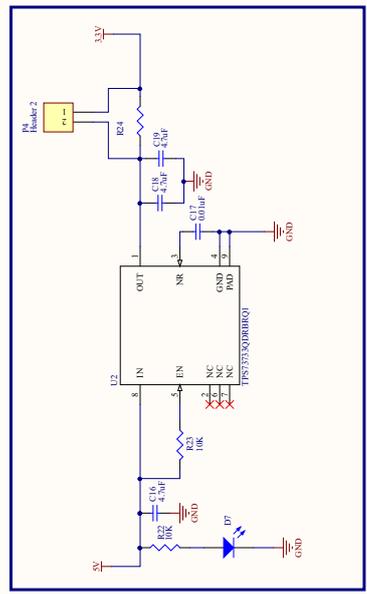
**CONTROL BATTERY**



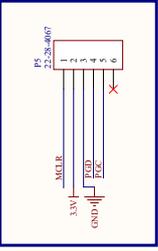
**SWITCHING POWER 9V-22V OUT: 5V 1A**



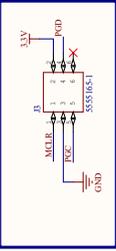
**LOW-DROP REGULATOR**



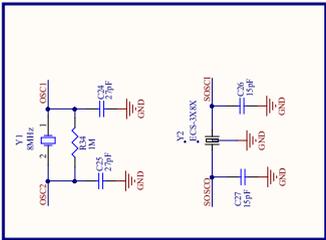
ICSP



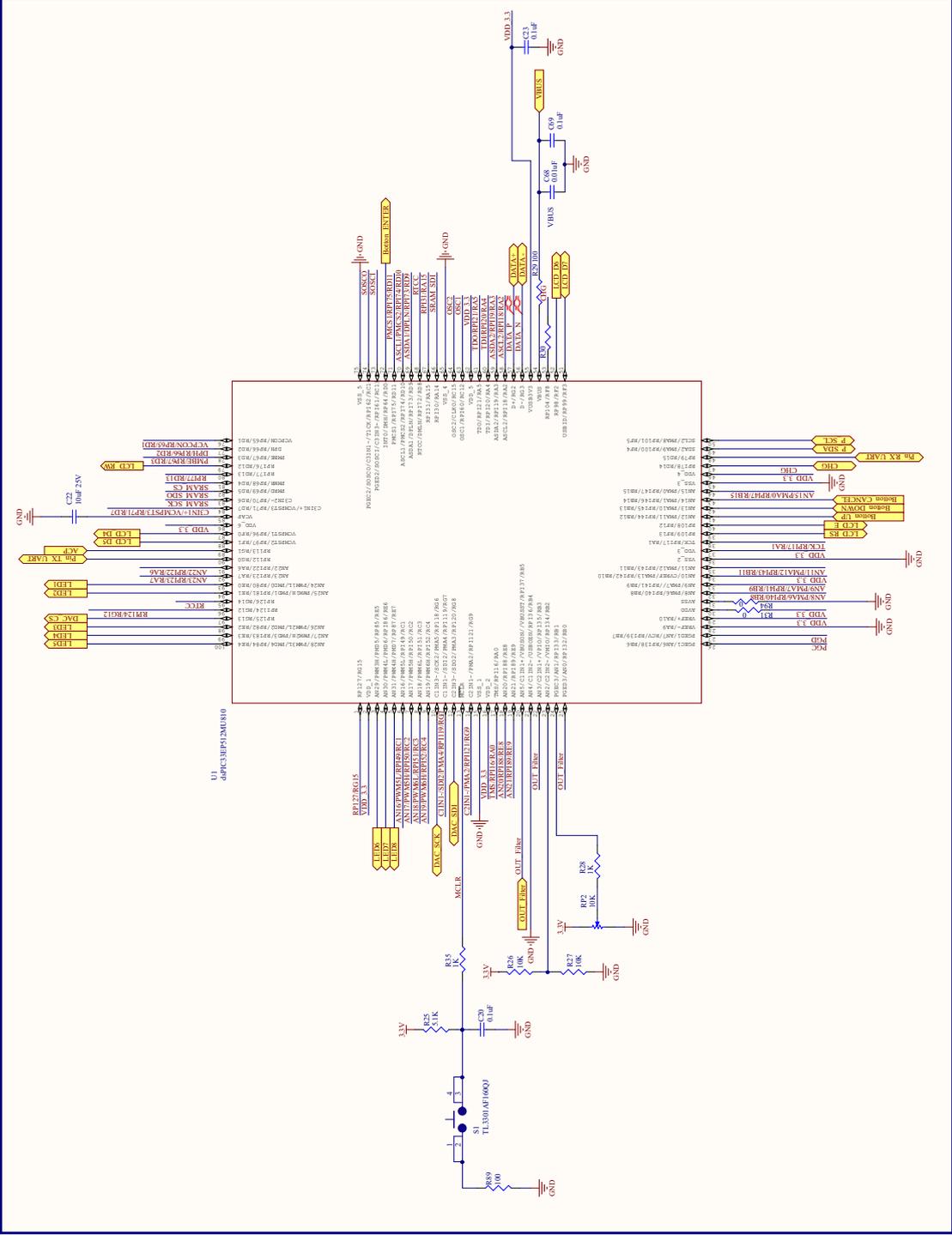
ICD3



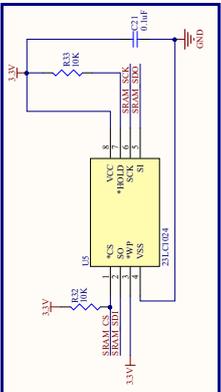
OSCILLATOR



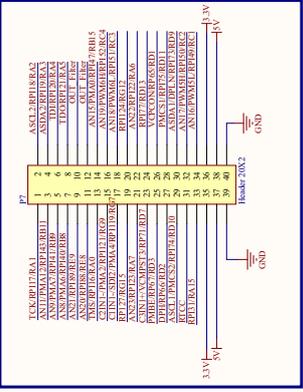
MICROPROCESSOR



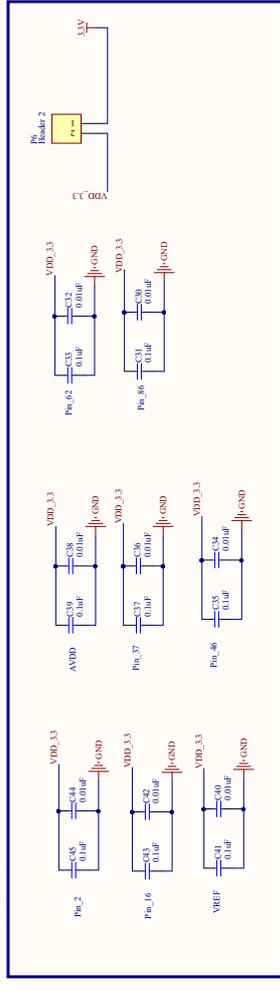
SRAM Memory

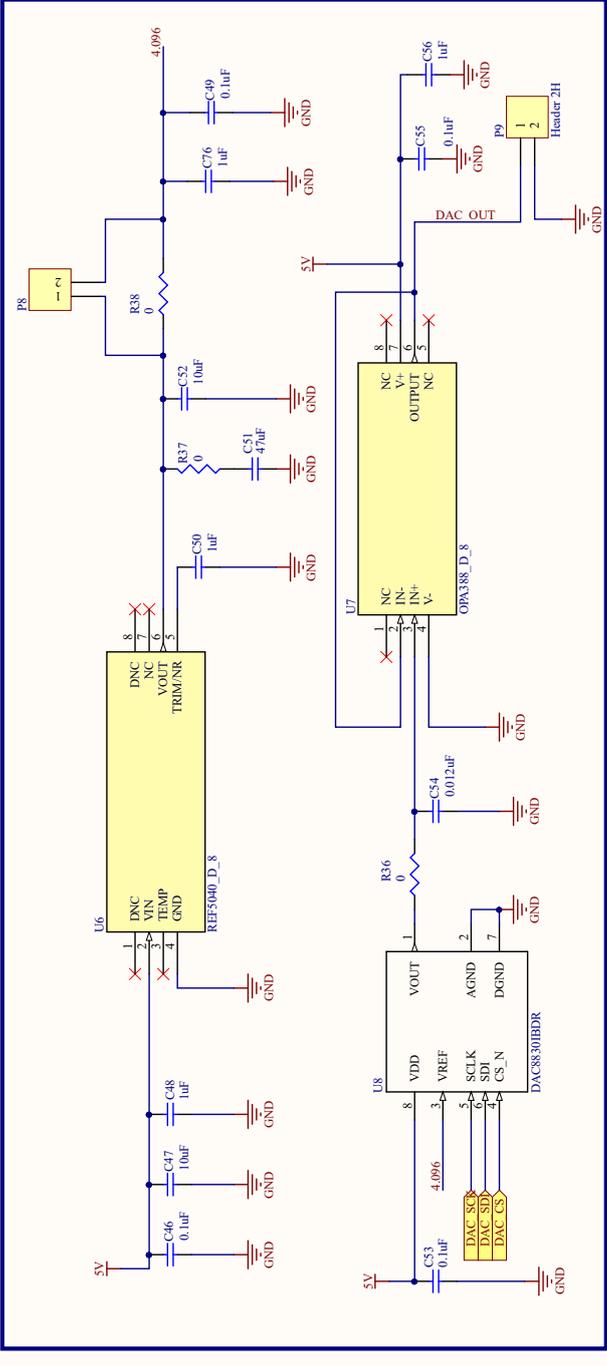


GPIO

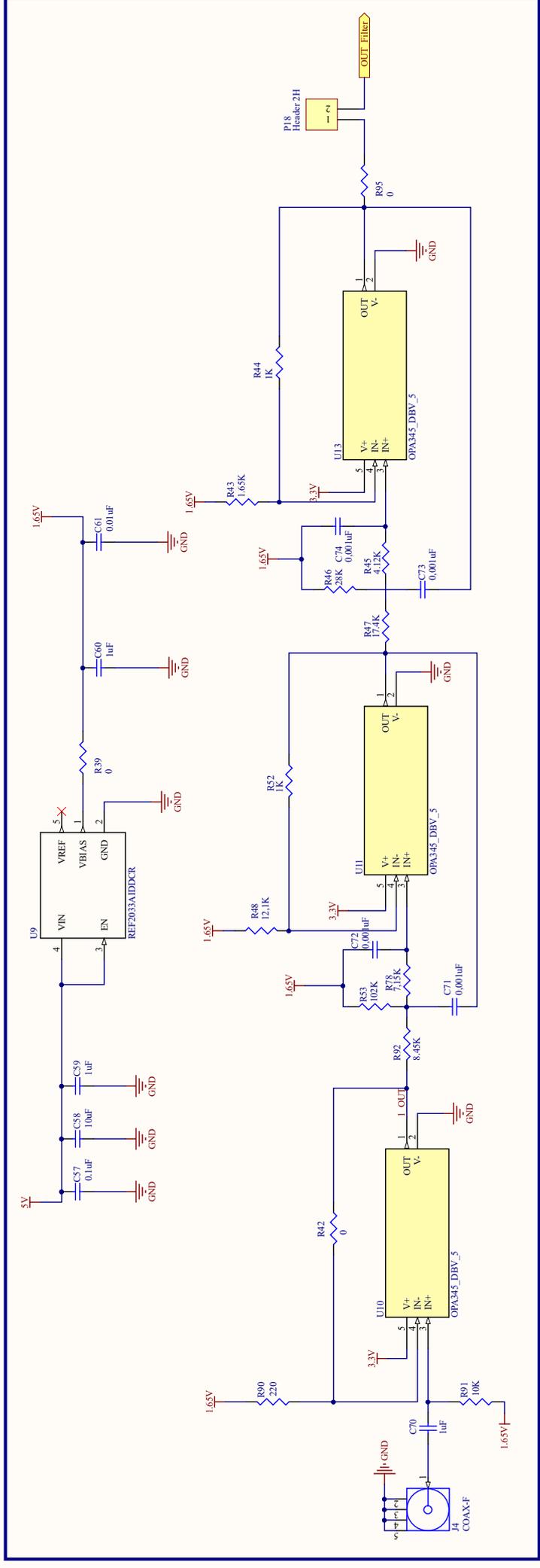


Decoupling Capacitors

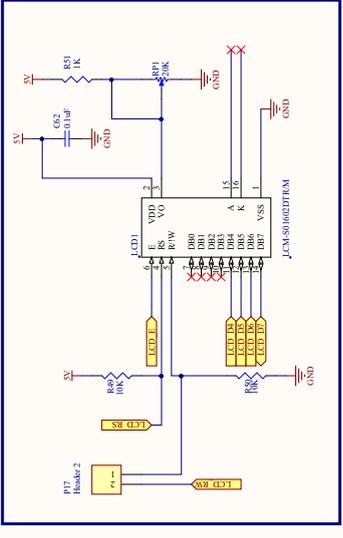




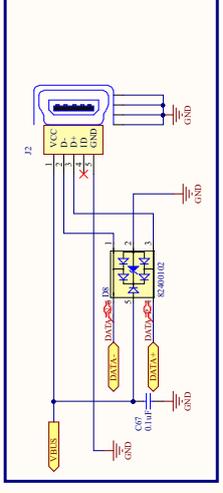
LPF ACTIVO DE 15 kHz



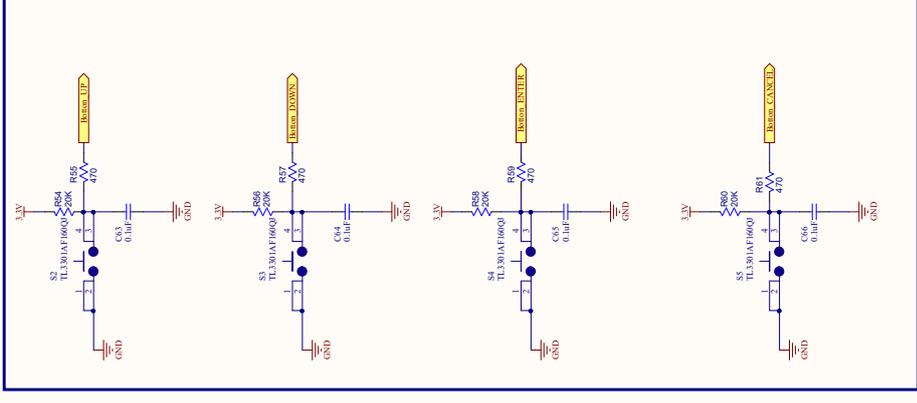
### LCD



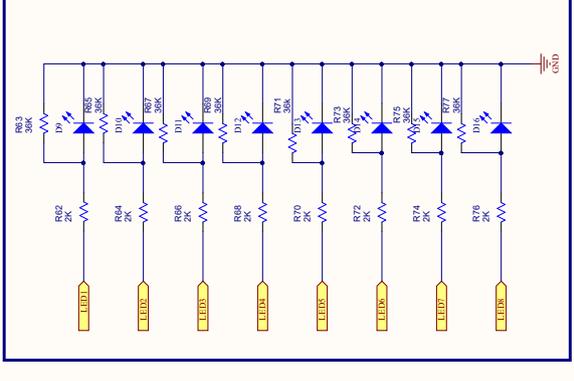
### USB CONNECTOR



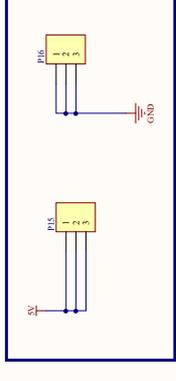
### MENU



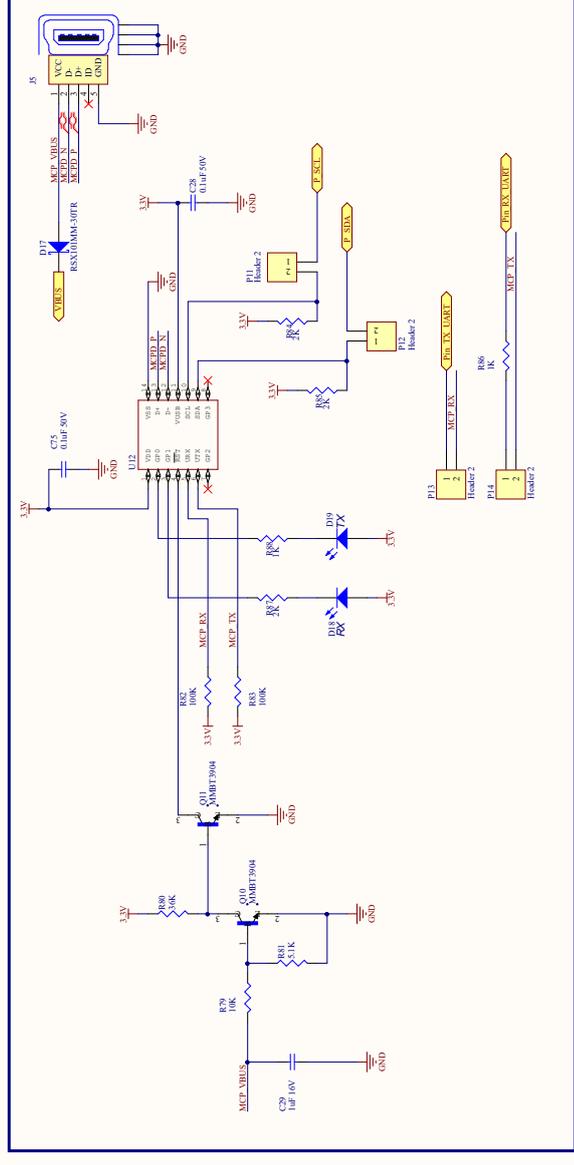
### LEDs



### Alimentación RF



### UART



# Lista de Materiales del RADAR Doppler

Se adjunta la lista de materiales del RADAR Doppler.

| Ítem | Cantidad | Denominación   | Valor     | Número de Parte      | Descripción                                 |
|------|----------|--|-----------|----------------------|---|
| 1    | 2        | 3.3V, 5V   |           | 5010                 | TEST POINT PC MULTI PURPOSE RED             |
| 2    | 1        | C1   | 0,1uF 50V | CEU4J2X7R1H104M125AE | CAP., X7R, 0.1uF, 50V, 20% 0805             |
| 3    | 1        | C2   | 10uF      | EEE-1VA100WR         | CAP., Alum 10uF 35V 20%                     |
| 4    | 1        | C3   | 0,47uF    | 8,85012E+11          | CAP., X5R, 0.47uF, 10V, 20% 0603            |
| 5    | 1        | C4   | 0,12uF    | C0603C124K8RACTU     | CAP., X7R, 0.12uF, 10V, 10% 0603            |
| 6    | 1        | C5   | 0,0047uF  | VJ0603Y472MXQPW1BC   | CAP., X7R, 4700pF, 10V 20% 0603             |
| 7    | 2        | C7, C8   | 10uF      | C3216X6S1E106M160AB  | CAP., X6S 10uF 25V 20% 1206                 |
| 8    | 1        | C9   | 10uF      | 593D106X9035D2TE3    | CAP TANT 10UF 10% 35V 2917                  |
| 9    | 2        | C10,C13  | 100nF     | C0805C104J1RACTU     | CAP CER 0.1UF 100V X7R 0805                 |
| 10   | 1        | C11  | 8,2nF     | C0805C822J5GAC7800   | CAP CER 8200PF 50V NP0 0805                 |
| 11   | 1        | C12  | 130pF     | C0805C131J1GAC7800   | CAP CER 130PF 100V NP0 0805                 |
| 12   | 2        | C14, C15, C51  | 47uF      | C2012X5R1A476M125AC  | CAP CER 47UF 10V X5R 0805                   |
| 13   | 3        | C16, C18, C19  | 4,7uF     | CL10A475MP5LNNC      | CAP, CERM, 4.7 µF, 10 V, +/- 20%, X5R, 0603 |
| 14   | 1        | C17  | 0,01uF    | GRM188R70J103KA01D   | CAP CER 10000PF 6.3V X7R 0603               |
| 15   | 10       | C29,C48,C50,C52,C56,C59,C60,<br>C61,C70,C76  | 1uF       | GCM188R71C105KA64D   | CAP CER 1uF 16V X7R 0603                    |
| 16   | 24       | C20,C21,C23,C28, C31, C33,<br>C35, C37, C39, C41, C43,<br>C45,C46,C49,C53,<br>C55,C57,C62,C63,C64,C65,C66,<br>C67,C69, C75 | 0,1uF     | GCI188R71E104KA12D   | CAP., X7R, 0.1uF, 25V, 10% 0603             |
| 17   | 1        | C6   | 0,1uF     | VJ0603Y104MXQPW1BC   | CAP., X7R, 0.1uF, 10V, 20% 0603             |
| 18   | 4        | C22,C47,C52,C58  | 10uF      | KRM21ER61E106KFA1K   | 0805 10uF 25volts X5R 10%                   |
| 19   | 2        | C24, C25   | 27pF      | 06033A270JAT2A       | 25V 27pF COG 0603 5% Tol                    |
| 20   | 2        | C26, C27   | 15pF      | 06033A150JAT2A       | 25V 15pF COG 0603 5%                        |
| 21   | 9        | C30, C32, C34,C36, C38, C40,<br>C42, C44, C68  | 0,01uF    | GCI188R71E103KA01D   | 0603 0.01uF 25volts X7R 10%                 |
| 22   | 1        | C54  | 0,012     | VJ0603Y123KXPPW1BC   | 0603 0.012uF 25volts X7R 10%                |
| 23   | 4        | C71, C72, C73, C74   | 0,001uF   | C0603C102K8RACTU     | CAP CER 1000PF 10V X7R 0603                 |

| Ítem | Cantidad | Denominación                                      | Valor           | Número de Parte         | Descripción   |
|------|----------|---|-----------------|-------------------------|---|
| 24   | 1        | D1  | 17V (Typ) Clamp | ESD237B1W0201E6327XTSA1 | TVS DIODE 8V 17V WLL-2-1                                  |
| 25   | 1        | D2  |                 | MBRM140T3G              | DIODE SCHOTTKY 40V 1A POWERMITE                           |
| 26   | 1        | D3  |                 | MMSZ5248BS-7-F          | DIODE ZENER 18V 200MW SOD323                              |
| 27   | 2        | D4, D6  | Green           | SML-010FTT86            | SMD LT GREEN LENS SMD 3X2mm                               |
| 28   | 1        | D5  | Orange          | SML-010DTT86            | SMD ORANGE LENS SMD 3X2mm                                 |
| 29   | 1        | D8  |                 | 82400102                | ESD Suppressors / TVS Diodes WE-TVS High Speed 5uA 5VDC   |
| 30   | 10       | D7, D9, D10, D11, D12, D13, D14, D15, D16, D18    | Green           | QBLP631-IG              | SMD Green 525nm 90mcd 5mA                                 |
| 31   | 1        | D17   |                 | RSX101MM-30TR           | DIODE SCHOTTKY 30V 1A PMDU                                |
| 32   | 1        | D19   | Orange          | LTST-C170KFKT           | LED ORANGE CLEAR SMD                                      |
| 33   | 1        | EMI 1   |                 | NFE31PT222Z1E9L         | FILTER LC(T) 2200PF SMD                                   |
| 34   | 1        | F1  |                 | 1206SFP100F/63-2        | Surface Mount Fuses VERY FAST GLASS CER 63V 1A SZ 1206    |
| 35   | 2        | GND_1, GND_2                                      |                 | 5011                    | PC TEST POINT MULTIPURPOSE BLACK                          |
| 36   | 1        | J1  |                 | PJ-002BH                | DC Power Connectors Power Jacks                           |
| 37   | 2        | J2,J5   |                 | 65100516121             | USB Connectors WR-COM Type B SMT 5Pin Horztl Fml Mini     |
| 38   | 1        | J3  |                 | 5555165-1               | Modular Connectors / Ethernet Connectors 6 PBC LO PRO R/A |
| 39   | 1        | J4  |                 | 142-0701-851            | CONN SMA JACK STR 50OHM EDGE MNT                          |
| 40   | 1        | J6  |                 | DF11-10DP-2DS(24)       | CONN HEADER R/A 10POS 2MM                                 |
| 41   | 1        | L1  |                 | CDRH104RNP-220NC        | FIXED IND 22UH 2.5A 73 MOHM SMD                           |
| 42   | 1        | L2  |                 | SRN6045-100M            | FIXED IND 10UH 2.5A 58.6 MOHM                             |
| 43   | 1        | LCD1  |                 | LCM-S01602DTR/M         | LCD Character Display Modules & Accessories               |
| 44   | 12       | P1, P2, P3, P4, P6,P8,P9,P10,P11,P12,P13,P14 ,P17 |                 | 826629                  | CONN BRKWAY HEADER 2POS .100 AU                           |
| 45   | 1        | P5  |                 | 22-28-4067              | Headers & Wire Housings KK 100 Hdr                        |
| 46   | 1        | P7  |                 | 15-44-5820              | Headers & Wire Housings 2.54MM 20P V                      |

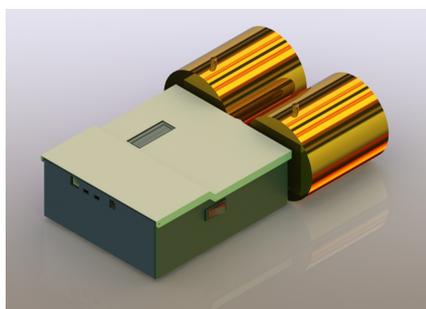
| Ítem | Cantidad | Denominación   | Valor  | Número de Parte   | Descripción                                    |
|------|----------|--|--------|-------------------|--|
| 47   | 1        | P15, P16 Macho (2)   |        | 22232031          | CONN HEADER VERT 3POS 2.54MM                   |
| 48   | 1        | P15, P16 hembra(2)   |        | 22012037          | CONN HOUSING 3POS .100 W/RAMP                  |
| 49   | 0        | Pines molex (6)  |        | 8500114           | CONN 22-30AWG CRIMP TIN                        |
| 50   | 3        | Q1, Q2, Q4   |        | SI5403DC-T1-GE3   | MOSFET -30V Vds 20V Vgs 1206-8 ChipFET         |
| 51   | 1        | Q3   |        | SI5468DC-T1-GE3   | MOSFET 30V Vds 20V Vgs 1206-8 ChipFET          |
| 52   | 1        | Q5   |        | MMBT3906LT3G      | TRANS PNP 40V 0.2A SOT-23                      |
| 53   | 1        | Q6   |        | TP0610K-T1-GE3    | MOSFET -60V 100hm                              |
| 54   | 3        | Q7, Q8, Q9   |        | 2N7002W-7-F       | MOSFET 60V 200mW                               |
| 55   | 2        | Q10,Q11  |        | MMBT3904-7-F      | TRANS NPN 40V 0.2A SMD SOT23-3                 |
| 56   | 13       | R1,R11,RZ1,RZ4,R31, R33, R36, R37, R38, R39, R40, R41, R42   | 0      | HCI0603ZTOR00     | RES 0 OHM JUMPER 1/4W 0603                     |
| 57   | 2        | R2, R9   | 100kΩ  | CRCW0603100KJNEAC | 1/10Watt 100Kohms 5%                           |
| 58   | 1        | R3   | 510kΩ  | CRCW0603510KJNEA  | SMD 1/10watt 510Kohms 5%                       |
| 59   |          | R30  | 33KΩ   | CRCW040233K0JNED  | Thick Film Resistors - SMD 1/16watt 33Kohms 5% |
| 60   | 1        | R4   | 32,4kΩ | CRCW060332K4FKEA  | SMD 1/10watt 32.4Kohms 1%                      |
| 61   | 1        | R5   | 309kΩ  | CRCW0603309KFKEA  | 1/10watt 309Kohms 1%                           |
| 62   | 1        | R6   | 6,04kΩ | RMCF0603FT6K04    | RES 6.04K OHM 1% 1/10W 0603                    |
| 63   | 3        | R7,R25,R81   | 5,1kΩ  | CRCW06035K10JNEA  | 1/10watt 5.1Kohms 5%                           |
| 64   | 2        | R8, R10  | 0,05Ω  | WSL1206R0500FEA   | RES 0.05 OHM 1% 1/4W 1206                      |
| 65   | 2        | R13, R46   | 28kΩ   | RMCF0603FT28K0    | RES., Chip, 28.0K, 0.1W 1% 0603                |
| 66   | 3        | R14, R15, R16  | 300Ω   | ERJ-3EKF3000V     | RES., Chip, 300, 0.1W, 1% 0603                 |
| 67   | 1        | R17  | 95,3kΩ | CRCW080595K3FKEA  | SMD 1/8watt 95.3Kohms 1%                       |
| 68   | 1        | R18  | 4,53kΩ | CRCW06034K53FKEA  | RES SMD 4.53K OHM 1% 1/10W 0603                |
| 69   | 1        | R19  | 19,1kΩ | CRCW060319K1FKEA  | RES SMD 19.1K OHM 1% 1/16W 0603                |
| 70   | 3        | R20,R82,R83  | 100kΩ  | CRCW0603100KFKEA  | RES SMD 100K OHM 1% 1/10W 0603                 |
| 71   | 12       | R12, R22, R23, R26, R27, R32,R33, R40, R41, R49, R50,R79,R91 | 10kΩ   | ESR03EZPF1002     | RES SMD 10K OHM 1% 1/4W 0603                   |

| Ítem | Cantidad | Denominación   | Valor  | Número de Parte           | Descripción  |
|------|----------|--|--------|---------------------------|--|
| 72   | 7        | R28, R35, R44,<br>R51, R52, R86, R88                     | 1kΩ    | RMCF0603FT1K00            | RES 1K OHM 1% 1/10W 0603   |
| 73   | 2        | R29, R89   | 100Ω   | CRG0603F100R              | RES SMD 100 OHM 1% 1/10W 0603  |
| 74   | 1        | R34  | 1MΩ    | KTR03EZPF1004             | RES SMD 1M OHM 1% 1/10W 0603   |
| 75   | 1        | R43  | 1.62kΩ | ERJ-3EKF1621V             | RES SMD 1.62K OHM 1% 1/10W 0603                                      |
| 76   | 1        | R45  | 4.12kΩ | ERJ-3EKF4121V             | RES SMD 4.12K OHM 1% 1/10W 0603                                      |
| 77   | 1        | R47  | 17.4kΩ | ERJ-3EKF1742V             | RES SMD 17.4K OHM 1% 1/10W 0603                                      |
| 78   | 1        | R48  | 12.1kΩ | ERJ-3EKF1212V             | RES SMD 12.1K OHM 1% 1/10W 0603                                      |
| 79   | 1        | R53  | 102kΩ  | ERJ-3EKF1023V             | RES SMD 102K OHM 1% 1/10W 0603                                       |
| 80   | 4        | R54, R56, R58, R60                                       | 20kΩ   | ERJ-3EKF2002V             | RES SMD 20K OHM 1% 1/10W 0603  |
| 81   | 4        | R55, R57, R59, R61                                       | 470Ω   | ERJ-3EKF4700V             | RES SMD 470 OHM 1% 1/10W 0603  |
| 82   | 11       | R62, R64, R66, R68, R70, R72,<br>R74, R76, R84, R85, R87 | 2kΩ    | ERJ-3EKF2001V             | RES SMD 2K OHM 1% 1/10W 0603   |
| 83   | 9        | R63, R65, R67, R69, R71, R73,<br>R75, R77, R80           | 36kΩ   | ERJ-3EKF3602V             | RES SMD 36K OHM 1% 1/10W 0603  |
| 84   | 1        | R78  | 7.15kΩ | ERJ-3EKF7151V             | RES SMD 7.15K OHM 1% 1/10W 0603                                      |
| 85   | 1        | R90  | 220Ω   | ERJ-3EKF2200V             | RES SMD 220 OHM 1% 1/10W 0603  |
| 86   | 1        | R92  | 8.45kΩ | ERJ-3EKF8451V             | RES SMD 8.45K OHM 1% 1/10W 0603                                      |
| 87   | 1        | RP1  | 20kΩ   | 3361P-1-203GLF            | SMD 1/4" SQ 20K 10% 0.5WATTS   |
| 88   | 1        | RP2  | 10kΩ   | 3361P-1-103GLF            | SMD 1/4" SQ 10K 10% 0.5WATTS   |
| 89   | 1        | RT1  | 10kΩ   | NCP21XV103J03RA           | NTC Thermistors 10K OHM 5%   |
| 90   | 5        | S1, S2, S3, S4, S5                                       |        | TL3301NF260QG             | SWITCH TACTILE SPST-NO 0.05A 12V                                     |
| 91   | 1        | U1   |        | DSPIC33EP512MU810-I/PT-ND | Microcontrolador IC dsPIC33EP 16 bits 70 MIPs<br>Memoria flash 512KB |
| 92   | 1        | U2   |        | TPS73733QDRBRQ1           | LDO Voltage Regulators 1A LDO with reverse<br>battery protection     |
| 93   | 1        | U3   |        | TPS54335ADDAR             | Switching Voltage Regulators 4.5-28V Input 3A Sync<br>SD Cnvtr       |
| 94   | 1        | U4   |        | LTC4006EGN-6              | IC CHARGER BATTERY 4A 16-SSOP  |
| 95   | 1        | U5   |        | 23LC1024-I/SN             | SRAM 1024K 2.5V SPI SERIAL SRAM SQI                                  |

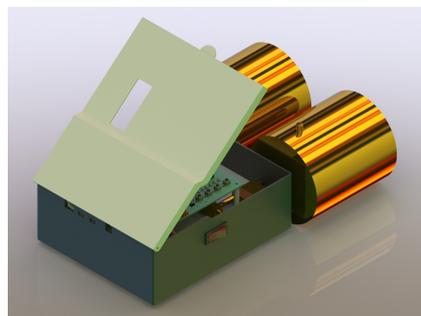
| Ítem         | Cantidad   | Denominación  | Valor | Número de Parte    | Descripción   |
|--------------|------------|---------------|-------|--------------------|---|
| 96           | 1          | U6            |       | REF5040AIDG4       | Voltage References Low Noise Very Low Drift Prec Vltg Ref           |
| 97           | 1          | U7            |       | OPA388IDR          | Precision Amplifiers 10MHz  |
| 98           | 1          | U8            |       | DAC8830IBD         | Digital to Analog Converters - DAC 16B Ultra-Lo Pwr Vltg Output DAC |
| 99           | 1          | U9            |       | REF2033AIDDCR      | Voltage References Low-Drift, Lw-Pwr Dual Output Volt Ref           |
| 100          | 3          | U10, U11, U13 |       | OPA345NA/3K        | Operational Amplifiers - Op Amps Lo Pwr                             |
| 101          | 1          | U12           |       | MCP2221AT-I/ST     | IC USB TO I2C/UART 14 TSSOP   |
| 102          | 1          | Y1            |       | ECS-80-20-5PXDU-TR | CRYSTAL 8.0000MHZ 20PF SMD  |
| 103          | 1          | Y2            |       | XTAL_ECS-3X8X      | Crystals 32.768KHz 12.5pF   |
| <b>Total</b> | <b>252</b> |               |       |                    |   |

## Isométrica y planos del Gabinete de RADAR Doppler

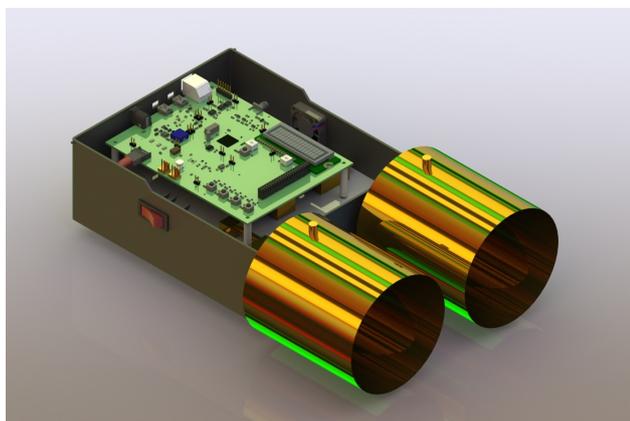
Las pruebas en campo se realizaron sin gabinete. Esto es una penalidad para el mal tiempo, además se corre el riesgo de que el dispositivo sufra algún desperfecto o golpe en el uso. Por ello, se decidió construirle una carcasa con ventilación que lo mantenga seguro para utilizar. Se eligió realizar un gabinete con una impresora 3D. Se muestra a continuación las distintas vistas isométricas del mismo. Además, se adjuntan planos con medidas generales.



**Figura D.1.:** Isométrica Gabinete

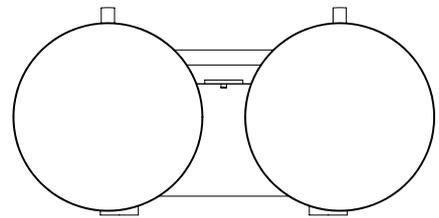
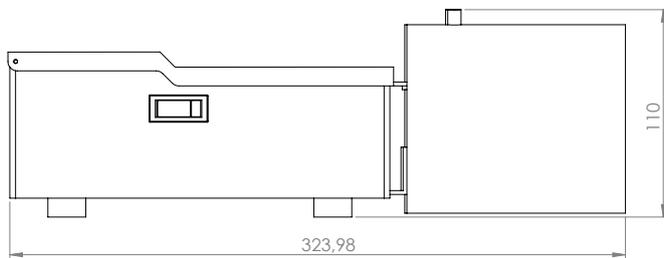
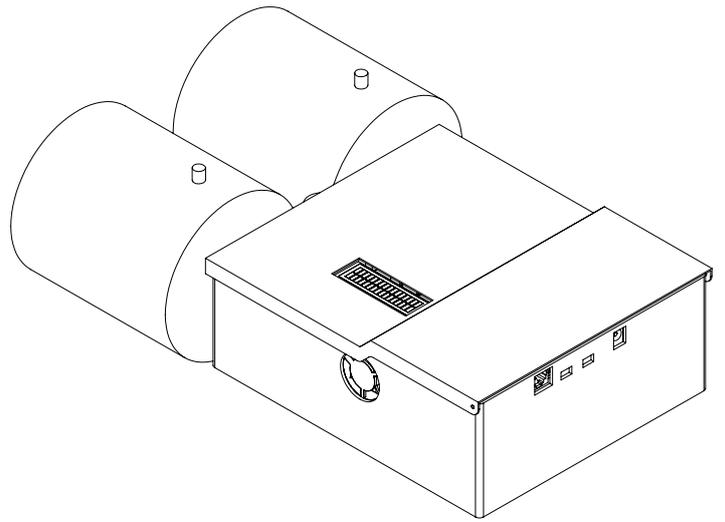
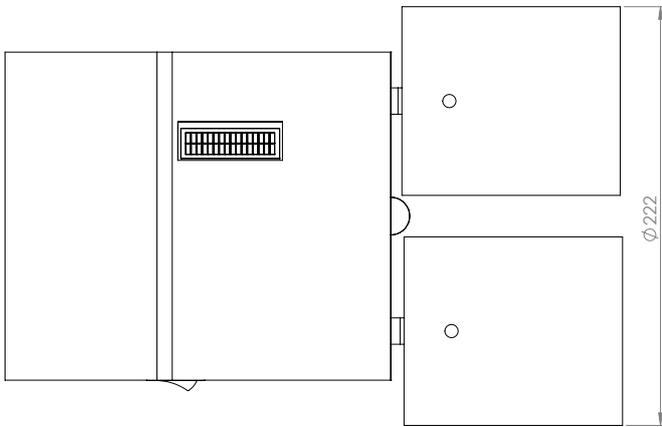


**Figura D.2.:** Apertura Gabinete



**Figura D.3.:** Vista interna del Gabinete.

Se adjunta el plano del Gabinete del RADAR Doppler.



|  |        |       |       |              |  |  |  |                     |  |                  |             |
|--|--------|-------|-------|--------------|--|--|--|---------------------|--|------------------|-------------|
| SI NO SE INDICA LO CONTRARIO:<br>LAS COTAS SE EXPRESAN EN MM |        |       |       | ACABADO:     |  | RESBARBAR Y<br>ROMPER ARISTAS<br>VIVAS |  | NO CAMBIE LA ESCALA |  | REVISIÓN         |             |
| ACABADO SUPERFICIAL:   |        |       |       | TOLERANCIAS: |  | LINEAL:                                |  | ANGULAR:            |  | TÍTULO:          |             |
| DIBUJ.   | NOMBRE | FIRMA | FECHA |              |  |  |  |                     |  |                  |             |
| VERIF.   |        |       |       |              |  |  |  |                     |  |                  |             |
| APROB.   |        |       |       |              |  |  |  |                     |  |                  |             |
| FABR.  |        |       |       |              |  |  |  |                     |  |                  |             |
| CALID.   |        |       |       |              |  |  |  |                     |  |                  |             |
|  |        |       |       |              |  | MATERIAL:                              |  |                     |  | N.º DE DIBUJO    | A3          |
|  |        |       |       |              |  | PESO:                                  |  |                     |  | Ensamblaje Radar |             |
|  |        |       |       |              |  |  |  |                     |  | ESCALA:1:2       | HOJA 1 DE 1 |

## Bibliografía y Referencias

- [AWR] AWR. *OCW Coffee-Can Radar Optimized in AWR Software*. AWR (vid. pág. 117).
- [Bal86] Constantine A. Balanis. *Antenna Theory: Analysis and Design, 4th Edition*. Wiley, 1986 (vid. pág. 20).
- [Ins07] Texas Instruments. *16-Bit, Ultra-Low Power, Voltage-Output Digital-to-Analog Converters*. Texas Instruments, 2007 (vid. pág. 61).
- [Ins08a] Texas Instruments. *LOW POWER, SINGLE-SUPPLY, RAIL-TO-RAIL OPERATIONAL AMPLIFIERS MicroAmplifier™ Series*. Texas Instruments, 2008 (vid. pág. 62).
- [Ins08b] Texas Instruments. *Voltage-Controlled Amplifier Evaluation Kit, SLWU058*. Texas Instruments, 2008 (vid. pág. 61).
- [Ins14] Texas Instruments. *TPS5433xA 4.5-V to 28-V Input, 3-A Output, Synchronous Step-Down DC-DC Converter*. Texas Instruments, 2014 (vid. pág. 52).
- [Ins16] Texas Instruments. *TPS737xx-Q1 1-A Low-Dropout Regulator With Reverse Current Protection*. Texas Instruments, 2016 (vid. pág. 57).
- [Ins17] Texas Instruments. *TIDA-01512, Development Kit*. Texas Instruments, 2017 (vid. pág. 57).
- [Mic09a] Microchip. *PICkit™ 3 Programmer/Debugger User's Guide, DS51795A*. Microchip, 2009 (vid. pág. 59).
- [Mic09b] Microchip. *SPI Serial SRAM: Recommended Usage, Application note AN1245*. Microchip, 2009 (vid. pág. 60).
- [Mic10] Microchip. *MPLAB® ICD 3 In-Circuit Debugger User's Guide, DS51766B*. Microchip, 2010 (vid. pág. 59).
- [Mic12a] Microchip. *1 Mbit SPI Serial SRAM with SDI and SQI Interface*. Microchip, 2012 (vid. pág. 60).
- [Mic12b] Microchip. *16-Bit Microcontrollers and Digital Signal Controllers with High-Speed PWM, USB and Advanced Analog*. Microchip, 2012 (vid. págs. 59, 66).
- [Mic17] Microchip. *Explorer 16 / 32 Development Board Schematic*. Microchip, 2017 (vid. págs. 59, 60, 66, 67).
- [OKa15] Fergus O'Kane. *Implementing the Fast Fourier Transform (FFT) on dsPIC Digital Signal Controllers*. Microchip, 2015 (vid. pág. 100).
- [Ric05] Mark A. Richards. *Fundamentals of Radar Signal Processing*. McGraw Hill, 2005.
- [Sko01] Merrill I. Skolnik. *Introduction to RADAR systems*. TATA McGraw Hill, 2001.

- [Tec] Linear Technology. *QUICK START GUIDE FOR DEMONSTRATION CIRCUIT DC495BF 2 CELL LI-ION BATTERY CHARGER WITH CHARGE TERMINATION*. Linear Technology (vid. pág. 51).
- [Tec03] Linear Technology. *4A, High Efficiency, Standalone Li-Ion Battery Charger*. Linear Technology, 2003 (vid. pág. 51).

## Web

- [Ins] Texas Instruments. *WEBENCH® POWER DESIGNER*. URL: <https://webench.ti.com/power-designer/switching-regulator/simulate/85> (vid. pág. 52).
- [KH11] Gregory Charvat - Jonathan Williams - Alan Fenn - Steve Kogon y Jeffrey Herd. *Build a Small Radar System Capable of Sensing Range, Doppler, and Synthetic Aperture Radar Imaging*. 2011. URL: <https://ocw.mit.edu> (vid. págs. 3, 4, 7, 20, 21, 33, 95).